

David Möstel

Untersuchung der  
Realisierungsmöglichkeiten eines digitalen  
Direktempfängers zur Anwendung in der  
Mobilfunktechnik

DIPLOMARBEIT

HOCHSCHULE MITTWEIDA

---

UNIVERSITY OF APPLIED SCIENCES

Fakultät  
Informationstechnik & Elektrotechnik

Mittweida, 2009

David Möstel

Untersuchung der  
Realisierungsmöglichkeiten eines digitalen  
Direktempfängers zur Anwendung in der  
Mobilfunktechnik

eingereicht als

DIPLOMARBEIT

an der

HOCHSCHULE MITTWEIDA

---

UNIVERSITY OF APPLIED SCIENCES

Fakultät

Informationstechnik & Elektrotechnik

München, 2009

Erstprüfer: Prof. Dr.-Ing. habil. Hans-Joachim Thomanek

Zweitprüfer: Dipl. Ing. Gottfried Holzmann

Vorgelegte Arbeit wurde verteidigt am:

## **Bibliographische Beschreibung:**

Möstel, David:

Untersuchung der Realisierungsmöglichkeiten eines digitalen Direktempfängers zur Anwendung in der Mobilfunktechnik. - 2009. - 79 S. - Mittweida, Hochschule Mittweida, Fachbereich Informationstechnik & Elektrotechnik, Diplomarbeit, 2009

## **Referat:**

Ziel der Diplomarbeit ist es, die Realisierungsmöglichkeiten eines digitalen Direktempfängers für die Anwendung in der Mobilfunktechnik zu untersuchen. Dazu werden zunächst Möglichkeiten zur einfachen Realisierung der Basisbandkonversion und der Abtastratenreduktion vorgestellt. Hierbei wird speziell auf Verfahren eingegangen, die für die Verarbeitung der aus der Direktabtastung resultierenden hohen Abtastraten geeignet sind. Danach werden zwei Möglichkeiten für die Realisierung eines digitalen Direktempfängers vorgestellt, im Modell aufgebaut und anhand von Simulationen auf ihre Funktionalität und Eigenschaften untersucht.

# Inhaltsverzeichnis

<b>Inhaltsverzeichnis</b>	<b>III</b>
<b>Abkürzungsverzeichnis</b>	<b>V</b>
<b>Formelzeichenverzeichnis</b>	<b>VII</b>
<b>Abbildungsverzeichnis</b>	<b>X</b>
<b>Tabellenverzeichnis</b>	<b>XII</b>
<b>Verzeichnis der Simulink-Modelle</b>	<b>XIII</b>
<b>Verzeichnis der MATLAB-Scripte</b>	<b>XIV</b>
<b>1 Einleitung</b>	<b>1</b>
<b>2 Theoretische Grundlagen</b>	<b>3</b>
2.1 Analog-Digital-Wandlung . . . . .	4
2.1.1 Verfahren zur Abtastung eines Bandpasssignals . . . . .	6
2.1.2 Technische Parameter von Analog-Digital-Wandlern . . . . .	10
2.2 Abtastratenumsetzung . . . . .	14
2.2.1 Dezimation . . . . .	14
2.2.2 Interpolation . . . . .	17
2.2.3 Abtastratenumsetzung um gebrochene Faktoren . . . . .	19
<b>3 Empfängerarchitekturen</b>	<b>20</b>
3.1 Überlagerungsempfänger . . . . .	20
3.2 Digitaler Direktempfänger . . . . .	21
<b>4 Stand der Technik</b>	<b>23</b>
<b>5 Anwendung auf die Anforderungen eines Mobilfunktesters</b>	<b>25</b>

5.1	Allgemeiner Aufbau eines digitalen Direktempfängers zur Anwendung in einem Mobilfunktester . . . . .	25
5.2	Analoge Filterung . . . . .	26
5.3	Einstellbare Verstärker bzw. Dämpfungsglieder . . . . .	26
5.4	Digital Down Converter (DDC) . . . . .	28
5.4.1	Realisierung der Basisbandkonversion . . . . .	29
5.4.2	Realisierung der Dezimation . . . . .	42
5.5	Realisierung des digitalen Direktempfängers für einen Mobilfunktester .	56
5.5.1	Digitaler Direktempfänger für den GSM-900-Standard nach der $f_s/4$ -Methode . . . . .	57
5.5.2	Digitaler Direktempfänger für den GSM-900-Standard mit Bandpass-Unterabtastung . . . . .	69
5.5.3	Zusammenfassung der entwickelten Modelle . . . . .	77
5.6	Probleme und Begrenzungen . . . . .	78
<b>6</b>	<b>Ergebnisse</b>	<b>79</b>
<b>A</b>	<b>CORDIC Aufwandsabschätzung</b>	<b>A</b>
A.1	Gleichungen zur Bestimmung der effektiven Binärwortbreite $d_{\text{eff}}$ . . . .	A
A.2	Effektive Binärwortbreite $d_{\text{eff}}$ in Abhängigkeit der Iterationsanzahl $n$ und Binärwortbreite $b$ . . . . .	B
<b>B</b>	<b>Modell eines Polyphasenfilters in der Hardware</b>	<b>C</b>
<b>C</b>	<b>CIC-Dezimator Aufwandsabschätzung</b>	<b>F</b>
	<b>Literaturverzeichnis</b>	<b>H</b>

# Abkürzungsverzeichnis

<i>AGC</i>	Automatic Gain Control
<i>ARFCN</i>	Absolute Radio Frequency Channel Number
<i>ASIC</i>	Application Specific Integrated Circuit
<i>BPF</i>	Bandpassfilter
<i>CFIR</i>	Compensation Finite Impulse Response
<i>CIC</i>	Cascaded-Integrator-Comb
<i>CORDIC</i>	Coordinate Rotation Digital Computer
<i>DDC</i>	Digital Down Converter
<i>DSP</i>	Digital Signal Processor
<i>DUT</i>	Device Under Test
<i>ENOB</i>	Effective Number Of Bits
<i>FFT</i>	Fast Fourier Transform
<i>FIR</i>	Finite Impulse Response
<i>FPGA</i>	Field Programmable Gate Array
<i>FSR</i>	Full Scale Range
<i>GMSK</i>	Gaussian Minimum Shift Keying
<i>GSM</i>	Global System for Mobile Communications
<i>LSB</i>	Least Significant Bit
<i>MSB</i>	Most Significant Bit
<i>NCO</i>	Numerically Controlled Oscillator
<i>NRP</i>	Noise Power Ratio
<i>PG</i>	Prozessgewinn

<i>ROM</i>	Read Only Memory
<i>SFDR</i>	Spurious-Free Dynamic Range
<i>SINAD</i>	Signal-To-Noise-And-Distortion-Ratio
<i>SNR</i>	Signal-To-Noise-Ratio

# Formelzeichenverzeichnis

$\alpha$	Grad der Aussteuerung
$A_n$	Verstärkung des CORDIC-Algorithmus
$B$	Bandbreite eines Bandpasssignals
$b$	Wortbreite des CORDIC-Algorithmus
$B_1(j)$	Faktor für die CORDIC-Aufwandsabschätzung
$B_{2N+1}$	Anzahl zu entfernender Bits am CIC-Dezimierer-Ausgang
$B_{\text{in}}$	Binärwortbreite am CIC-Dezimierer-Eingang
$B_j$	Anzahl der in der j-ten Stufe zu entfernenden Bits
$B_{\text{max}}$	maximal nötige Binärwortbreite im CIC-Dezimierer
$B_{\text{out}}$	Binärwortbreite am CIC-Dezimierer-Ausgang
$d_{\text{eff}}$	effektive Binärwortbreite
$d_i$	Entscheidungsfunktion für CORDIC
$D_{\text{SNR}}$	Verschlechterung des SNR aufgrund von Bandpass-Unterabtastung
$f$	Frequenz
$f'$	Frequenz nach Basisbandkonversion
$f_A$	Abtastfrequenz
$f'_A$	Abtastfrequenz nach Abtastratenumsetzung
$f_{An}$	Abtastfrequenz für bestimmten Kanal bei $f_s/4$ -Methode
$f_c$	Trägerfrequenz
$f_g$	Grenzfrequenz
$f_{\text{GDP}}$	Grenzfrequenz des Dezimationstiefpass
$f_{\text{GTP}}$	Grenzfrequenz des Interpolationstiefpass
$F_j$	Parameter für die CIC-Dezimierer-Aufwandsreduktion
$f_{\text{max}}$	größte im Signal vorkommende Frequenz
$f_o$	höchste (oberste) Frequenz eines Bandpasssignals
$f_{\text{RF}}$	Trägerfrequenz bei $f_s/4$ -Methode
$f_s$	Sample-Frequenz
$f_{\text{Symbol}}$	Symbolfrequenz
$f_u$	niedrigste (unterste) Frequenz eines Bandpasssignals



$G$	Verstärkung eines CIC-Filters
$G_1(n)$	Faktor für CORDIC-Aufwandsabschätzung
$h_j(k)$	Parameter für CIC-Dezimierer-Aufwandsreduktion
$i$	aktuelle Iteration
$i(n)$	In-Phase-Komponente
$K_1(n)$	gesamter Scaling-Faktor
$k_1(n)$	Scaling-Faktor nach der i-ten Iteration
$l$	Wortbreite
$L$	Interpolationsfaktor
$M$	Dezimationsfaktor
$M$	Kammfilterordnung eines CIC-Dezimierers
$m(t)$	moduliertes Signal
$M_{\text{ARFCN}}$	Dezimationsfaktor für bestimmten Kanal bei $f_s/4$ -Methode
$n$	Wert für die Bandpass-Unterabtastung
$n$	Iterationsanzahl des CORDIC-Algorithmus
$N$	Anzahl der Stufen eines CIC-Dezimierers
$N$	Anzahl der Punkte einer FFT
$N_Q$	Anzahl der Quantisierungsstufen
PG	Prozessgewinn
$\phi$	Phasenwinkel
$P_{\text{max\_0}}$	maximal verarbeitbare Eingangsleistung mit Verstärkung = 0 dB
$P_{\text{max\_a}}$	maximal verarbeitbare Eingangsleistung bei maximaler Dämpfung
$P_{\text{max\_v}}$	maximal verarbeitbare Eingangsleistung bei maximaler Verstärkung
$P_{\text{min\_0}}$	minimal verarbeitbare Eingangsleistung mit Verstärkung = 0 dB
$P_{\text{min\_a}}$	minimal verarbeitbare Eingangsleistung bei maximaler Dämpfung
$P_{\text{min\_v}}$	minimal verarbeitbare Eingangsleistung bei maximaler Verstärkung
$q(n)$	Quadratur-Komponente
$R$	Dezimationsfaktor eines CIC-Dezimierers
$\sigma_{T_{2N+1}}$	Parameter für CIC-Dezimierer-Aufwandsreduktion
SNR <sub>dB</sub>	Signal-Rausch-Abstand
$t$	Zeit
$U_{\text{FSR}}$	Full-Scale-Range
$U_{\text{LSB}}$	Auflösung
$U_{\text{max}}$	Grenze des Aussteuerbereich des Analog-Digital-Wandlers
$x$	x-Koordinate vor Rotation
$x'$	x-Koordinate nach Rotation
$x(n)$	komplexes Eingangssignals

$X(z)$	z-Transformierte des Eingangssignals
$x_0$	Anfangskoordinate für CORDIC-Algorithmus
$x_n$	Endkoordinate nach n Iterationen
$y$	y-Koordinate vor Rotation
$y'$	y-Koordinate nach Rotation
$Y(z)$	z-Transformierte des Ausgangssignals
$y_0$	Anfangskoordinate für CORDIC-Algorithmus
$y_1(t)$	In-Phase-Komponente
$y_2(t)$	Quadratur-Komponente
$y_n$	Endkoordinate nach n Iterationen
$z_0$	Anfangskoordinate für CORDIC-Algorithmus
$z_n$	Endkoordinate nach n Iterationen

# Abbildungsverzeichnis

2.1	Verarbeitungskette in der digitalen Signalverarbeitung . . . . .	3
2.2	Abtastung eines tiefpassbegrenzten Signals . . . . .	5
2.3	Spektrum eines bandbegrenzten Signals . . . . .	6
2.4	Bandpass Sampling eines bandbegrenzten Signals . . . . .	8
2.5	Darstellung des Rauschleistungs-Verhältnis . . . . .	14
2.6	Spektrum bei der Dezimation . . . . .	15
2.7	Blockschaltbild eines Dezimierers . . . . .	16
2.8	Prozessgewinn als Funktion von Abtastfrequenz und Kanalbandbreite .	17
2.9	Spektrum bei der Interpolation . . . . .	18
2.10	Blockschaltbild eines Interpolierers . . . . .	18
2.11	Blockschaltbild einer Umsetzung um einen gebrochenen Faktor . . . . .	19
3.1	Überlagerungsempfänger mit Abtastung im Basisband . . . . .	20
3.2	Empfänger mit Abtastung der ersten Zwischenfrequenz . . . . .	21
3.3	Digitaler Direktempfänger . . . . .	21
5.1	Digitaler Direktempfänger für einen Mobilfunktester . . . . .	26
5.2	Beeinflussung der Empfängerdynamik durch die Vorverstärkung . . . . .	27
5.3	Blockschaltbild eines Digital Down Converters . . . . .	28
5.4	Spektrum eines Signals am Digital Down Converter . . . . .	29
5.5	Simulink-Modell BBC_Allgemein.mdl . . . . .	30
5.6	Simulation des Simulink-Modells BBC_Allgemein.mdl . . . . .	31
5.7	Lokaler Oszillator aus dem Simulink-Modell BBC_Allgemein.mdl . . . . .	32
5.8	Simulink-Modell BBC_fs_4_Multiplex.mdl . . . . .	33
5.9	Multiplexer aus dem Simulink-Modell BBC_fs_4_Multiplex.mdl . . . . .	34
5.10	Simulation des Simulink-Modells BBC_fs_4_Multiplex.mdl . . . . .	35
5.11	Simulink-Modell BBC_Cordic_Rotator.mdl . . . . .	37
5.12	Simulation des Simulink-Modells BBC_Cordic_Rotator.mdl . . . . .	38
5.13	Effektive Binärwortbreite als Funktion von Iterationen und Wortbreite	39
5.14	Iterative und serielle CORDIC-Realisierungsmöglichkeiten . . . . .	42

5.15	Simulink-Modell <i>Dezimation_FIR_Vergleich.mdl</i> . . . . .	44
5.16	Simulation des Simulink-Modells <i>Dezimation_FIR_Vergleich.mdl</i> . .	45
5.17	Zerlegung der Einheitsimpulsantwort in ihre Polyphasen . . . . .	46
5.18	Entwicklung der Polyphasenstruktur . . . . .	47
5.19	Simulink-Modell <i>Dezimation_Polyphasenfilter.mdl</i> . . . . .	48
5.20	Simulation des Simulink-Modells <i>Dezimation_Polyphasenfilter.mdl</i>	49
5.21	Entwicklung der hardwaresparenden Polyphasenstruktur . . . . .	50
5.22	Blockschaltbild eines CIC-Filters . . . . .	52
5.23	Amplitudengang eines CIC-Filters in Abhängigkeit von $M$ und $N$ . . .	53
5.24	Simulink-Modell <i>Dezimation_CIC.mdl</i> und Simulationsergebnis . . . .	54
5.25	Simulink-Modell <i>Dezimation_CIC_CFIR.mdl</i> und Simulationsergebnis .	54
5.26	Dezimation im GSM-DDC nach der $f_s/4$ -Methode . . . . .	59
5.27	Modell <i>DDC_Nyquistsampling_fs_4_Multiplex.mdl</i> . . . . .	60
5.28	Modell <i>DDC_Nyquistsampling_fs_4_Multiplex_Dezimierer.mdl</i> . . .	62
5.29	Simulation <i>DDC_Nyquistsampling_fs_4_Multiplex_Dezimierer.mdl</i> . . . .	64
5.30	Simulation <i>DDC_Nyquistsampling_fs_4_Multiplex.mdl</i> . . . . .	65
5.31	Modell <i>DDC_Nyquistsampling_fs_4_Multiplex_Quantisiert.mdl</i> . .	66
5.32	Subsystem <i>ADC</i> des quantisierten DDC nach der $f_s/4$ -Methode . . . .	67
5.33	Subsystem <i>Dezimation I</i> des quantisierten DDC nach der $f_s/4$ -Methode	67
5.34	Simulation des SNR am GSM-DDC nach der $f_s/4$ -Methode . . . . .	68
5.35	Modell <i>DDC_Bandpasssampling.mdl</i> . . . . .	70
5.36	Subsystem <i>Dezimation I</i> aus dem GSM-DDC mit Bandpass Sampling .	72
5.37	Simulation <i>DDC_Bandpasssampling.mdl</i> . . . . .	73
5.38	Modell <i>DDC_Bandpasssampling_Quantisiert.mdl</i> . . . . .	74
5.39	Block <i>ADS54RF63</i> des quantisierten DDC mit Bandpasssampling . . .	75
5.40	Block <i>CORDIC-Rotator</i> des quantisierten DDC mit Bandpasssampling	75
5.41	Block <i>Dezimation I</i> des quantisierten DDC mit Bandpasssampling . . .	76
5.42	Simulation des SNR am quantisierten Modell mit Bandpass Sampling .	77
B.1	Modell <i>Dezimation_Polyphasenfilter_Hardware_Vergleich.mdl</i> . .	C
B.2	Polyphasenfilter aus Modell zur Polyphasenfilterverifikation . . . . .	D
B.3	Blöcke aus dem Modell zur Polyphasenfilterverifikation . . . . .	E
B.4	Simulation <i>Dezimation_Polyphasenfilter_Hardware_Vergleich.m</i> .	E

# Tabellenverzeichnis

2.1	Vergleich der verschiedenen Möglichkeiten zur Abtastung . . . . .	10
3.1	Vor- und Nachteile von Empfängerstrukturen . . . . .	22
4.1	Vergleich aktuell verfügbarer Analog-Digital-Umsetzer . . . . .	23
5.1	Möglichkeiten zur Wahl der Iterationsanzahl $n$ und Binärwortbreite $b$ .	40
5.2	Vergleich der verschiedenen Möglichkeiten zur Basisbandkonversion . .	43
5.3	Vergleich der Hardwareanforderung von FIR-Filter und Polyphasenfilter	48
5.4	Binärwortbreiten eines CIC-Filters mit reduziertem Aufwand . . . . .	55
5.5	Vergleich der Eigenschaften verschiedener Dezimationsfilter . . . . .	56
5.6	Relevante Spezifikationen für GSM-900 . . . . .	57
5.7	Binärwortbreiten des im Modell eingesetzten CIC-Filters . . . . .	68
5.8	Abtastfrequenzen für Bandpass-Unterabtastung von GSM-900 . . . . .	71
5.9	Binärwortbreiten des im Modell eingesetzten CIC-Filters . . . . .	76
5.10	Vergleich der DDC-Entwürfe . . . . .	78

# Verzeichnis der Simulink-Modelle

BBC_Allgemein.mdl .....	29
BBC_fs_4_Multiplex.mdl .....	32
BBC_Cordic_Rotator.mdl .....	37
Dezimation_FIR_Vergleich.mdl .....	43
Dezimation_Polyphasenfilter.mdl .....	48
Dezimation_Polyphasenfilter_Hardware_Vergleich.mdl .....	C
Dezimation_CIC.mdl .....	52
Dezimation_CIC_CFIR.mdl .....	53
DDC_Nyquistsampling_fs_4_Multiplex.mdl .....	59
DDC_Nyquistsampling_fs_4_Multiplex_Dezimierer.mdl .....	61
DDC_Nyquistsampling_fs_4_Multiplex_Dezimierer_Vgl.mdl ....	63
DDC_Nyquistsampling_fs_4_Multiplex_Quantisiert.mdl .....	65
DDC_Bandpasssampling.mdl .....	69
DDC_Bandpasssampling_Quantisiert.mdl .....	72

# Verzeichnis der MATLAB-Skripte

CORDIC_Effective_Binary_Length.m.....	39
CIC_Binary_Length.m.....	55
CIC_Binary_Reduction.m.....	55
UnSaFrqCalc.m.....	69

# Kapitel 1

## Einleitung

Bisherige Empfängerstrukturen für Hochfrequenzsignale benötigen vor der Analog-Digital-Wandlung analoge Hardware in hohem Umfang. Je nach angewandter Empfängertechnologie wird in einer oder mehreren Stufen eine Frequenzumsetzung auf eine zur Analog-Digital-Wandlung geeignete Zwischenfrequenz oder in die IQ-Ebene durchgeführt. Diese umgesetzten Signale werden dann mit Hilfe eines Analog-Digital-Wandlers abgetastet.

Die analogen Bauelemente vor dem Analog-Digital-Wandler bringen eine Reihe von Nachteilen mit sich. Sie benötigen viel Platz und meist auch viel Leistung. Ihre fertigungsbedingten Toleranzen wirken sich negativ auf die Reproduzierbarkeit einer Schaltung aus. Durch Temperaturabhängigkeiten ändern sich die Empfängereigenschaften bei Temperaturänderungen. Zusätzliche Alterungserscheinungen, z.B. bedingt durch Umwelteinflüsse wie Wärme und Feuchtigkeit, lassen die Parameter der Bauelemente in Abhängigkeit von Zeit drifteten.

Gelingt es dagegen, die Grenze der digitalen Signalverarbeitung möglichst weit in Richtung der Antenne zu verschieben und die hochfrequenten Eingangssignale direkt abzutasten, so kann man von den Vorteilen der Digitaltechnik profitieren: geringere Schaltungsgröße, geringerer analoger Schaltungsaufwand, hohe Reproduzierbarkeit und weitestgehende Unabhängigkeit von Umwelteinflüssen.

In der Vergangenheit war, aufgrund der technologischen Beschränkungen bei der Herstellung von Datenwandlern, auf die analoge Signalverarbeitung nicht zu verzichten. Bedingt durch die stetige Weiterentwicklung der Analog-Digital-Wandler in den letzten Jahren zeichnet sich inzwischen aber die Tendenz ab, dass in Zukunft Wandler verfügbar sein werden, die sich für einen Einsatz in digitalen Direktempfängern eignen. Bereits heute sind erste Bausteine erhältlich, die Schritte in diese Richtung ermöglichen.



In dieser Arbeit sollen Möglichkeiten zum Aufbau eines digitalen Direktempfängers für die Anwendung in der Mobilfunkmesstechnik aufgezeigt werden. Dazu werden im Kapitel 2 zunächst die notwendigen theoretischen Grundlagen der digitalen Signalverarbeitung erklärt. Neben den verschiedenen Verfahren zur Abtastung eines analogen Bandpasssignals werden die Verfahren zur Abtastratenumsetzung erläutert.

In Kapitel 3 werden mögliche Empfängerstrukturen miteinander verglichen. Nachdem kurz auf den Überlagerungsempfänger eingegangen wurde, wird der allgemeine Aufbau des digitalen Direktempfängers vorgestellt.

Um einen Überblick über den Stand der Analog-Digital-Wandler-Technik zu geben, werden im Kapitel 4 einige aktuell verfügbare Analog-Digital-Wandler für den Einsatz in der Hochfrequenztechnik genannt und ihre Parameter kurz miteinander verglichen.

Im Kapitel 5 wird die Struktur eines digitalen Direktempfängers für einen Mobilfunktester aufgezeigt. Dazu werden zunächst die einzelnen Bestandteile erläutert und ihre Realisierungsmöglichkeiten, speziell unter Beachtung der hohen zeitlichen Anforderungen in einem digitalen Direktempfänger, gezeigt. Danach werden zwei Varianten zur Realisierung des Gesamtempfängers aufgezeigt, umgesetzt und die erreichten Ergebnisse ausgewertet.

Kapitel 6 fasst schließlich die in der Arbeit gefundenen Ergebnisse zusammen.

# Kapitel 2

## Theoretische Grundlagen

Die Anwendung der Algorithmen der digitalen Signalverarbeitung auf analoge Signale setzt zunächst eine Digitalisierung der analogen Eingangsgrößen voraus. Das dabei entstehende zeit- und wertdiskrete Signal kann anschließend einer beliebigen Signalverarbeitung zugeführt werden. Sind die gewünschten Operationen erfolgt, so wird mittels einer Digital-Analog-Umsetzung am Ausgang des Verarbeitungssystems wieder ein analoges Signal hergestellt. In Abbildung 2.1 ist die gesamte Verarbeitungskette grafisch dargestellt.

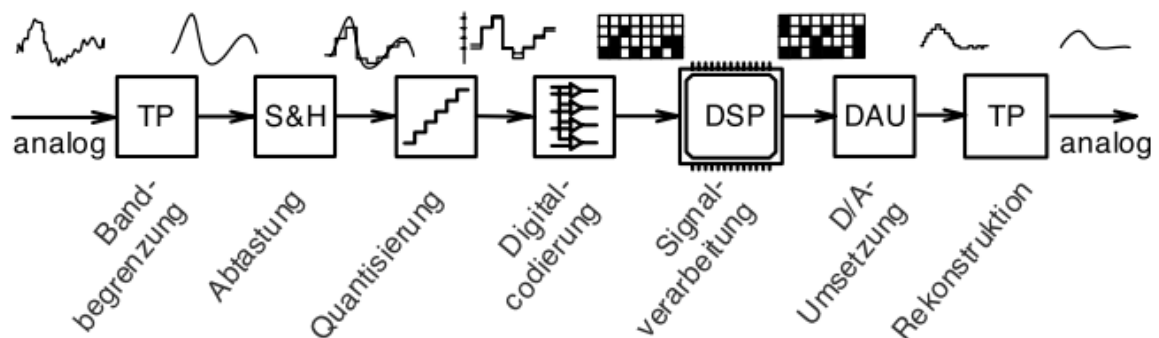


Abbildung 2.1: Die Verarbeitungskette in der digitalen Signalverarbeitung (Quelle: Wendenmuth, Andreas: Grundlagen der digitalen Signalverarbeitung. - Berlin: Springer-Verlag, 2005)

Die Realisierung eines digitalen Direktempfängers entspricht dabei dem Teil vor dem Digital Signal Processor (DSP) in Abbildung 2.1. Zunächst wird das empfangene analoge Signal bandbegrenzt, bevor es durch den Analog-Digital-Wandler (Abtastung, Quantisierung und Digitalkodierung) in ein digitales Signal gewandelt werden kann. Danach ist eine Verarbeitung des digitalen Signals in einem Field Programmable Gate Array (FPGA), einem DSP oder einem Application Specific Integrated Circuit (ASIC) möglich. Bei einem digitalen Direktempfänger wird es sich bei der digitalen Signalver-

arbeitung dabei zunächst hauptsächlich um Operationen zur Basisbandkonversion und Abtastratenreduktion handeln.

In diesem grundlegenden Kapitel sollen auf die Analog-Digital-Wandlung und auf die theoretischen Grundlagen der Abtastratenumsetzung eingegangen werden.

## 2.1 Analog-Digital-Wandlung

Die Erzeugung einer zeitdiskreten Folge von Werten aus einer kontinuierlich verlaufenden Zeitfunktion wird als Abtastung bezeichnet. Betrachtet man diesen Vorgang im Frequenzbereich, so findet bei der Abtastung eine Faltung des Spektrums des kontinuierlichen Signals mit einer periodischen Diracimpulsfolge, deren Frequenz der Abtastfrequenz  $f_A$  entspricht, statt [Oppenheim1999]. Das Ergebnis ist ein sich im Abstand  $f_A$  wiederholendes Spektrum des Originalsignals.

In Abbildung 2.2 wird dieses Verhalten an dem Spektrum eines tiefpassbegrenzten Beispielsignals veranschaulicht. Für das im Teil a) dargestellte Tiefpasssignal gilt das allgemein bekannte Abtasttheorem. Es besagt, dass ein mit einer Frequenz  $f_A$  abgetastetes Signal dann wieder verlustfrei rekonstruiert werden kann, wenn die Gleichung

$$f_A \geq 2 \cdot f_g \quad (2.1)$$

erfüllt ist. Dabei ist  $f_A$  die Abtastfrequenz und  $f_g$  die maximale im Signal vorkommende Frequenz.

In Teil b) der Abbildung 2.2 ist das Spektrum des abgetasteten Tiefpasssignals dargestellt, wenn eine Abtastung mit einer Gleichung 2.1 erfüllenden Abtastfrequenz erfolgt. Deutlich zu erkennen ist das sich periodisch wiederholende Spektrum des Originalsignals aufgrund der Faltung mit der Diracimpulsfolge. Jedes Einzelspektrum ist durch einen ausreichenden Abstand von seinem Nachbarspektrum getrennt. In Teil c) wurde die Abtastung mit der minimal möglichen Frequenz durchgeführt, sodass das Abtasttheorem gerade noch erfüllt ist. Man erkennt, dass sich die wiederholenden Spektren an ihren Endpunkten bereits berühren.

Wird nun aber die Abtastfrequenz derart verändert, dass das Abtasttheorem aus Gleichung 2.1 nicht mehr erfüllt ist, kommt es zu Überlagerungen. Dieser Effekt wird Ali-

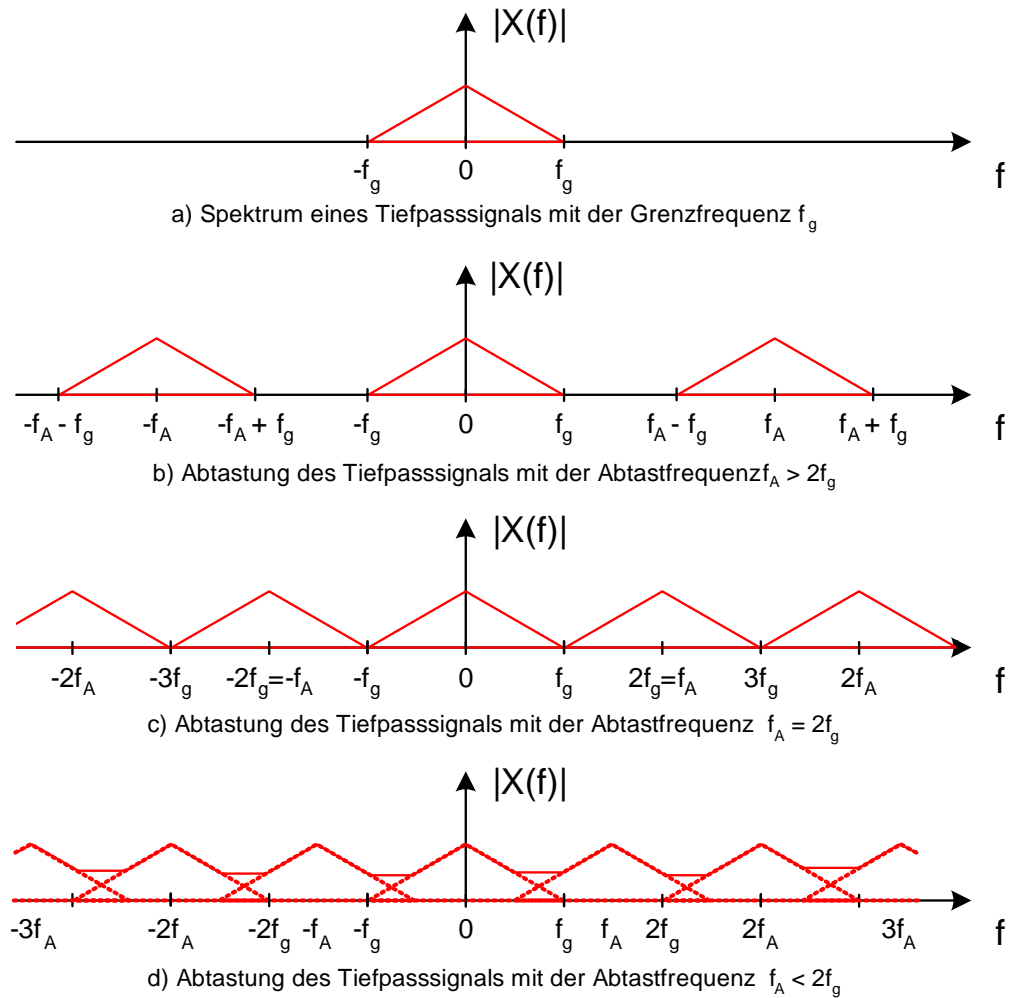


Abbildung 2.2: Abtastung eines tiefpassbegrenzten Signals

asing genannt und ist in Abbildung 2.2 Teil d) dargestellt. Er bewirkt das Entstehen neuer Frequenzen im abgetasteten Signal. Vermeiden kann man diesen Effekt zum einen durch die Wahl einer korrekten Abtastfrequenz, zum anderen durch die Verwendung von Filtern zur Bandbegrenzung vor dem A/D-Wandler, den so genannten Anti-Aliasing-Filtern (siehe auch Abbildung 2.1).

Tiefpasssignale werden in der drahtlosen Kommunikationstechnik nicht verwendet. Statt dessen überträgt man Signale mit Bandpasscharakter. Da die Abtastung von Bandpasssignalen einige Besonderheiten aufweist, soll im Folgenden auf die verschiedenen Möglichkeiten eingegangen werden, mit denen ein Bandpasssignal abgetastet werden kann.

### 2.1.1 Verfahren zur Abtastung eines Bandpasssignals

Die in der Kommunikationstechnik übertragenen Signale entstehen durch Modulation eines Basisbandsignals auf eine höherfrequente Trägerschwingung. Dabei entsteht ein Signal, dessen Bandbreite  $B$  wesentlich kleiner als die Trägerschwingung mit der Frequenz  $f_c$  ist. Aus diesem Grund werden diese Signale Bandpasssignale genannt. In Abbildung 2.3 ist schematisch ein Bandpasssignal dargestellt. Dabei wird mit  $f_u$  die niedrigste (untere) im Signal vertretene und mit  $f_o$  die größte (obere) im Signal vertretene Frequenz gekennzeichnet.

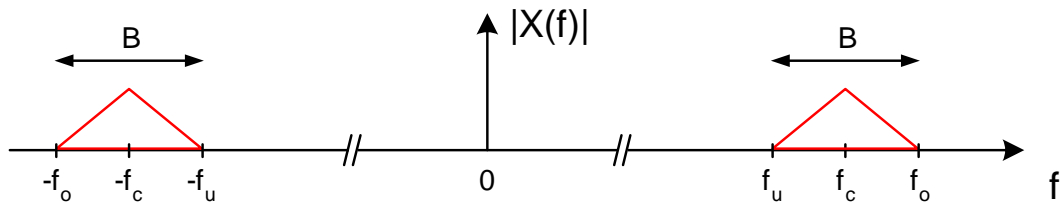


Abbildung 2.3: Spektrum eines Bandpasssignals mit Bandbreite  $B$  und Trägerfrequenz  $f_c$

#### Nyquist Sampling

Die erste Möglichkeit zur Abtastung eines Bandpasssignals nennt man Nyquist Sampling. Dabei wird das bereits vorgestellte Abtasttheorem (siehe Gleichung 2.1) auf das Bandpasssignal angewendet. Da  $f_o$  die größte im Signal enthaltene Frequenz ist, ergibt sich die minimal nötige Abtastrate für das Bandpasssignal zu

$$f_A \geq 2 \cdot f_o \geq 2 \cdot \left( f_c + \frac{B}{2} \right). \quad (2.2)$$

Bedingt durch die hohe Grenzfrequenz  $f_c$  im Bandpasssignal werden hier auch sehr hohe Abtastraten benötigt. Damit wird schon der gravierende Nachteil dieses Verfahrens deutlich: es müssen Analog-Digital-Wandler mit den entsprechenden Abtastraten technologisch verfügbar sein. Ist dies nicht der Fall, muss man auf andere Verfahren zur Abtastung ausweichen.

## Bandpass Sampling

Das Bandpass Sampling, auch Bandpass-Unterabtastung oder Undersampling genannt, basiert auf dem Effekt des Aliasing. Wählt man die Abtastfrequenz kleiner als in Gleichung 2.2 vorgegeben, entstehen Repräsentationen des Signalspektrums zwischen  $f = 0$  und  $f_u$  des Ausgangsspektrums. Bei geeignet gewählter Abtastfrequenz kommt es zu keinen Überlagerungen dieser Spiegelspektren und damit auch zu keiner Veränderung der Informationen.

Zur Ermittlung von geeigneten Abtastfrequenzen, die eine Überlagerung verhindern, gilt nach [Vaughan1991]:

$$\frac{2 \cdot f_o}{n} \leq f_A \leq \frac{2 \cdot f_u}{n-1}, \quad (2.3)$$

wobei  $n$  nach

$$n \leq \left\lfloor \frac{f_u}{B} \right\rfloor, \quad (2.4)$$

mit  $\lfloor \cdot \rfloor$  als Symbol zur Rundung gegen  $-\infty$ , bestimmt wird. Es ist anzumerken, dass die Unterabtastung mit ungeraden Werten für  $n$  die Seitenbänder stets richtig ins Nyquistband zwischen  $f = 0$  und  $f = f_A/2$  spiegelt, während bei geraden Werten für  $n$  die Seitenbänder in Kehrlage im Nyquistband erscheinen. In Abbildung 2.4 kann dies nachvollzogen werden. In Teil a) ist zunächst das Spektrum des analogen Bandpasssignals dargestellt. Dies wurde in Teil b) mit einer Abtastrate abgetastet, welche einer Unterabtastung um den Faktor  $n = 2$  entspricht. Es tritt eine Invertierung der Spektren auf. In Abbildung 2.4 c) wurde die Abtastrate  $f_A$  so gewählt, dass der Faktor  $n = 3$ , also ungerade, ist. Man erkennt deutlich, dass die um den Koordinatenursprung angeordneten Spektren im Vergleich zu den Ausgangsspektren nicht gespiegelt wurden. Im Teil d) wurde schließlich mit  $n = 4$  unterabgetastet. Die Spektren sind wieder verdreht. Diese Verdrehung kann später bei der Basisbandverarbeitung durch ein Vertauschen von In-Phase- und Quadratur-Komponente rückgängig gemacht werden [Burns2003].

Durch die Anwendung von Bandpass Sampling ist es also möglich, Abtastfrequenzen zu verwenden, die kleiner als die abzutastenden Signale sind. Ein weiterer Vorteil liegt darin, dass es bereits durch die Abtastung zu einer Reduktion der Abtastrate kommt. Dies hat einen Einfluss auf die Anforderungen der nachfolgenden digitalen Signalverarbeitung. Nachteilig wirkt sich das Verfahren auf die Anforderungen des Anti-Aliasing-Filters aus. Während es bei Nyquist Sampling ausreichend ist, ein Tiefpassfilter zu verwenden, muss beim Bandpass Sampling ein Bandpassfilter zum Einsatz kommen, damit der Bandpasssignalcharakter des abzutastenden Signals sicher gestellt ist [Burns2003].

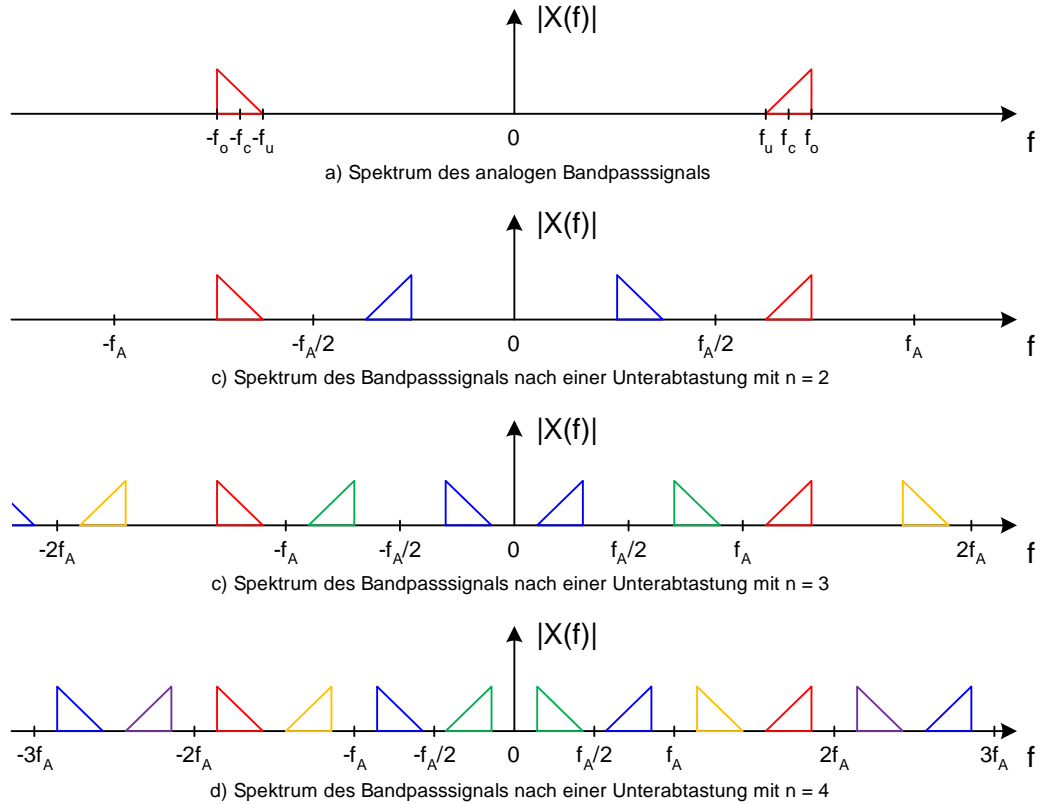


Abbildung 2.4: Bandpass Sampling eines analogen Bandpasssignals mit drei unterschiedlichen Abtastfrequenzen. Die roten Spektren gehören zum analogen Bandpasssignal, die farbigen Spektren stellen durch die Unterabtastung eingefügte Alias-Spektren dar.

In der Praxis ist nicht jeder Analog-Digital-Wandler für die Anwendung der Unterabtastung geeignet. Geeignete Wandler müssen mit ihren Sample-And-Hold-Eingangsstufen entsprechende Signalbandbreiten verarbeiten können. So ist z.B. für eine Unterabtastung des zwischen 890 MHz und 915 MHz liegenden Empfangsband vom GSM-900<sup>1</sup> ein Analog-Digital-Wandler nötig, dessen analoge Eingangsstufe eine Bandbreite von mindestens 915 MHz besitzt. Auch die Verwendung von beliebig hohen Werten  $n$  für die Unterabtastung ist nicht uneingeschränkt möglich. Je größer  $n$  gewählt wird, desto höhere Anforderungen werden an die Stabilität der Abtastfrequenz gestellt [Vaughan1991]. Die schmalen Bereiche, in denen laut den Gleichungen 2.3 und 2.4 keine spektralen Überlagerungen auftreten, dürfen nicht verlassen werden.

Zusätzlich wirkt sich die Bandpass-Unterabtastung stets in einer Verschlechterung des Signal-Rausch-Abstands (SNR) aus. Breitbandiges Rauschen, wie z.B. das thermische Rauschen, dass durch die verwendete analoge Hardware entsteht, wird  $n$  mal in das

<sup>1</sup>Global System for Mobile Communications (GSM)

Nyquistband gespiegelt [Vaughan1991]. Für die Verschlechterung des SNR gilt laut [Vaughan1991] nachstehende Gleichung:

$$D_{\text{SNR}} \approx 10 \cdot \log n. \quad (2.5)$$

Für eine Unterabtastung um den Faktor  $n = 10$  tritt damit schon eine Verschlechterung des SNR von 10 dB ein.

Durch den Einsatz von Bandpass Sampling wird bereits eine Reduktion der Abtastrate vorgenommen. Dabei werden Frequenzanteile aus ihrem ursprünglichen Band in einen niedrigeren Frequenzbereich gespiegelt. Für die weitere Signalverarbeitung, vor allem für die Basisbandkonversion, ist aber die Lage der Frequenzen nach der Abtastung interessant. Hierfür gilt die nachstehende Berechnungsvorschrift:

$$f' = (-1)^n \cdot x \cdot f_A + (-1)^{n+1} \cdot f, \quad (2.6)$$

mit

$$x = \begin{cases} \frac{n}{2} & \text{wenn } n \text{ gerade} \\ \frac{n-1}{2} & \text{wenn } n \text{ ungerade} \end{cases} \quad (2.7)$$

wobei  $n$  der verwendete Wert für die Unterabtastung ist. Ein entsprechendes Beispiel wird auf im Abschnitt 5.5.2 auf Seite 71 gezeigt.

## Zusammenfassung der Sampling-Methoden

In Tabelle 2.1 sind noch einmal die beiden vorgestellten technischen Verfahren der Abtastung zusammengefasst. Während beim Nyquist Sampling die Abtastfrequenz für die Digitalisierung eines hochfrequenten Bandes hoch sein muss, sind die Anforderungen beim Bandpass Sampling eher gering. Dementsprechend ist die Verfügbarkeit entsprechend geeigneter Wandler für das Nyquist Sampling eher schlecht, während für die Anwendung des Bandpass Samplings bessere Wandler verfügbar sind. Auf das SNR hat das Nyquist Sampling, abgesehen vom durch den Analog-Digital-Wandler hinzugefügten Quantisierungsrauschen, keinen Einfluss, während es sich beim Bandpass Sampling verschlechtert. Dafür liegt beim Bandpass Sampling bereits eine niedrigere Abtastrate nach der Wandlung vor, während der Aufwand zur Abtastratenreduktion beim Nyquist Sampling höher ist.



	Nyquist Sampling	Bandpass Sampling
<b>Abtastfrequenz <math>f_A</math></b>	hoch	gering
<b>Verfügbarkeit entsprechender Wandler</b>	schlecht	gut
<b>Einfluss auf das SNR</b> (ohne Beachtung des Quantisierungsrauschens)	kein Einfluss	Verschlechterung
<b>Abtastrate nach Wandlung</b>	hoch	gering
<b>Performancebedarf der digitalen Signalverarbeitung</b>	hoch	geringer

Tabelle 2.1: Vergleich der verschiedenen Möglichkeiten zur Abtastung eines Bandpass-signals

## 2.1.2 Technische Parameter von Analog-Digital-Wandlern

Die technischen Parameter des im Empfänger verwendeten Analog-Digital-Umsetzers haben einen erheblichen Einfluss auf die Qualität des gesamten Empfängers. Aus diesem Grund soll im Folgenden auf die wichtigsten Parameter eines Analog-Digital-Wandlers eingegangen werden.

### Wortbreite

Die Wortbreite  $l$  eines Analog-Digital-Wandlers gibt die Länge der binären Codewörter an seinem Ausgang an. Ist die Wortbreite des Wandlers bekannt, so lässt sich mit

$$N_Q = 2^l \quad (2.8)$$

die Anzahl der Quantisierungsstufen  $N_Q$  berechnen.

### Auflösung

Aus der Wortbreite bzw. den Quantisierungsstufen lässt sich direkt die Auflösung des Analog-Digital-Wandlers bestimmen. Die Auflösung gibt dabei die Größe der minima-

len von einem Wandler erkennbaren Spannungsdifferenz an [Zander1990]. Da dieser Wert einer Änderung des niederwertigsten Bit, dem Least Significant Bit (LSB), im Codewort entspricht, wird er auch als  $U_{\text{LSB}}$  bezeichnet. Zur Berechnung der Auflösung teilt man den maximalen vom Wandler abgedeckten Spannungsbereich, den so genannten Full Scale Range (FSR)<sup>2</sup>, durch die Anzahl der Quantisierungsstufen:

$$U_{\text{LSB}} = \frac{U_{\text{FSR}}}{N_Q} = \frac{U_{\text{FSR}}}{2^l} \quad (2.9)$$

Aus der Auflösung lässt sich das Quantisierungsrauschen eines idealen Analog-Digital-Wandlers ableiten.

### Quantisierungsrauschen

Aufgrund der endlichen Auflösung eines Analog-Digital-Wandlers entstehen bei der Quantisierung Fehler durch Rundung. Liegt als Eingangssignal am Wandler ein Sinussignal zwischen  $-U_{\text{max}}$  und  $U_{\text{max}}$ , so ergibt sich laut [Hoffmann1999] für das maximal theoretische SNR die nachstehende Beziehung:

$$\text{SNR}_{\text{dB}} = 6,02 \cdot l + 1,76 \quad (2.10)$$

Man erkennt, dass mit steigender Binärwortlänge  $l$  das SNR des Wandlers zunimmt. Wird der Analog-Digital-Wandler nicht voll angesteuert, so verschlechtert sich das SNR nach der Gleichung

$$\text{SNR}_{\text{dB}} = 6,02 \cdot l + 1,76 + 20 \cdot \log \alpha, \quad (2.11)$$

wobei  $\alpha$  der Grad der Aussteuerung zwischen 0 und 1 ist.

Eine weitere interessante Definition des SNR kann [Wepman1995] entnommen werden. Hier wird für einen mit einer Sinusschwingung voll angesteuerten Analog-Digital-Wandler die Gleichung

$$\text{SNR}_{\text{dB}} = 6,02 \cdot l + 1,76 + 10 \cdot \log \left( \frac{f_A}{2 \cdot f_{\text{max}}} \right) \quad (2.12)$$

für das maximale theoretische SNR angeführt. Man erkennt an dieser Gleichung, dass

---

<sup>2</sup> $U_{\text{FSR}} = U_{\text{max}} - (-U_{\text{max}}) = 2 \cdot U_{\text{max}}$

eine Vergrößerung der Abtastrate  $f_A$  eine Vergrößerung des SNR mit sich bringt<sup>3</sup>. Die Ursache für dieses Verhalten liegt darin begründet, dass bei der Quantisierung das Quantisierungsrauschen bei Verwendung einer höheren Abtastrate auf einen größeren Frequenzbereich verteilt wird. Dabei fällt ein geringerer Anteil des Rauschens in das Nutzband und das SNR verbessert sich. Genutzt wird dieses Verhalten bei Oversampling-Technologien sowie bei der Abtastratenreduktion nach der Abtastung eines Bandpasssignals.

In einem realen Analog-Digital-Wandler wird das SNR aufgrund zusätzlicher Einflüsse stets unter den theoretischen Maximalwerten liegen, die mit den hier genannten Gleichungen berechnet werden können.

#### **Effective Number Of Bits (ENOB)**

Bei realen Analog-Digital-Wandlern wird statt der Angabe des SNR häufig die Angabe der Effective Number Of Bits (ENOB) verwendet. Hierfür berechnet man aus dem tatsächlichen SNR des realen Datenwandlers die Anzahl der entsprechenden Bits nach der folgenden Gleichung [Eckl1990]:

$$\text{ENOB} = \frac{\text{SNR} - 1,76}{6,02}. \quad (2.13)$$

Das SNR ist dabei in dB anzugeben. Man erhält einen Vergleichswert dafür, welche Binärwortbreite ein idealer Analog-Digital-Wandler mit dem gleichen SNR hätte.

#### **Signal-To-Noise-And-Distortion-Ratio (SINAD)**

Das Signal-To-Noise-And-Distortion-Ratio (SINAD) ist das Verhältnis aus dem Mittelwert der Signalleistung zum Mittelwert aller ungewollten spektralen Komponenten einschließlich der Harmonischen, jedoch ohne den Gleichanteil [Burns2003]. Für einen guten Datenwandler erreicht das SINAD einen Wert nahe seinem SNR.

---

<sup>3</sup>Dazu ist nach der Quantisierung eine Reduktion der Abtastrate  $f_A$  auf maximal  $2 \cdot f_{\max}$  nötig.

#### **Spurious-Free Dynamic Range (SFDR)**

Unter dem Spurious-Free Dynamic Range (SFDR), auch störungsfreier Dynamikbereich genannt, versteht man das Verhältnis aus einem voll ausgesteuerten Sinussignal am Eingang zur größten Rausch- oder Störquelle im digitalisierten Signal. Bei Analog-Digital-Wandlern für den Einsatz in Software Defined Radio (SDR) ist das SFDR eine sehr wichtige Größe, die sowohl eine Aussage über die Linearität als auch über das Quantisierungsrauschen ermöglicht [Burns2003].

#### **Rauschleistungs-Verhältnis**

Das Rauschleistungs-Verhältnis, auch Noise Power Ratio (NRP) genannt, stellt eine nützliche Messgröße in Anwendungen dar, in denen das zu digitalisierende Spektrum aus vielen schmalbandigen Kanälen besteht. Einer dieser Anwendungsfälle ist z.B. die Mobilfunktechnik. Hier liefert das NRP Informationen darüber, wie stark der Analog-Digital-Wandler das Übersprechen zwischen den Kanälen begrenzen kann [Wepman1995].

Zur Ermittlung des NRP (siehe Abbildung 2.5) wird ein breitbandiges Rauschsignal, welches bei der halben Abtastrate begrenzt ist, verwendet. Zusätzlich ist ein schmales Frequenzband aus dem Spektrum entfernt, sodass eine Lücke im Rauschen entsteht. Dieses Signal wird auf den Eingang des Analog-Digital-Wandlers gegeben. Im digitalen Spektrum am Ausgang des Wandlers ist dann in der Frequenzlücke ein Anstieg des Rauschen festzustellen. Das NRP wird dann berechnet, indem man das Verhältnis von Amplitude des Rauschspektrums zur Amplitude der ausgefüllten Frequenzlücke bildet.

#### **Analoge Bandbreite**

Die analoge Bandbreite eines realen A/D-Wandlers gibt die Bandbreite seiner analogen Eingangsstufe an. Als Grenzwert wird dabei die Frequenz ermittelt, bei der das Eingangssignal um 3 dB gedämpft wird [Texas2009]. Besonders interessant ist die analoge Bandbreite bei Analog-Digital-Wandlern, die für eine Bandpass-Unterabtastung

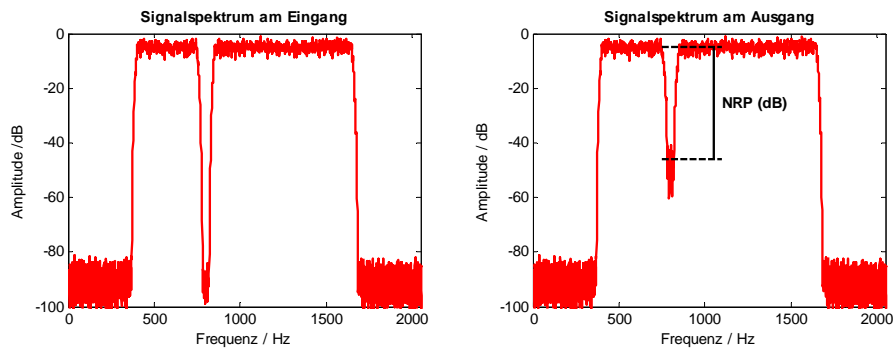


Abbildung 2.5: Grafische Darstellung der Messung des Rauschleistungs-Verhältnis Quelle: Eckl, Rainer: A/D- und D/A-Wandler: Grundlagen, Prinzipschaltungen und Applikationen. - 2., verb. Aufl. - München: Franzis, 1990

eingesetzt werden sollen. Hier muss die analoge Bandbreite mindestens das zu digitalisierende Band mit einschließen.

## 2.2 Abtastratenumsetzung

Die Abtastratenumsetzung dient dazu, eine zur digitalen Signalverarbeitung günstigere Abtastrate zu erhalten. Im Allgemeinen ist es zweckmäßig, mit einer möglichst niedrigen Rate zu arbeiten, da so der Aufwand der digitalen Signalverarbeitung minimiert wird. Die minimale Abtastrate ist dabei wieder durch das Abtasttheorem (siehe Gleichung 2.1) bestimmt. In einem digitalen Direktempfänger ist nach der Abtastung des Bandpasssignals und der anschließenden Verschiebung des Signals ins Basisband eine Abtastratenreduktion, die so genannte Dezimation, vorteilhaft. Eine Erhöhung der Abtastrate, auch Interpolation genannt, kommt in einem digitalen Direktempfänger als Teiloperation bei der Dezimation um einen gebrochenen Faktor vor. In diesem Abschnitt soll auf diese beiden grundlegenden Operationen eingegangen werden.

### 2.2.1 Dezimation

Als Dezimation wird der Vorgang der Abtastratenreduktion bezeichnet. Ist die Abtastrate wesentlich größer als die doppelte Grenzfrequenz des digitalen Signals, so kann eine Reduktion vorgenommen werden. In der Literatur wird an vielen Stellen ausführlich auf die mathematischen Hintergründe eingegangen (z.B. [Fliege1993], [Hoffmann2007]).

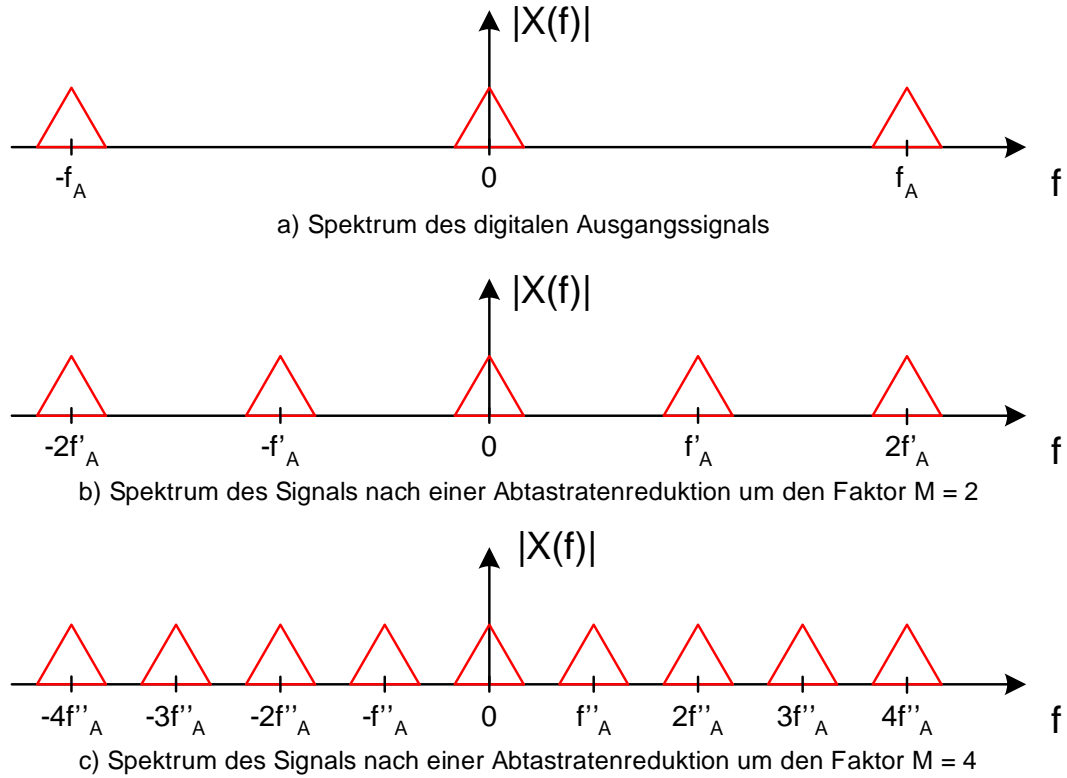


Abbildung 2.6: Darstellung des Spektrums bei der Dezimation um den Faktor  $M = 2$  und  $M = 4$

Hier soll die Dezimation anhand einer grafischen Darstellung des Spektrums erläutert werden.

In Abbildung 2.6 a) ist das sich periodisch wiederholende Spektrum eines abgetasteten Tiefpasssignals zu sehen. Es wurde eine wesentlich höhere Abtastfrequenz verwendet, als es das Abtasttheorem nach Shannon vorschreibt. Das Ergebnis sind große Abstände zwischen den sich wiederholenden Spektren. Abbildung 2.6 b) zeigt, was bei einer Reduktion der Abtastrate um den Faktor  $M = 2$  geschieht. Die periodischen Spektren rücken weiter zusammen und die Freiräume ohne Informationsgehalt verkleinern sich. Für die neue Abtastrate  $f'_A$  gilt damit:

$$f'_A = \frac{f_A}{M} \quad (2.14)$$

Das Ergebnis einer Reduktion der Abtastrate um den Faktor  $M = 4$  ist in Abbildung 2.6 c) dargestellt. Hier sind die Abstände fast verschwunden. Es liegt eine wesentlich günstigere Abtastrate als im Bild a) vor.

Im Bild 2.7 wird eine modellhafte Darstellung eines Dezimierers gezeigt. Vor dem Sys-

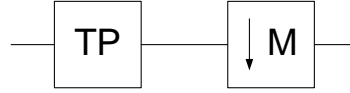


Abbildung 2.7: Blockschaltbild eines Dezimierers mit vorgeschalteten Tiefpass und einer Reduktion der Abtastrate um den Faktor  $M$

tem zur eigentlichen Reduktion der Abtastrate um den Faktor  $M$ , also dem Weglassen jedes  $M$ -ten Abtastwertes, muss zunächst noch eine Tiefpassfilterung des zu dezimierenden Signals durchgeführt werden. Die Ursache hierfür liegt darin begründet, dass es bei der Abtastratenreduktion genau so wie bei der Abtastung zu Aliasing kommt. Aus diesem Grund müssen spektrale Anteile des Signals, die in das Nutzband gespiegelt werden könnten, also Frequenzen über  $f'_A/2$ , vor der Dezimation heraus gefiltert werden. Für die Grenzfrequenz des Dezimationstiefpass  $f_{\text{GDTP}}$  gilt damit nachstehende Gleichung:

$$f_{\text{GDTP}} \leq \frac{f_A}{2 \cdot M} \quad (2.15)$$

Hierbei ist  $f_A$  die Abtastrate vor der Dezimation und  $M$  der Faktor, um den dezimiert wird.

Es soll an dieser Stelle noch auf einen weiteren wichtigen Aspekt bei der Dezimation eingegangen werden: im Abschnitt 2.1.2 wurde bereits auf das jedem Analog-Digital-Wandler eigene Quantisierungsrauschen und die Möglichkeiten einer Verbesserung des SNR durch die Abtastratenreduktion hingewiesen. Diese Verbesserung des SNR wird auch als Prozessgewinn (PG) bezeichnet. Der Gleichung 2.12 kann entnommen werden, dass sich der Prozessgewinn zu

$$\text{PG} = 10 \cdot \log \left( \frac{f_A}{2 \cdot f_{\text{max}}} \right) \quad (2.16)$$

berechnet. Dabei ist  $f_{\text{max}}$  die größte im Signal vorkommende Frequenz bzw., angewandt auf einen Mobilfunktester, die Kanalbandbreite. Man erkennt, dass sich bei konstanter Kanalbandbreite bei einer Verdoppelung von  $f_A$  der Prozessgewinn PG um 3 dB erhöht. Da gleichzeitig für einen vollausgesteuerten Analog-Digital-Wandler die Gleichung  $\text{SNR}_{\text{dB}} = 6,02 \cdot l$  gilt, ergibt eine Vervierfachung der Abtastrate einen Prozessgewinn von 1 Bit bei der Dezimation. Geht man von einem Signal mit einem zusätzlichen Rauschen von mindestens 1 LSB aus, so ist durch die Dezimation eine Verbesserung der Auflösung und damit auch der Dynamik des Gesamtsystems möglich [ATMEL2005]. Aus Gleichung 2.16 ist ebenfalls ersichtlich, dass eine Verdopplung der Kanalbandbreite den Prozessgewinn um 3 dB reduziert.

In Abbildung 2.8 wurde der erreichbare Prozessgewinn als Funktion der Abtastrate und der Kanalbandbreite am Beispiel verschiedener in einem Mobilfunktester vorkommender Kanalbandbreiten dargestellt. Es ist sowohl der sprunghafte Anstieg des erreichbaren Prozessgewinns bei kleinen Frequenzen als auch der Abfall des erreichbaren Prozessgewinns mit größer werdender Kanalbandbreite erkennbar.

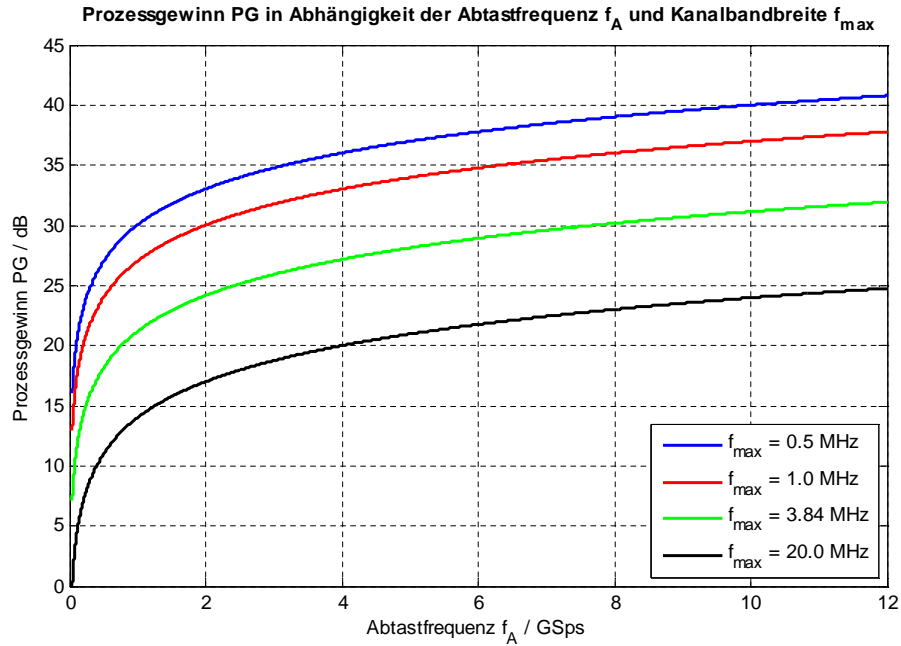


Abbildung 2.8: Erzielbarer Prozessgewinn in Abhängigkeit der Abtastfrequenz und in einem Mobilfunktester vorkommender Kanalbandbreiten

## 2.2.2 Interpolation

Die Interpolation ist die Umkehroperation zur Dezimation. Hier wird die Abtastrate erhöht, indem zusätzliche Samples in das Signal eingefügt werden. In Abbildung 2.9 ist das Spektrum bei der Interpolation dargestellt. Teil a) zeigt das Spektrum vor der Interpolation. Die Abtastrate ist gering und die sich wiederholenden Spektren liegen auf der Frequenzachse nah beieinander. In Teil b) wurde die Abtastrate um den Faktor  $L = 2$  erhöht. Man erkennt, dass die Spektren weiter auseinander rücken. Das Spektrum in Teil c) ist schließlich um den Faktor  $L = 4$  interpoliert wurden. Die neue Abtastfrequenz  $f'_A$  berechnet sich dabei zu:

$$f'_A = L \cdot f_A. \quad (2.17)$$



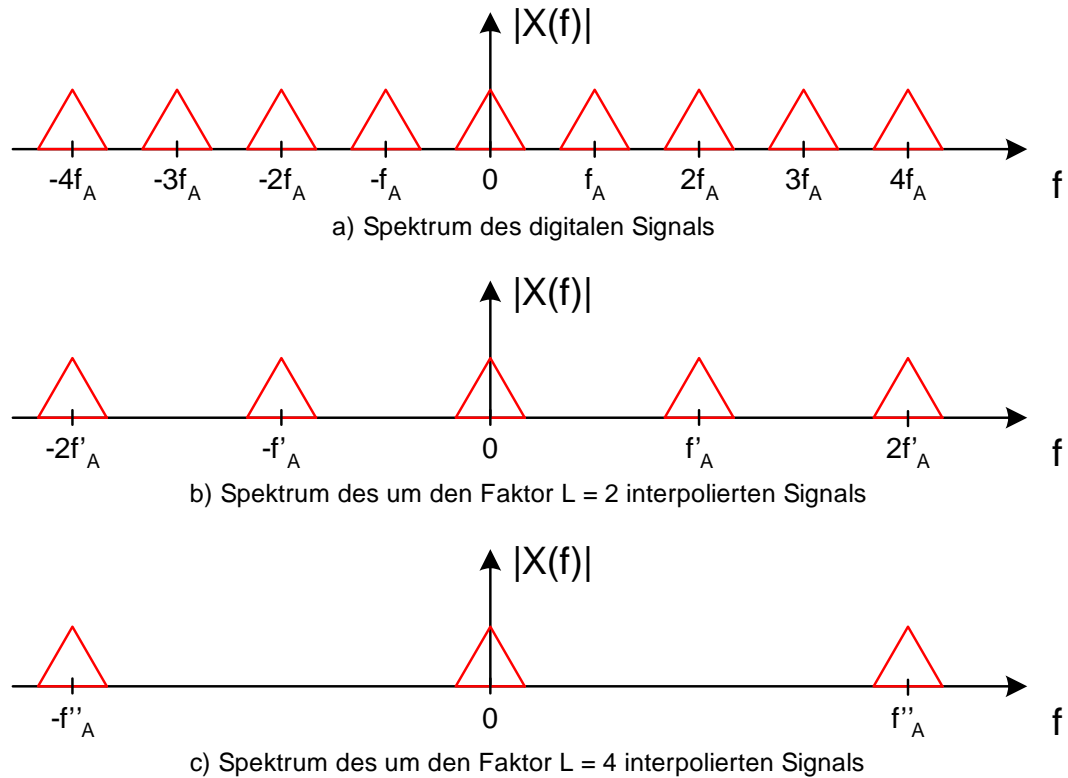


Abbildung 2.9: Darstellung des Spektrums bei der Interpolation um den Faktor  $L = 2$  und  $L = 4$

Das Blockschaltbild des Interpolierers zeigt die Abbildung 2.10. Zunächst wird durch das Einfügen zusätzlicher Samples mit dem Wert 0 die Abtastrate des Ausgangssignals erhöht. Danach werden mit Hilfe des Tiefpassfilters die eingefügten Samples interpoliert. Ähnlich wie bei der Interpolation gilt für die Grenzfrequenz des Interpolationstiefpass:

$$f_{\text{GTP}} \leq \frac{f'_A}{2 \cdot L} \quad (2.18)$$

Dabei ist  $L$  der Interpolationsfaktor und  $f'_A$  die Abtastfrequenz nach der Interpolation. Zusätzlich muss das Signal um einen Faktor  $L$  verstärkt werden [Hoffmann2007].

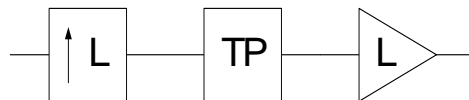


Abbildung 2.10: Blockschaltbild eines Interpolierers mit einer Erhöhung der Abtastrate um den Faktor  $L$  und einem zur Interpolation nachgeschalteten Tiefpass

### 2.2.3 Abtastratenumsetzung um gebrochene Faktoren

Wenn die Verfahren der Abtastratenreduktion und -interpolation zur Anpassung von abgetasteten Signalen an standardisierte Verfahren verwendet werden sollen, werden häufig Abtastratenumsetzungen um gebrochene Faktoren notwendig [Fliege1993]. Dies erfolgt über eine Verkettung von Interpolation um  $L$  und Dezimation um  $M$ , wie sie in Abbildung 2.11 a) gezeigt ist. Der resultierende Umsetzungsfaktor ist dabei  $L/M$ . Um einen Informationsverlust durch die Dezimation zu vermeiden, muss stets zuerst die Interpolation durchgeführt werden.

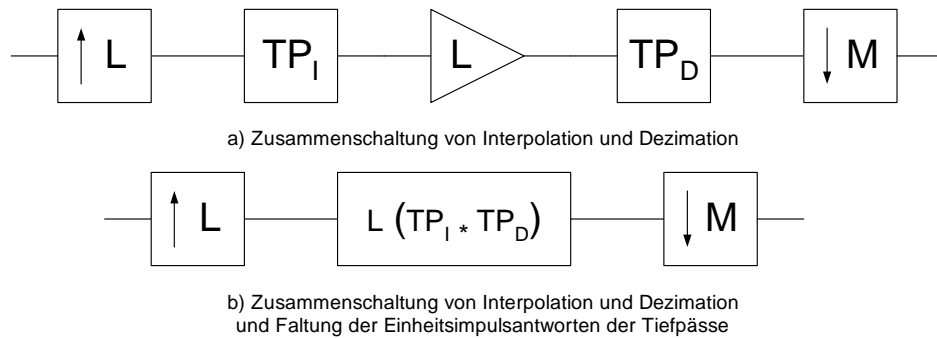


Abbildung 2.11: Blockschaltbild einer Umsetzung um den gebrochenen Faktor  $L/M$ . Zunächst wird eine Interpolation um den Faktor  $L$  durchgeführt. Anschließend wird um den Faktor  $D$  dezimiert.

In 2.11 b) ist die Umsetzung um den gleichen Faktor gezeigt. Hier wurden jedoch zur Vereinfachung die Einheitsimpulsantworten von Interpolationstiefpass und Dezimationstiefpass miteinander gefaltet. Im Ergebnis wird nur noch ein gemeinsamer Filter benötigt.

Abschließend sei an einem kleinen Beispiel die Vorgehensweise zur Umsetzung um einen gebrochenen Faktor erläutert: die Abtastfrequenz  $f_A = 1$  MHz soll auf die für den GSM-Standard spezifizierte Symbolfrequenz von  $f'_A = 270,833$  kHz  $= 812500/3$  Hz dezimiert werden. Stellt man beide Frequenzen in ein Verhältnis, so erhält man  $f'_A/f_A = 812500/(3 \cdot 10^6) = 13/48$ . Es ist damit eine Interpolation um  $L = 13$  und eine anschließende Dezimation um  $M = 48$  nötig.

# Kapitel 3

## Empfängerarchitekturen

### 3.1 Überlagerungsempfänger

Der Überlagerungsempfänger mit digitalem Backend, wie in Abbildung 3.1 dargestellt, ist eine häufig eingesetzte Struktur zum Empfang von Hochfrequenzsignalen. Das Empfangssignal wird über mehrere Zwischenfrequenzen bis in das Basisband umgesetzt. Hier wird es mit einem Analog-Digital-Wandler abgetastet. Die Demodulation erfolgt dann im DSP. Die Anzahl an Mischstufen vor der Analog-Digital-Wandlung kann dabei von einer bis zu mehreren variieren.

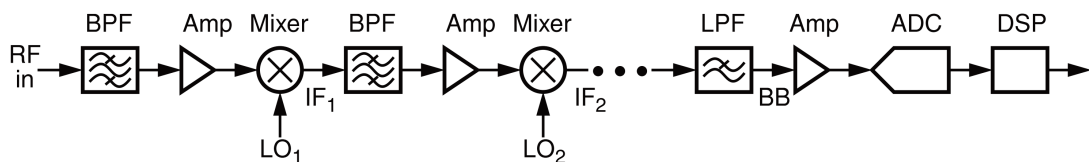


Abbildung 3.1: Typischer Überlagerungsempfänger mit mehreren Mischstufen und digitalem Backend. Quelle: Schreier, R.: High-Speed Bandpass ADCs. In: Steyaert, M. - Analog Circuit Design - S. 65-90 - Heidelberg: Springer Verlag, 2006

In diesem Empfänger wird eine große Anzahl an analoger Signalverarbeitung benötigt. In jeder Stufe werden analoge Mischer zur Frequenzumsetzung und analoge Filter zur Herausfilterung von Spiegelspektren und Rauschen eingesetzt. Eine Vereinfachung dieses Prinzips ist in Abbildung 3.2 dargestellt. Hier wird statt einer Frequenzumsetzung bis hinunter in den Basisbandbereich nur noch eine Umsetzung auf eine Zwischenfrequenz durchgeführt und das Empfangssignal auf dieser Zwischenfrequenz abgetastet. Die digitale Signalverarbeitung übernimmt dann die Umsetzung ins Basisband und die Demodulation.

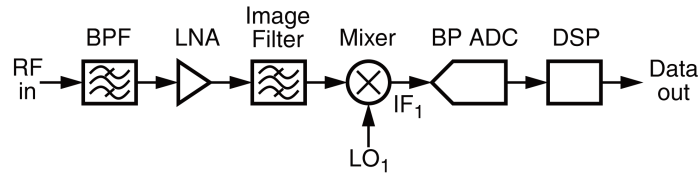


Abbildung 3.2: Blockschaltbild eines Empfängers mit Abtastung der ersten Zwischenfrequenz. Quelle: Schreier, R.: High-Speed Bandpass ADCs. In: Steyaert, M. - Analog Circuit Design - S. 65-90 - Heidelberg: Springer Verlag, 2006

Vereinfacht man diese Struktur weiter, so erhält man den im Folgenden vorgestellten digitalen Direktempfänger.

## 3.2 Digitaler Direktempfänger

Der digitale Direktempfänger benötigt keine analoge Frequenzumsetzung mehr und kommt damit mit nur wenig analoger Signalverarbeitung aus. In Abbildung 3.3 ist dieser Empfänger im Blockschaltbild dargestellt. Das hochfrequente Eingangssignal wird zunächst mittels eines Bandpassfilters (BPF) begrenzt. In der darauf folgenden automatischen Verstärkungseinstellung, der Automatic Gain Control (AGC), werden die empfangenen Signale so eingestellt, dass es zu keiner Übersteuerung des Analog-Digital-Wandlers kommen kann. Schließlich wird das angepasste Signal mit Hilfe des Analog-Digital-Wandlers digitalisiert und dem Digital Down Converter (DDC) zugeführt. Dieser ist für die Basisbandkonversion des empfangenen Bandpasssignals zuständig. Das danach erzeugte Signal im Basisband wird nun entsprechend der Anwendung des Empfängers in einem DSP weiter verarbeitet.

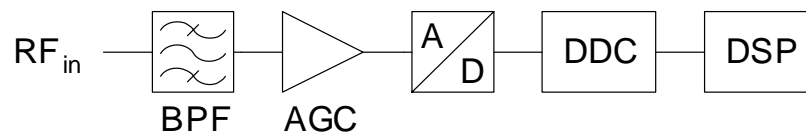


Abbildung 3.3: Das Blockschaltbild eines digitalen Direktempfängers. Basierend auf einer Abbildung aus: American Radio Relay League: The ARRL Handbook For Radio. - Newington: ARRL, 2003)

Der hier vorgestellte Direktempfänger wird im Kapitel 5 als Ausgangsstruktur auf die Anforderungen eines Mobilfunktesters angepasst. Dabei wird auch genauer auf die einzelnen Bestandteile und deren Realisierungsmöglichkeiten eingegangen.

Zusammenfassend sind in Tabelle 3.1 die Vor- und Nachteile zwischen den alternativen Überlagerungsempfängern und den digitalen Direktempfängern gegenüber gestellt.

	Überlagerungsempfänger	Digitaler Direktempfänger
<b>Vorteile</b>	<ul style="list-style-type: none"> <li>• geringe Anforderungen an den Analog-Digital-Wandler</li> <li>• wenig Rechenaufwand in der digitalen Signalverarbeitung</li> <li>• wenig Verlustleistung in der digitalen Signalverarbeitung</li> </ul>	<ul style="list-style-type: none"> <li>• wenig analoge Hardware</li> <li>• wenig Platzbedarf</li> <li>• wenig Verlustleistung in der analogen Signalverarbeitung</li> <li>• geringe Abhängigkeit von Umwelteinflüssen</li> <li>• hohe Reproduzierbarkeit</li> </ul>
<b>Nachteile</b>	<ul style="list-style-type: none"> <li>• viel analoge Hardware</li> <li>• hoher Platzbedarf</li> <li>• hohe Verlustleistung in der analogen Signalverarbeitung</li> <li>• hohe Abhängigkeit von Umwelteinflüssen</li> </ul>	<ul style="list-style-type: none"> <li>• extrem schnelle und lineare Analog-Digital-Wandler notwendig</li> <li>• hoher Rechenaufwand in der digitalen Signalverarbeitung</li> <li>• hohe Verlustleistung in der digitalen Signalverarbeitung</li> </ul>

Tabelle 3.1: Vergleich der Vor- und Nachteile von Überlagerungsempfänger und digitalem Direktempfänger.

# Kapitel 4

## Stand der Technik

In den letzten Jahren ist die Entwicklung der Analog-Digital-Wandler rasant fortgeschritten. Inzwischen sind Wandler mit Abtastraten verfügbar, die noch vor kurzem nicht vorstellbar gewesen sind. So bieten zum Beispiel Texas Instruments und National Semiconductor in ihrer Produktpalette Analog-Digital-Wandler zur Abtastung von Hochfrequenzsignalen bis in den GHz-Bereich an. In Tabelle 4.1 sind überblicksmäßig vier Beispielwandler mit ihren Eckdaten abgedruckt.

	<b>ADC083000</b>	<b>ADC10D1000</b>	<b>ADS54RF63</b>	<b>ADS5474</b>
<b>Hersteller</b>	National Semiconductor	National Semiconductor	Texas Instruments	Texas Instruments
<b>Auflösung</b>	8 Bit	10 Bit	12 Bit	14 Bit
<b>Abtastrate</b>	3 GS/s	2 GS/s	550 MS/s	400 MS/s
<b>analoge Bandbreite</b>	3,0 GHz	2,8 GHz	2,3 GHz	1,4 GHz
<b>Messbedingungen</b>	$f_{\text{in}} = 373\text{MHz}$ , $V_{\text{in}} = \text{FSR} - 0,5\text{dB}$	$f_{\text{in}} = 498\text{MHz}$ , $V_{\text{in}} = -0,5\text{dBFS}$	$f_{\text{in}} = 450\text{MHz}$	$f_{\text{in}} = 450\text{MHz}$
<b>SNR</b>	45,5 dB	52,7 dB	61,9 dBFS	68,4 dBFS
<b>SFDR</b>	47,0 dB	57,4 dBc	75,0 dBc	71,0 dBc
<b>ENOB</b>	7,2 Bit	8,4 Bit	9,7 Bit	10,9 Bit
<b>SINAD</b>	45,1 dB	52,3 dB	60,1 dBc	64,8 dBc

Tabelle 4.1: Vergleich aktuell verfügbarer Analog-Digital-Umsetzer zur Abtastung von Hochfrequenzsignalen. Quellen: Datenblätter der Hersteller [National2009a], [National2009b], [Texas2009], [Texas2008]

Betrachtet man die analogen Bandbreiten der Wandler, so fällt vor allem bei den Modellen von Texas Instruments auf, dass die analoge Bandbreite größer als die Abtastfrequenz ist. Diese Wandler sind damit für die Anwendung von Bandpass Sampling geeignet. Des weiteren fällt auf, dass die Auflösung der Wandler mit zunehmender Abtastfrequenz sinkt und damit schnelle Wandler nur mit geringer Auflösung verfügbar sind.

Anfang dieses Jahres hat Fujitsu einen Analog-Digital-Konverter vorgestellt, der bei einer Wortbreite von 8 Bit eine Abtastfrequenz von unglaublichen 56 GS/s erreicht [Fujitsu2009]. Da diese Datenrate extreme Anforderungen an die weitere Verarbeitung stellt, wurde dieser Wandler als Makrozelle für die Verwendung in ASICs realisiert. Damit steht dem Nutzer zusätzlicher Platz im Schaltkreis zur Realisierung der ersten digitalen Signalverarbeitung ganz nach seinen eigenen Anforderungen zur Verfügung. Denkbar wäre zum Beispiel die Integration eines Digital Down Converters direkt nach der Analog-Digital-Wandlung. Das Ergebnis ist dann ein „1-Chip-Empfänger“, der zur weiteren Verarbeitung das digitale Basisbandsignal liefert.

# Kapitel 5

## Anwendung auf die Anforderungen eines Mobilfunktesters

In diesem Abschnitt wird auf Basis der bisher theoretisch erläuterten Zusammenhänge ein Realisierungsvorschlag für einen in der Mobilfunktechnik geeigneten digitalen Direktempfänger am Beispiel des GSM-Standards entwickelt. Dabei werden zunächst die einzelnen Bestandteile auf ihre Vor- und Nachteile und auf den notwendigen Hardwareaufwand untersucht. Schließlich wird ein Modell des kompletten Direktempfängers aus diesen Bestandteilen aufgebaut und auf seine Leistungsfähigkeit untersucht.

### 5.1 Allgemeiner Aufbau eines digitalen Direktempfängers zur Anwendung in einem Mobilfunktester

Ein digitaler Direktempfänger für einen Mobilfunktester ist in Abbildung 5.1 dargestellt. Das zu testende Mobilfunkgerät, auch Device Under Test (DUT) genannt, wird über eine Buchse mit dem Messgerät verbunden. Danach wird mittels eines einfachen analogen Filters eine Bandbegrenzung auf das zu untersuchende Mobilfunkfrequenzband durchgeführt. Da die Signale vom DUT bekannt und definiert sind, muss dieses Filter keine extremen Selektionsanforderungen erfüllen.

Nach der Vorselektion wird das Eingangssignal mit Hilfe von einstellbaren Verstärkern und Dämpfungsgliedern an den Aussteuerbereich des Analog-Digital-Wandlers angepasst. Nach einem zusätzlichen Filter zur Vermeidung von Aliasing wird das Hochfrequenzsignal mit einem geeigneten Analog-Digital-Wandler abgetastet. Danach wird



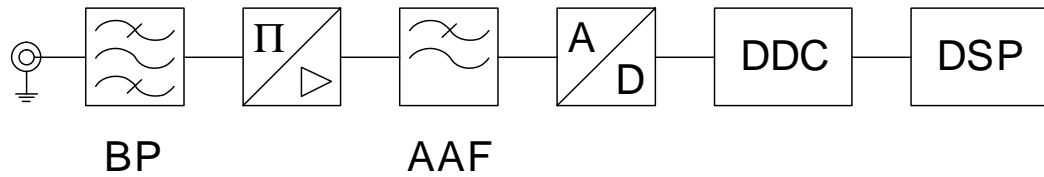


Abbildung 5.1: Blockschaltbild eines digitalen Direktempfängers für die Anwendung in der Mobilfunktechnik.

das digitale Signal im Digital Down Converter in das Basisband konvertiert und seine Abtastrate reduziert. Durch diese Abtastratenreduktion wird der in Abschnitt 2.16 beschriebene Prozessgewinn erzielt.

## 5.2 Analoge Filterung

Die analoge Filterung vor der Analog-Digital-Wandlung hat zwei wesentliche Gründe: zum Einen muss mit ihrer Hilfe das interessierende Frequenzband ausgewählt, zum Anderen muss Aliasing bei der Analog-Digital-Wandlung verhindert werden.

Wie bereits erwähnt, sind die Anforderungen an die Selektionsfilter bei einem Mobilfunktester eher gering, da das DUT per Kabel mit dem Tester verbunden ist und stets in definierten Frequenzbändern sendet.

An das Anti-Aliasing-Filter vor dem Analog-Digital-Wandler werden höhere Anforderungen gestellt. Wenn als verwendetes Abtastverfahren Nyquist Sampling verwendet werden soll, so ist ein Tiefpass notwendig. Wird zur Abtastung Bandpass Sampling angewandt, dann muss ein Bandpassfilter verwendet werden, damit das abgetastete Frequenzband wirklich die bei der Berechnung der Unterabtastung verwendeten Grenzen erfüllt.

## 5.3 Einstellbare Verstärker bzw. Dämpfungsglieder

Durch die schaltbaren Verstärker bzw. Dämpfungsglieder wird das Eingangssignal am Mobilfunktester per Voreinstellung an den Aussteuerbereich des Analog-Digital-Wand-

lers angepasst. So wird ein Übersteuern des Analog-Digital-Wandlers verhindert und dafür gesorgt, dass die Aussteuerung stets optimal ist. In Kombination mit dem Dynamikbereich des Analog-Digital-Wandlers und dem Prozessgewinn ergeben sich die Grenzen der möglichen detektierbaren Signale.

In Abbildung 5.2 ist dies zur Veranschaulichung dargestellt. Die Dynamik des Empfängers ergibt sich zunächst einmal aus der Dynamik des Analog-Digital-Wandlers  $D_{\text{ADC}}$  und dem im DDC durch die Dezimation erzielten Prozessgewinn PG. Durch die Einstellung unterschiedlicher Werte für die Verstärkung bzw. Dämpfung verschiebt sich diese Gesamtdynamik und man kann mit dem Mobilfunktester einen größeren Pegelbereich abdecken.

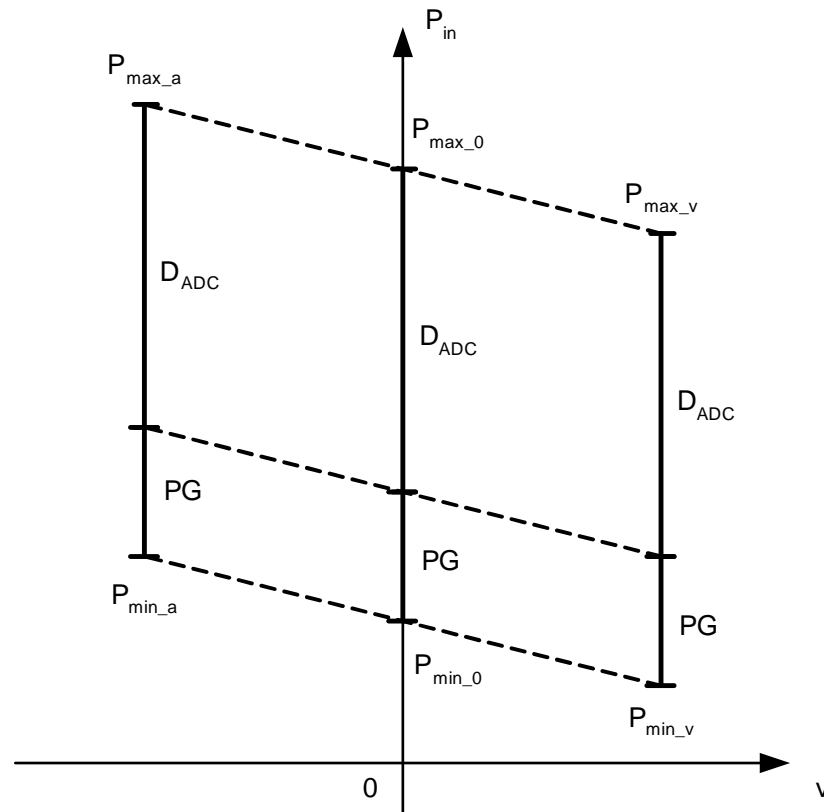


Abbildung 5.2: Beeinflussung der Empfängerdynamik durch die variable Vorverstärkung. Die Maximalwerte der verarbeitbaren Eingangsleistung werden mit  $P_{\text{max}}$ , die Minimalwerte mit  $P_{\text{min}}$  bezeichnet. Die Indizes geben dabei die Einstellung der variablen Verstärkung an: a steht für maximale Dämpfung, v für maximale Verstärkung und 0 für keine Beeinflussung.

## 5.4 Digital Down Converter (DDC)

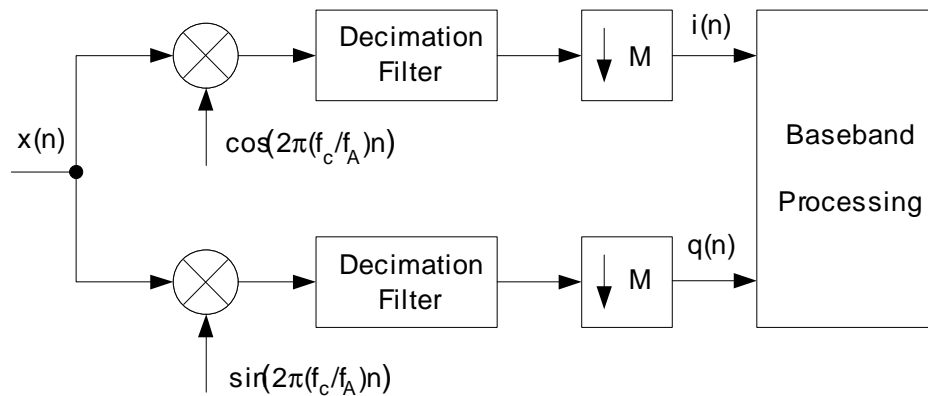


Abbildung 5.3: Blockschaltbild eines allgemeinen Digital Down Converters (Quelle: Miyeeon, Kim; Seungjun, Lee: Design of Dual-Mode Digital Down Converter for WCDMA and cdma2000. In: ETRI Journal. - Gajeongno: ETRI. - Volume 26, Number 6, December 2004. - S. 555-559)

Der Digital Down Converter (DDC) dient der Basisbandkonversion des empfangenen und quantisierten Bandpasssignals. Seine allgemeine Struktur ist in Abbildung 5.3 dargestellt. Mit Hilfe der in Abbildung 5.4 gezeigten schematischen Darstellung des Spektrums soll seine Funktionsweise erläutert werden.

Zunächst wird das komplexe Eingangssignal  $x(n)$ , dessen Spektrum in Abbildung 5.4 Teil a) abgebildet ist, durch Multiplikation mit einer Kosinus- und Sinusschwingung der Frequenz  $f_c$  ins Basisband verschoben. Dies wurde in Teil b) und c) dargestellt. Die durch die Mischung entstandenen Spektren um  $2f_c$  werden anschließend mit Hilfe eines Tiefpassfilters entfernt. Das Ergebnis ist die in Abbildung 5.4 d) und e) dargestellte In-Phase-Komponente  $i(n)$  und die Quadratur-Komponente  $q(n)$  im Basisband.

Durch die Verschiebung der Spektren ins Basisband ist nun die obere Grenzfrequenz wesentlich geringer als nach der Abtastung. Dies ermöglicht eine Abtastratenreduktion. Im Ergebnis liegen dann die In-Phasen-Komponente und die Quadratur-Komponente im Basisband bei einer wesentlich geringeren Abtastrate vor.

Es gibt zwei Designmöglichkeiten bei der Realisierung eines DDC: die Umsetzung der Basisbandkonversion und die Umsetzung der Dezimation. Im Folgenden soll auf diese beiden Möglichkeiten genauer eingegangen und ihre Realisierungsmöglichkeiten in der Hardware, speziell zur Anwendung in einem digitalen Direktempfänger, auf Vor- und Nachteile untersucht werden. Hierbei wird im wesentlichen Wert auf die Verwendung einfacher und schneller Verfahren gelegt.

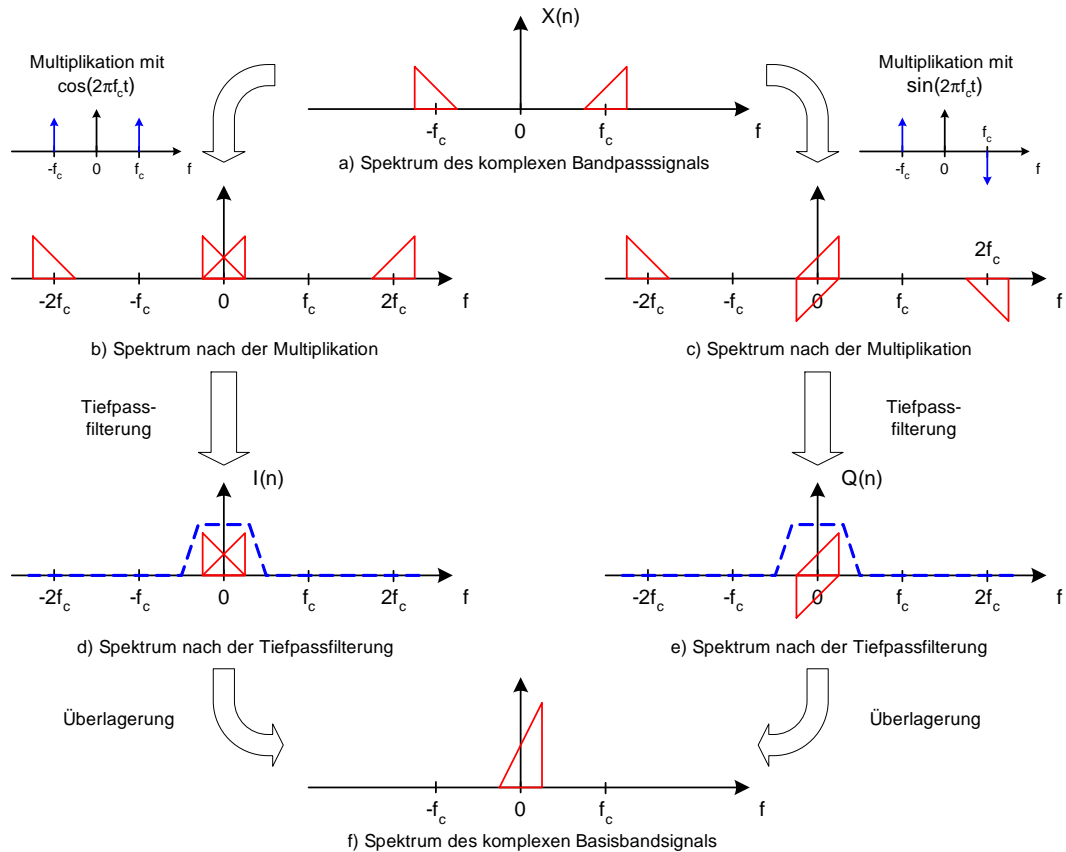


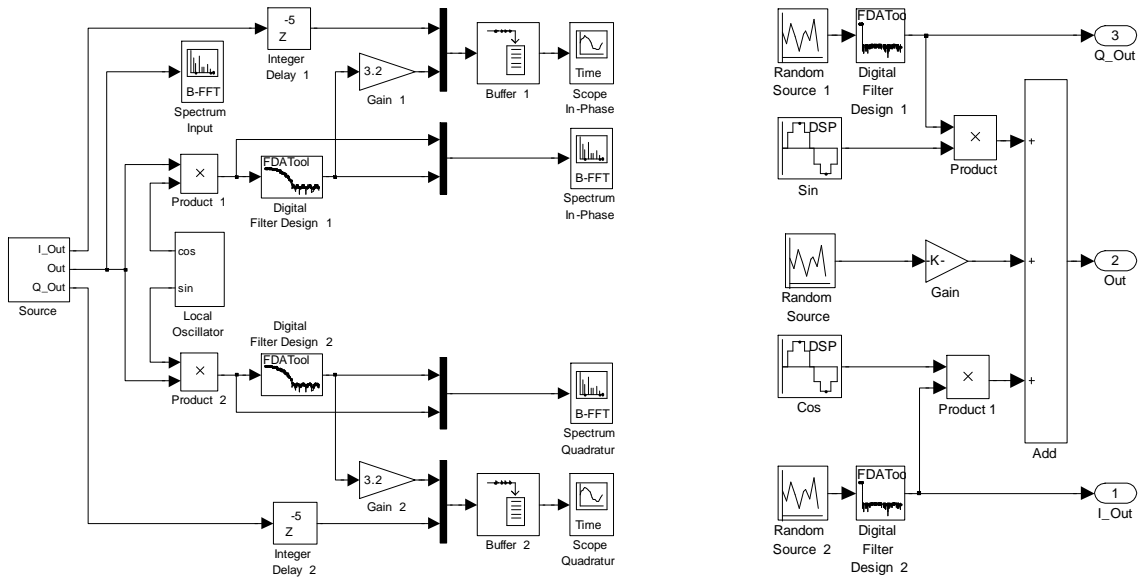
Abbildung 5.4: Spektrale Darstellung eines Signals am Digital Down Converter Quelle: basierend auf Zeichnungen aus: Quadrature Signals: Complex, But Not Complicated. Lyons, R. - November 2008.

## 5.4.1 Realisierung der Basisbandkonversion

### Das allgemeine Verfahren

Das allgemeine Verfahren zur Realisierung der Basisbandkonversion ist die bereits erwähnte Mischung mit zwei um  $90^\circ$  phasenversetzten Sinusschwingungen. Das entsprechende Simulink-Modell `BBC_Allgemein.mdl` wird in Abbildung 5.5(a) gezeigt. Zur Simulation wird die in Abbildung 5.5(b) dargestellte Quelle verwendet. Aus zwei tiefpassbegrenzten Rauschprozessen mit jeweils einer Bandbreite  $B = 100$  MHz wird ein komplexes Bandpasssignal mit einer Trägerfrequenz  $f_c = 900$  MHz erzeugt. Zusätzlich wird ein zwischen 1 und -1 gleichverteiltes Rauschen aufaddiert. Die Abtastfrequenz  $f_A$  beträgt für alle in der Quelle enthaltenen Teilsignale 4 GS/s.

Die Ergebnisse der Simulation können Abbildung 5.6 entnommen werden. Das beschriebene Eingangssignal (grün) wird mit den lokal erzeugten Sinus- und Kosinusschwingun-



(a) Simulink-Modell einer allgemeinen Basisbandkonversion

(b) Quelle für die nachfolgenden Simulationen der Basisbandkonversion

Abbildung 5.5: Simulink-Modell BBC\_Allgemein.mdl

gen gemischt. Dadurch entstehen die In-Phase- und Quadratur-Komponenten sowohl im Basisband wie auch bei der doppelten Frequenz von  $f_c$  (blau). Diese Mischprodukte werden im Anschluss mittels der Finite-Impulse-Response-Filter (FIR-Filter)<sup>1</sup> gedämpft. An diese Filter werden keine hohen Anforderungen gestellt, da die Mittenfrequenz des ersten sich wiederholenden Spektrums bei  $2 \cdot f_c = 1800$  MHz, und damit im Vergleich zum Basisbandspektrum relativ weit oben, liegt. Die hier verwendeten Filter haben aus diesem Grund lediglich eine Filterordnung von 11. Nach der Filterung stehen die beiden Signalkomponenten im Basisband zur Verfügung und können der Dezipation zugeführt werden (rote Spektren in der mittleren Darstellung von Abbildung 5.6). Die unteren Diagramme zeigen zum Vergleich die Zeitverläufe der Quellsignale vor der Modulation und die ins Basisband verschobenen Signale am Ausgang des Modells.

Ein Blick auf die benötigte Hardware dieser Methode zeigt, dass hier ein sehr großer Aufwand nötig ist. Zunächst müssen die beiden um  $90^\circ$  phasenverschobenen lokalen Sinus- und Kosinussignale erzeugt werden. Diese müssen zusätzlich auf den im empfangenen Signal enthaltenen Träger synchronisiert werden. In obigem Modell wurde dies nach einem Vorschlag aus [Hoffmann1999] durch einen im lokalen Oszillator enthalte-

<sup>1</sup>Eine ausführliche Beschreibung von FIR-Filtern findet sich z.B. in [Oppenheim1999] oder in [Kammeyer1998]

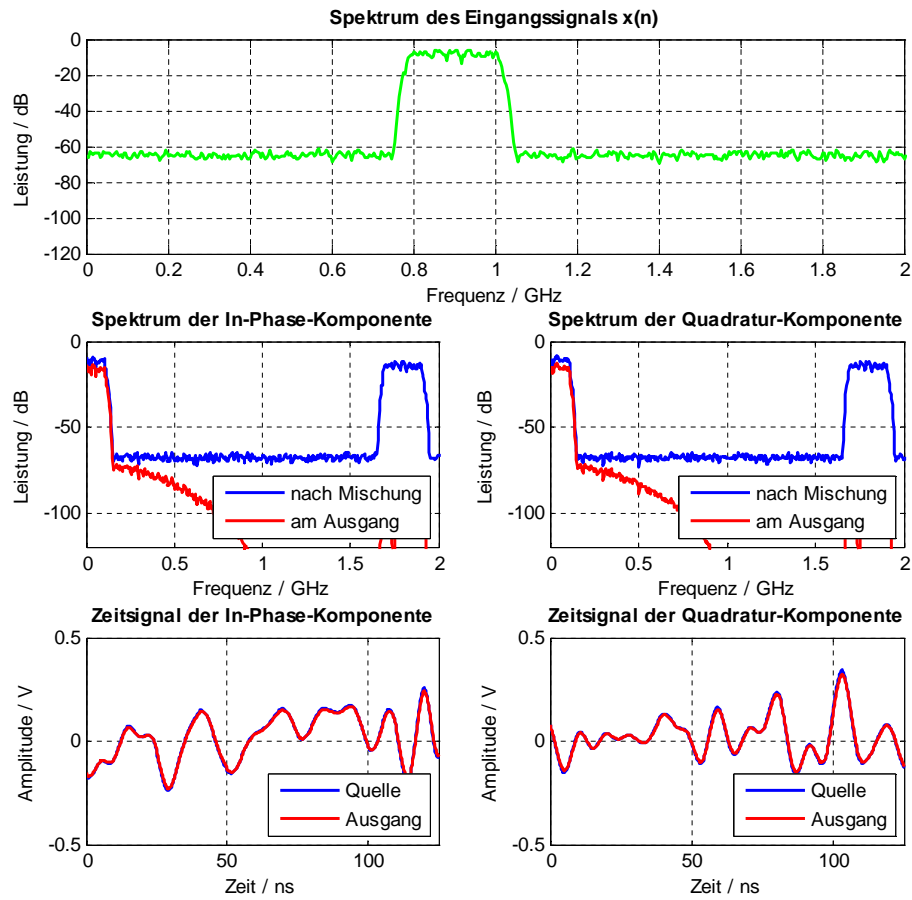


Abbildung 5.6: Simulation einer allgemeinen Basisbandkonversion durch Multiplikation mit zwei lokal erzeugten Sinusschwingungen (BBC\_Allgemein.mdl). Das Spektrum des Eingangssignals (grün) wird in die In-Phasen-Komponente und Quadratur-Komponente zerlegt und ins Basisband transformiert.

nen Schieberegler zur Einstellung der Phase durchgeführt (siehe Abbildung 5.7). Für die eigentliche Basisbandkonversion werden dann zusätzlich zwei in Hardware sehr aufwendig zu realisierende Multiplizierer benötigt. Zu beachten ist zusätzlich, dass diese Multiplizierer mit der sehr hohen Abtastrate des Analog-Digital-Wandlers arbeiten müssen. Aus diesem Grund ist es zweckmäßig, weitere Vereinfachungen zu erzielen.

### $f_s/4$ -Methode

Die  $f_s/4$ -Methode stellt eine Abänderung des allgemeinen Verfahrens dar, durch welche eine wesentliche Vereinfachung der in der Hardware einzusetzenden Multiplizierer

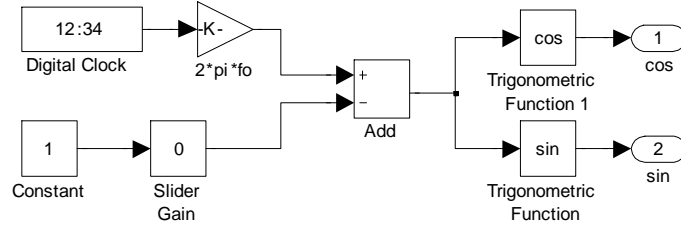


Abbildung 5.7: Lokaler Oszillator aus dem Modell einer allgemeinen Basisbandkonversion (BBC\_Allgemein.mdl). Die Phase der lokal erzeugten Signale kann über den Schieberegler *Slider Gain* auf die Trägerphase synchronisiert werden.

erreicht werden kann. Wird die Abtastfrequenz  $f_A$  so gewählt, dass

$$f_A = 4 \cdot f_{\text{RF}} = 4 \cdot f_c \quad (5.1)$$

gilt, so vereinfachen sich die Multiplikationen mit Sinus und Kosinus [Miyeon2004]. So ergibt sich für die zur Mischung verwendete Schwingung im In-Phase-Pfad des DDC:

$$\begin{aligned} \cos\left(2 \cdot \pi \cdot \frac{f_c}{f_A} \cdot n\right) &= \cos\left(2 \cdot \pi \cdot \frac{f_c}{4 \cdot f_c} \cdot n\right) \\ &= \cos\left(\frac{\pi}{2} \cdot n\right) = 1; 0; -1; 0; 1; 0; \dots \end{aligned} \quad (5.2)$$

mit  $n = 0; 1; 2; 3; 4; 5; \dots$

Analog dazu ergibt sich für die Sinusschwingung im Quadratur-Pfad:

$$\sin\left(\frac{\pi}{2} \cdot n\right) = 0; 1; 0; -1; 0; 1; \dots \quad (5.3)$$

mit  $n = 0; 1; 2; 3; 4; 5; \dots$

Man erkennt, dass eine Vereinfachung der Multiplikation mit den lokalen Signalen eintritt: statt wie bisher ihre exakten Funktionswerte berechnen zu müssen, reicht nun eine einfache Multiplikation mit  $-1$ ,  $1$  oder  $0$ . Hier ergibt sich eine weitere Möglichkeit zur Aufwandsreduktion: statt des Einsatzes eines Multiplikators für die Durchführung von Multiplikationen mit  $-1$ ,  $1$  oder  $0$  kann man einen Multiplexer verwenden [Miyeon2004]. Dieser schaltet im Takt des Eingangssignals den Eingang entweder unverändert oder invertiert auf den Ausgang, oder er schaltet den Ausgang auf  $0$ .

Im Simulink-Modell `BBC_fs_4_Multiplex.mdl` in Abbildung 5.8 ist eine Basisbandkonversion nach der  $f_s/4$ -Methode mit der Verwendung von Multiplexern dargestellt. Innerhalb der ansteuernden Quelle wurden die Abtastraten auf die Beziehung aus Gleichung

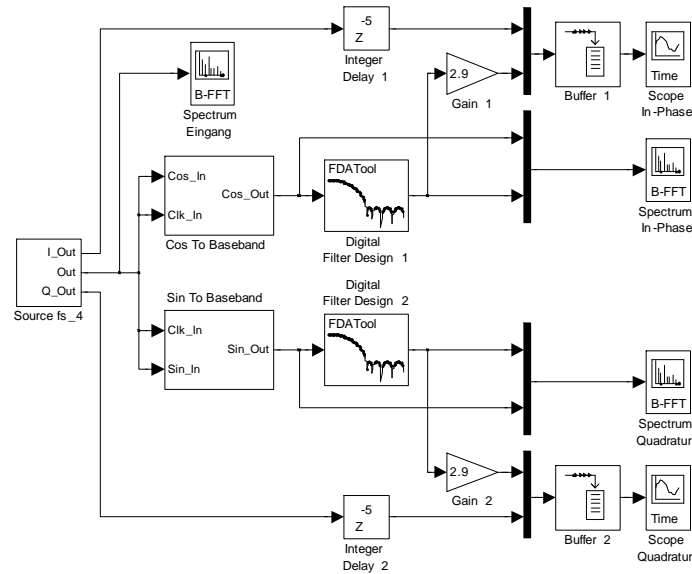


Abbildung 5.8: Simulink-Modell der  $f_s/4$ -Methode mit Multiplexern zur Basisbandkonversion (BBC\_fs\_4\_Multiplex.mdl).

Abbildung 5.1 angepasst. Die Blöcke *Cos To Baseband* und *Sin To Baseband* beinhalten dabei die Multiplexer für die Konversion.

Einen Blick in die Multiplex-Blöcke für den Kosinus- und den Sinusweg zeigen die Abbildungen 5.9(a) und 5.9(b). Man erkennt, dass die einlaufenden Samples zunächst von einem Zähler gezählt werden. Sein jeweils aktueller Zählerstand steuert dann einen Multiplexer an. Somit ist gewährleistet, dass für jeden Takt am Ausgang des Systems ein neuer Wert anliegt. Der Unterschied zwischen In-Phase- und Quadratur-Pfad liegt dabei lediglich in der Reihenfolge beim Multiplexen. Eine Synchronisation auf die Trägerphase kann dabei durch eine Initialisierung der Zählerstände vorgenommen werden.

In Abbildung 5.10 ist das Simulationsergebnis des Modells dargestellt. Die Spektren der ins Basisband gemischten Signale entsprechen den Erwartungen. Auch die verglichenen Zeitsignale stimmen gut überein.

## CORDIC-Rotator

Eine weitere interessante Möglichkeit zur Durchführung der Konversion ins Basisband in einem digitalen Direktempfänger ist der Coordinate-Rotation-Digital-Computer-Algorithmus (CORDIC-Algorithmus). Sein Vorteil liegt darin, dass zur Basisbandkon-



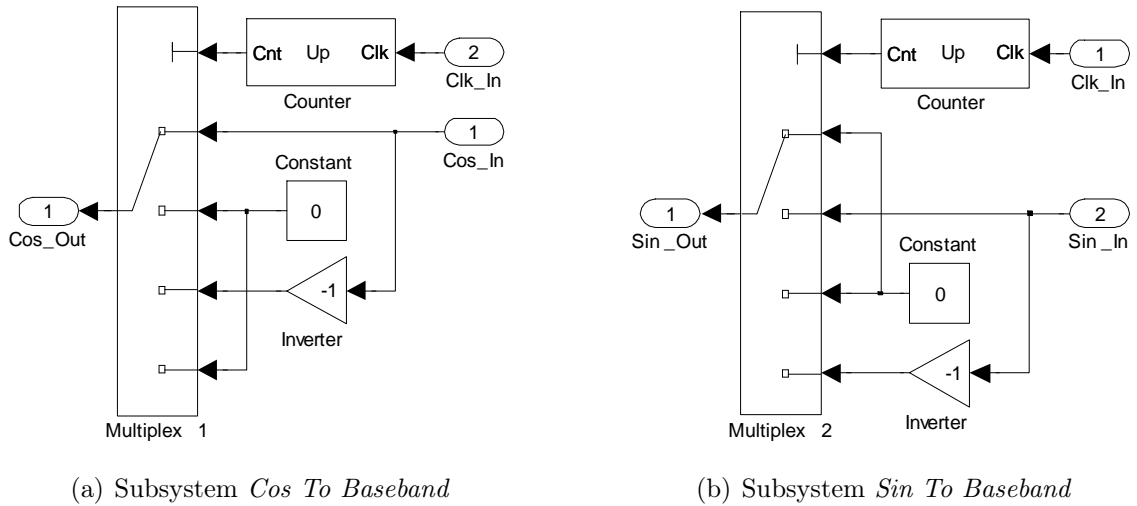


Abbildung 5.9: Multiplexer aus dem Simulink-Modell BBC\_fs\_4\_Multiplex.mdl

version nur Schiebe- und Additionsoperationen notwendig sind und damit eine schnelle Berechnung möglich ist.

Das Prinzip des CORDIC-Algorithmus ist die Berechnung von Funktionswerten durch Rotation eines Zeigers im kartesischen Koordinatensystem. Die Herleitung des Algorithmus wurde in der Literatur bereits ausführlich behandelt [Andraka1998]. Hier sollen nur die für diese Arbeit relevanten Endergebnisse zusammengefasst werden.

**Theorie** Für die Rotation eines Vektors im kartesischen Koordinatensystem um den Winkel  $\phi$  gelten die nachfolgenden Gleichungen:

$$\begin{aligned} x' &= x \cdot \cos \phi - y \cdot \sin \phi \\ y' &= y \cdot \cos \phi + x \cdot \sin \phi \end{aligned} \quad (5.4)$$

Durch einige Umformungen kann man zeigen [Andraka1998], dass sich diese Rotation durch mehrfaches berechnen nachfolgender Iterationsgleichungen annähern lässt:

$$\begin{aligned} x_{i+1} &= x_i - y_i \cdot d_i \cdot 2^{-i} \\ y_{i+1} &= y_i + x_i \cdot d_i \cdot 2^{-i} \\ z_{i+1} &= z_i - d_i \cdot \arctan(2^{-i}) \end{aligned} \quad (5.5)$$

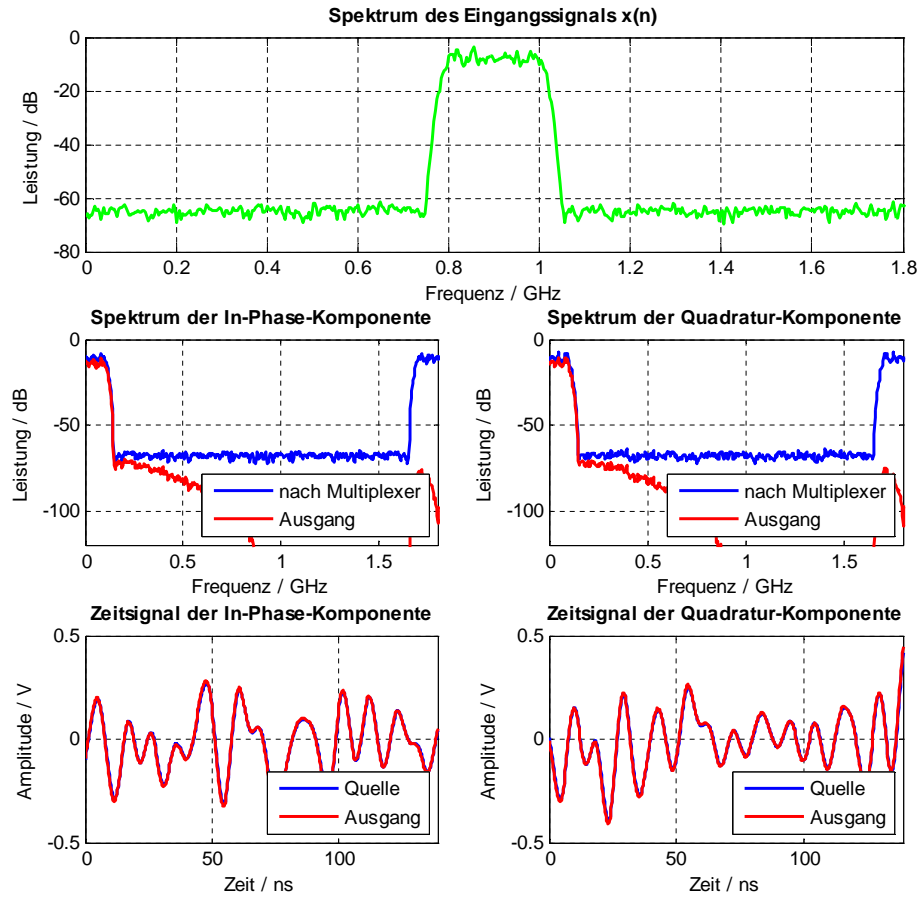


Abbildung 5.10: Simulation einer Basisbandkonversion mittels  $f_s/4$ -Methode durch Multiplexen von  $-1$ ,  $1$  und  $0$  (BBC\_fs\_4\_Multiplex.mdl)

Dabei gilt für die Entscheidungsfunktion  $d_i$ :

$$d_i = \begin{cases} -1 & \text{wenn } z_i < 0 \\ 1 & \text{sonst} \end{cases} \quad (5.6)$$

In den beiden Gleichungen 5.5 und 5.6 ist dabei  $i$  die Zählvariable des aktuellen Iterationsdurchgangs, die Variablen  $x$  und  $y$  repräsentieren den Vektor im Koordinatensystem und  $z$  stellt den Drehwinkel dar. Die Multiplikation mit  $2^{-i}$  entspricht einem Schiebepfehl um  $i$  Stellen und muss nicht als Multiplikation implementiert werden. Auch die Multiplikation mit  $d_i$  kann entfallen, da sein Wert mit  $1$  oder  $-1$  lediglich angibt, ob im entsprechenden Akkumulator eine Addition oder eine Subtraktion durchgeführt werden muss.

Nach einer ausreichenden Anzahl an Iterationen nähern sich  $x_n$ ,  $y_n$  und  $z_n$  laut [Andraka1998] den nachfolgenden Werten an:

$$\begin{aligned} x_n &= A_n \cdot [x_0 \cdot \cos z_0 - y_0 \cdot \sin z_0] \\ y_n &= A_n \cdot [y_0 \cdot \cos z_0 + x_0 \cdot \sin z_0] \\ z_n &= 0 \end{aligned} \quad (5.7)$$

$A_n$  ist dabei die dem CORDIC-Algorithmus eigene Verstärkung. Sie beträgt näherungsweise 1.647, kann aber über das Produkt

$$A_n = \prod_n \sqrt{1 + 2^{(-2 \cdot i)}} \quad (5.8)$$

auch exakt für die jeweilige Anzahl an Iterationen  $i$  berechnet werden. Anhand der Gleichungen 5.7 lassen sich nun die Vorschriften für die Durchführung der Basisbandkonversion ermitteln. Setzt man  $y_0 = 0$ , so vereinfachen sich die Ergebnisse zu

$$\begin{aligned} x_n &= A_n \cdot x_0 \cdot \cos z_0 \\ y_n &= A_n \cdot x_0 \cdot \sin z_0. \end{aligned} \quad (5.9)$$

Setzt man nun für  $x_0 = 1/A_n$ , so lassen sich Sinus und Kosinus von  $z_0$  mit richtigem Faktor berechnen. Dabei ist der CORDIC-Algorithmus jedoch nur für Rotationswinkel zwischen  $-\pi/2$  und  $\pi/2$  erklärt. Für größere Winkel muss eine zusätzliche Initialisierungsrotation durchgeführt werden [Andraka1998]:

$$\begin{aligned} x' &= d \cdot x \\ y' &= d \cdot y \\ z' &= \begin{cases} z & \text{wenn } d = 1 \\ z - \pi & \text{wenn } d = -1 \end{cases} \end{aligned} \quad (5.10)$$

Den Wert für  $d$  kann man über

$$d = \begin{cases} -1 & \text{wenn } x < 0 \\ 1 & \text{sonst} \end{cases} \quad (5.11)$$

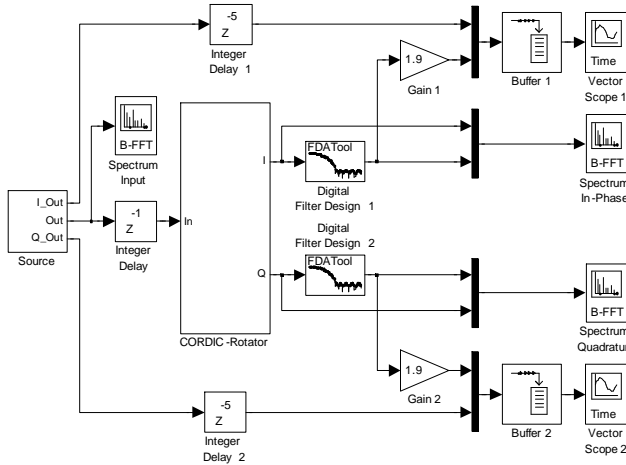
ermitteln.

Bei allen oben angegebenen Gleichungen muss der frequenzbestimmende Winkel  $z_0$  modulo  $2\pi$  gezählt werden. Durch die Erweiterung des zulässigen Winkelbereichs nach

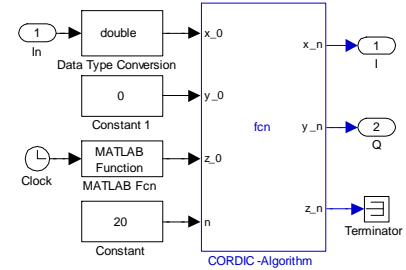
den Gleichungen 5.10 und 5.11 muss  $z_0$  nun zwischen  $-\pi/2$  und  $3/2\pi$  liegen.

Da nun für die Gültigkeit der Gleichungen 5.9  $y_0 = 0$  gelten muss und nur der Parameter an  $x_0$  veränderlich ist, vereinfacht sich die Initialrotation. Immer, wenn  $z_0 > \pi/2$  ist, wird eine Rotation um  $180^\circ$  nötig, um den Vektor in den Bereich zwischen  $-\pi/2$  und  $\pi/2$  zu drehen. Dazu muss  $x_0$  invertiert und von  $z_0$  der Wert  $\pi$  subtrahiert werden.

Man könnte die mittels CORDIC-Algorithmus berechneten Sinus- und Kosinusschwingungen zur Multiplikation mit dem Eingangssignal des DDC verwenden und damit die Basisbandkonversion durchführen. Diese Vorgehensweise würde prinzipiell der weiter oben vorgestellten allgemeinen Methode entsprechen und würde weiterhin zwei schnelle Multiplikatoren voraussetzen. Wesentlich vorteilhafter ist es, dass Eingangssignal direkt auf den Eingang  $x_0$  des CORDIC-Algorithmus zu geben. Damit wird laut den Gleichungen 5.9 direkt und ohne Multiplikation eine Verschiebung ins Basisband vorgenommen.



(a) Simulink-Modell einer Basisbandkonversion mittels CORDIC-Rotator (BBC\_Cordic\_Rotator.mdl)



(b) Subsystem des im Modell BBC\_Cordic\_Rotator.mdl eingebundenen CORDIC-Rotators.

Abbildung 5.11: Simulink-Modell einer Basisbandkonversion mittels CORDIC-Rotator (BBC\_Cordic\_Rotator.mdl).

Eine MATLAB/Simulink-Simulation des CORDIC-Algorithmus mit Hilfe der Embedded-MATLAB-Function wurde im Simulink-Modell BBC\_Cordic\_Rotator.mdl durchgeführt und ist in Abbildung 5.11(a) dargestellt. Der Inhalt des Subsystems *CORDIC-Rotator* kann in der Abbildung 5.11(b) betrachtet werden. Man erkennt, dass der Wert des Parameters  $y_0$  dauerhaft auf 0 gesetzt wurde. Der Parameter  $z_0$  wird mit dem die Frequenz bestimmenden Winkel beaufschlagt und dient damit in Analogie zu einem analogen Mischer als Lokalszillator. Er berechnet sich mit Hilfe der Simulationsdauer

aus dem *Clock*-Element über die MATLAB-Funktion  $\text{mod}(2\pi \cdot 900 \cdot f \cdot u, 2\pi) - \pi/2$ . Somit ist gewährleistet, dass der Winkel stets zwischen  $-\pi/2$  und  $3/2\pi$  liegt. Auf den Parameter  $x_0$  wird das Eingangssignal gegeben. Über die Konstante am Eingang  $n$  kann die Anzahl der Iterationen bestimmt werden. Nach  $n$  Iterationen steht schließlich das Ergebnis an  $x_n$  und  $y_n$  zur Verfügung.

Das Ergebnis der Simulation wurde in Abbildung 5.12 dargestellt. Man erkennt die Übereinstimmung zwischen dem Signal aus der Quelle und dem ins Basisband verschobenen Signal.

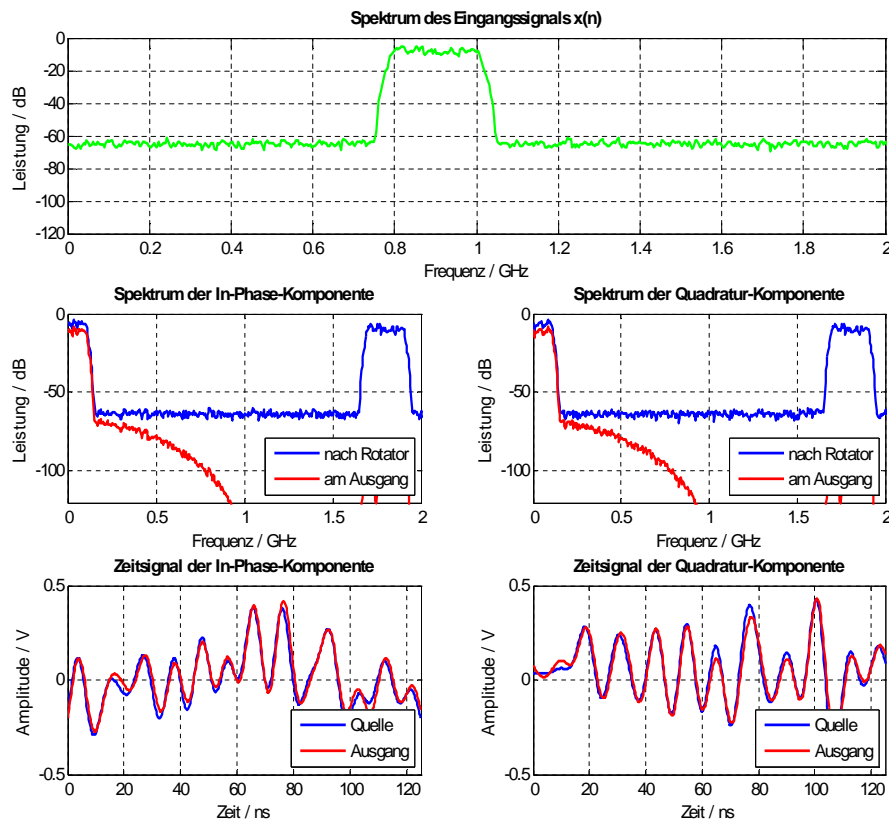


Abbildung 5.12: Simulationsergebnis der Basisbandkonversion mittels CORDIC-Rotator (BBC\_Cordic\_Rotator.mdl).

**Aufwandsabschätzung** Die Genauigkeit des CORDIC-Algorithmus hängt von der Anzahl der Iterationsstufen  $n$  und von der Wortbreite  $b$  ab. Aufgrund der Quantisierungsfehler der Eingangswerte des CORDIC-Algorithmus und aufgrund der in jeder Stufe auftretenden Rundungsfehler pflanzen sich entstehende Fehler während der

Berechnung fort. Eine ausführliche mathematische Beschreibung zur Ermittlung der maximalen Fehler in Abhängigkeit von  $n$  und  $b$  wird in [Hu1992] abgeleitet. Die Berechnungsgleichungen sind im Anhang unter A.1 abgedruckt. Mit dem auf diesen Gleichungen basierenden MATLAB-Script `CORDIC_Effective_Binary_Length.m` kann die resultierende effektive Binärwortbreite  $d_{\text{eff}}$  eines CORDIC-Algorithmus unter Angabe der verwendeten Parameter  $n$  und  $b$  bestimmt werden.

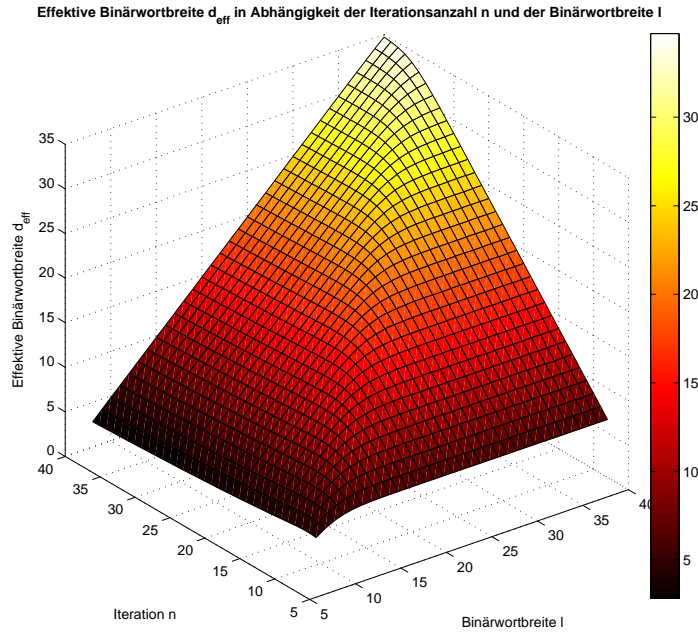


Abbildung 5.13: Berechnung der minimalen effektiven Binärwortbreite des CORDIC-Algorithmus in Abhängigkeit der Iterationsanzahl  $n$  und der Binärwortbreite  $b$ .

Auf der Basis der in A.1 abgedruckten Gleichungen wurde die in Abbildung 5.13 dargestellte Grafik ermittelt. Man erkennt, dass eine Erhöhung der Iterationsanzahl bei konstanter Binärwortbreite ab einem bestimmten Grenzwert keine weitere Steigerung der effektiven Binärwortbreite des CORDIC, sondern sogar wieder eine Reduktion von  $d_{\text{eff}}$  bewirkt. Dies kann besonders gut Anhand der ersten Spalten der Tabelle im Anhang unter A.2 nachvollzogen werden. Erklären lässt sich dieses Verhalten dadurch, dass mit einer festgelegten Binärwortbreite nur eine bestimmte Auflösung erreichbar ist. Danach kann durch eine Erhöhung der Iterationsanzahl keine zusätzliche Genauigkeit mehr erzielt werden. Ganz im Gegenteil: dadurch, dass sich die Quantisierungsfehler aus den ersten Stufen des CORDIC immer weiter fortpflanzen, sinkt die effektive Binärwortbreite des Gesamtsystems. Weiterhin erkennt man in Abbildung 5.13, dass auch eine Erhöhung der Binärwortbreite bei konstanter Iterationsanzahl die effektive Binärwort-

breite ab einer Grenze nicht weiter erhöht. Auch dies kann man sich einfach vor Augen führen: eine zusätzliche Erhöhung der Binärwortbreite kann keinen Gewinn bringen, wenn aufgrund der Iterationsanzahl keine zusätzliche Genauigkeit erzielt wird. Nur wenn Iterationsanzahl und Binärwortbreite gleichmäßig erhöht werden, wird auch die effektive Binärwortbreite größer.

Bei der Verwendung des CORDIC-Algorithmus zur Basisbandkonversion darf das vom Analog-Digital-Wandler gelieferte Signal durch Einflüsse des CORDIC nicht zusätzlich verschlechtert werden. Aus diesem Grund sollte die effektive Binärwortbreite mindestens so groß gewählt werden wie die Binärwortbreite des Wandlers. In Tabelle 5.1 werden dafür für ausgewählte effektive Binärwortbreiten mögliche Werte für  $n$  und  $b$  vorgeschlagen. Dabei kann durch eine Erhöhung von  $n$  oder  $b$  eine Verbesserung der effektiven Binärwortbreite vorgenommen werden. Hierbei sollte zur Referenz die im Anhang unter A.2 abgedruckte vollständige Tabelle zur Hand genommen werden.

Binärwortbreite des A/D-Wandlers	Effektive Binärwortbreite $d_{\text{eff}}$	Iterationsanzahl $n$	Binärwortbreite $b$
8	8,1	12	12
10	10,0	15	14
12	12,3	15	17
14	14,2	17	19
16	16,1	19	21

Tabelle 5.1: Möglichkeiten zur Wahl der Iterationsanzahl  $n$  und Binärwortbreite  $b$  zum Erreichen benötigter effektiver Binärwortbreiten  $d_{\text{eff}}$ .

Man sollte bei der Wahl von  $n$  und  $b$  beachten, dass eine Erhöhung der Iterationsanzahl sich, je nach Realisierungsvariante des CORDIC<sup>2</sup>, auf die Verarbeitungszeit und die benötigte Hardware auswirkt, während die Erhöhung der Binärwortbreite hauptsächlich zusätzlichen Platz in der Hardware beansprucht. Man sollte beachten, dass für jede zusätzliche CORDIC-Iteration zwei zusätzliche Schiebeoperationen und drei zusätzliche Additionen benötigt werden.

**Realisierungsvarianten** Zur Realisierung des CORDIC-Algorithmus in der Hardware (z.B. FPGA) gibt es verschiedene Möglichkeiten. Sie unterscheiden sich im Platzbedarf sowie in der Geschwindigkeit, mit der die einlaufenden Samples bearbeitet werden können [Andraka1998]. Iterative Strukturen, die sich einfach aus den Iterationsgleichungen 5.5 ableiten lassen, verbrauchen wenig Platz in der Hardware. Jedoch benötigen sie

---

<sup>2</sup>Eine genauere Erklärung der Realisierungsvarianten findet sich im folgenden Abschnitt.

einen  $n$ -fach höheren Verarbeitungstakt, da die  $n$  Iterationen durchgeführt werden müssen, bevor am Eingang das nächste Sample anliegt. Im Gegensatz dazu benötigen so genannte „Unrolled“-Strukturen [Andraka1998]  $n$ -fach mehr Platz im Vergleich zu den iterativen Strukturen, können aber kontinuierlich mit dem Takt des Eingangssignals betrieben werden. Sie sind damit für hohe Abtastraten besser geeignet.

Die Abbildung 5.14(a) zeigt eine iterative Ausführung eines CORDIC-Prozessors. Für jeden der Eingangsparameter werden Register mit Hilfe von Multiplexern entweder mit den neuen Startwerten  $x_0$ ,  $y_0$  und  $z_0$  oder den vorhergehenden Zwischenwerten  $x_i$ ,  $y_i$  und  $z_i$  der Iteration geladen. Die Anzahl der Schiebeoperationen und der Wert der Tangensfunktion im Read Only Memory (ROM) müssen für jede Iterationsstufe angepasst werden. Dies bedeutet einen zusätzlichen Aufwand gegenüber der seriellen Realisierung. Mit Hilfe der Entscheidungsfunktion  $d_i$ , die sich nach Gleichung 5.6 aus der Auswertung des Most Significant Bit (MSB) von  $z_i$  ergibt, werden die Additionen bzw. Subtraktionen gesteuert.

In Abbildung 5.14(b) ist ein serieller CORDIC-Prozessor dargestellt. Er besteht aus  $n$  hintereinander geschalteten Stufen. Damit können im Vergleich zum iterativen Prozessor zwei Vereinfachungen vorgenommen werden: die Schiebeoperationen und auch die Werte der Tangensfunktion sind nun für die jeweilige Stufe konstant und müssen nicht variiert werden. Sie können damit fest verdrahtet werden.

Der Vorteil des CORDIC-Algorithmus liegt in seinem geringen Hardwareaufwand im Vergleich zu anderen Techniken. Es werden keine Multiplizierer sondern nur Schiebefehle und Additionen benötigt. Die Werte der Tangensfunktion können im Voraus berechnet und im Speicher abgelegt bzw. fest verdrahtet werden. Laut [Andraka1998] entspricht der Hardwareumfang eines CORDIC-Rotators etwa dem eines einfachen Multiplikators der gleichen Wortbreite.

Beim Einsatz des CORDIC-Algorithmus zur Basisbandkonversion sind sehr hohe Verarbeitungsraten nötig. Im Anwendungsfall eines Mobilfunktesters mit Abtastraten am Eingang des DDC von mehreren hundert MS/s bis zu einigen GS/s werden damit auch extreme Anforderungen an die Leistungsfähigkeit des eingesetzten FPGA's oder ASIC's gestellt. In einem Virtex-5-FPGA wurden CORDIC-Algorithmen mit einer maximalen Verarbeitungsfrequenz von bis zu 339 MS/s realisiert [Xilinx2009].



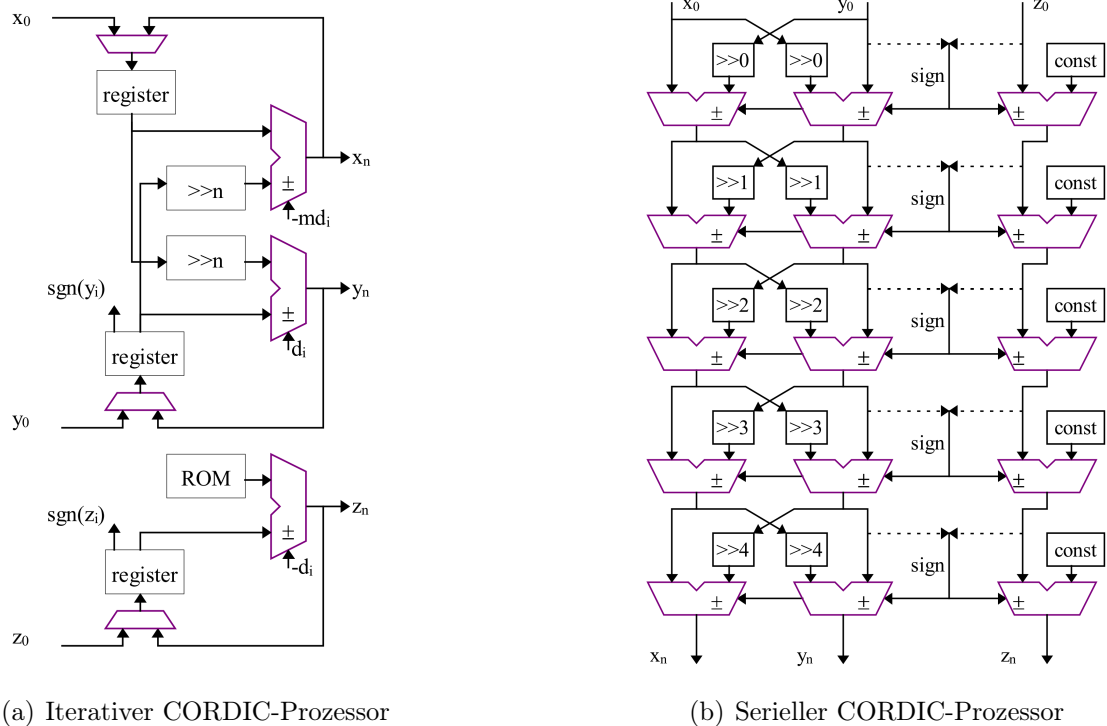


Abbildung 5.14: Iterative und serielle Realisierungsmöglichkeit des CORDIC-Algorithmus in Hardware. Während iterative Strukturen wenig Hardware-Ressourcen und einen hohen Takt benötigen, fordert der Aufbau von seriellen Strukturen mehr Platz bei einer geringeren Taktfrequenz. Quelle: Andraka, Ray: A survey of CORDIC algorithms for FPGA based computers. In: FPGA '98. Proceedings of the 1998 ACM/SIGDA sixth international symposium on Field programmable gate arrays. - Monterey: ACM. - Feb. 22-24, 1998. - S. 191-200

## Zusammenfassung der Basisbandkonversion

Die verschiedenen Möglichkeiten der Basisbandkonversion werden in nachfolgender Tabelle 5.2 zum Vergleich noch einmal aufgeführt.

## 5.4.2 Realisierung der Dezimation

Nachdem die in Abschnitt 5.4.1 beschriebene Basisbandkonversion durchgeführt wurde, liegt ein Signal im Basisband vor. Dessen obere Grenzfrequenz  $f_g$  ist wesentlich kleiner als seine aus der Abtastung resultierende Abtastfrequenz  $f_A$ . Aus diesem Grund ist nun eine Dezimation, wie sie im Abschnitt 2.2.1 beschrieben wurde, von Vorteil.

	<b>Allgemeines Verfahren</b>	<b><math>f_s/4</math>-Methode</b>	<b>CORDIC- Rotator</b>
<b>Hardware- aufwand</b> (nur für Konversion)	2 Multiplizierer	2 Multiplexer	je nach Struktur und Iterationsanzahl, je Iteration 2 Schiebe- operationen und 3 Additionen
<b>Lokalszillator</b>	Numerically Controlled Oscillator (NCO)	Takterzeugung für Multiplexer	Winkel für Parameter $z_0$

Tabelle 5.2: Vergleich der verschiedenen Möglichkeiten zur Basisbandkonversion

In der Literatur [Hoffmann2007] werden verschiedene Möglichkeiten zur effektiven Implementierung der Dezimation in der Hardware aufgeführt. Bedenkt man die hohen Abtastraten, die ein Dezimationsfilter bei der Anwendung zur Direktabtastung verarbeiten muss, sind besonders einfache Verfahren zur Dezimation wünschenswert. Neben der Möglichkeit, die Filterung stufenweise mittels herkömmlicher FIR-Filter vorzunehmen, sind aus diesem Grund besonders die Ansätze zur Filterung mittels Polyphasenfilter und Cascaded-Integrator-Comb-Filter (CIC-Filter) interessant. Im Folgenden soll auf diese Realisierungsarten eingegangen werden.

### Dezimation in mehreren Stufen mittels FIR-Filter

Soll eine Dezimation um einen sehr großen Faktor vorgenommen werden, kann dies nicht mehr mit einem einzigen Dezimationsfilter sinnvoll geschehen. Bedingt durch die kleine Grenzfrequenz im Vergleich zur großen Abtastfrequenz würden sehr hohe Anforderungen an die Flankensteilheit des Dezimationfilters gestellt werden und damit seine Filterordnung sehr groß werden.

Ein solches Beispiel ist im oberen Teil des in Abbildung 5.15 dargestellten MATLAB/Simulink-Modells `Dezimation_FIR_Vergleich.mdl` gezeigt. Die Quelle liefert ein tiefpassbegrenztes Signal mit einer Grenzfrequenz  $f_g$  von etwa 10 MHz bei einer Abtastfrequenz  $f_A = 4$  GS/s. Diese Abtastrate soll um den Faktor  $M = 100$  dezimiert werden. Der dazu erforderliche Tiefpassfilter benötigt demnach nach Gleichung 2.15 eine Grenzfrequenz von  $f_{\text{GDP}} \leq 20$  MHz. Dieser Filter wurde mit Hilfe des FDA-Tools

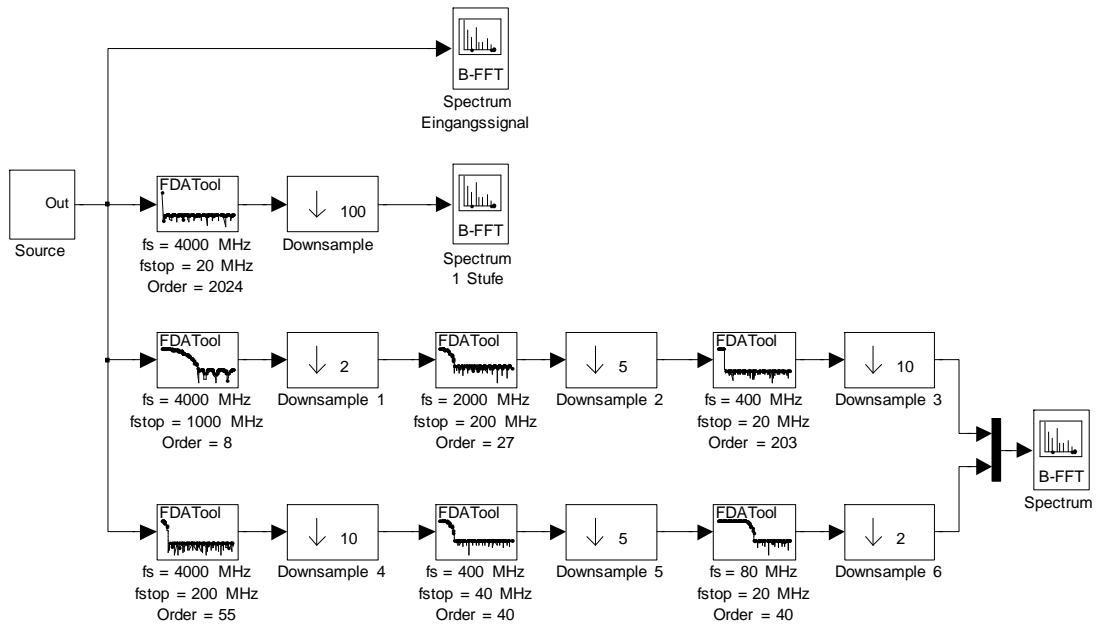


Abbildung 5.15: Simulink-Modell einer Dezimation mit verschiedenen FIR-Filtern und verschiedener Anzahl an Dezimationsstufen (Dezimation\_FIR\_Vergleich.mdl)

aus MATLAB/Simulink erzeugt. Um bei 20 MHz eine Sperrdämpfung von 80 dB zu erreichen, ist eine Filterordnung von 2024 nötig. Dies würde einen Hardwarebedarf von 2025 Multiplizierern und 2024 Addierern bedeuten.

Zerlegt man die Dezimation in mehrere Stufen, so sind die Filteranforderungen wesentlich geringer. Im mittleren und unteren Teil aus Abbildung 5.15 wurde die Dezimation um den Faktor 100 in die Faktoren 2, 5 und 10 zerlegt. In der Mitte wurden die Dezimationsfaktoren in steigender Reihenfolge, im unteren Teil in fallender Reihenfolge angeordnet. Die Filterordnungen der einzelnen Filter sind nun wesentlich geringer als im ersten Fall. Während in der Mitte insgesamt noch eine Filterordnung von 238 nötig ist, liegt im unteren Beispiel nur noch eine Gesamtfiterordnung von 135 vor.

Die Ergebnisse der Simulation des MATLAB/Simulink-Modells `Dezimation_FIR_Vergleich.mdl` sind in Abbildung 5.16 dargestellt. Das erste Diagramm zeigt das Spektrum des Eingangssignals. Im mittleren Diagramm wurde das in einer Stufe dezimierte Signal, im unteren Diagramm die mittels mehrerer Stufen dezimierten Signale dargestellt. Man erkennt keine wesentlichen Unterschiede in den Simulationsergebnissen. Leichte Abweichungen in der Amplitude resultieren aus unterschiedlichen Durchlassdämpfungen der Filter und können durch einen Faktor herausgerechnet werden.

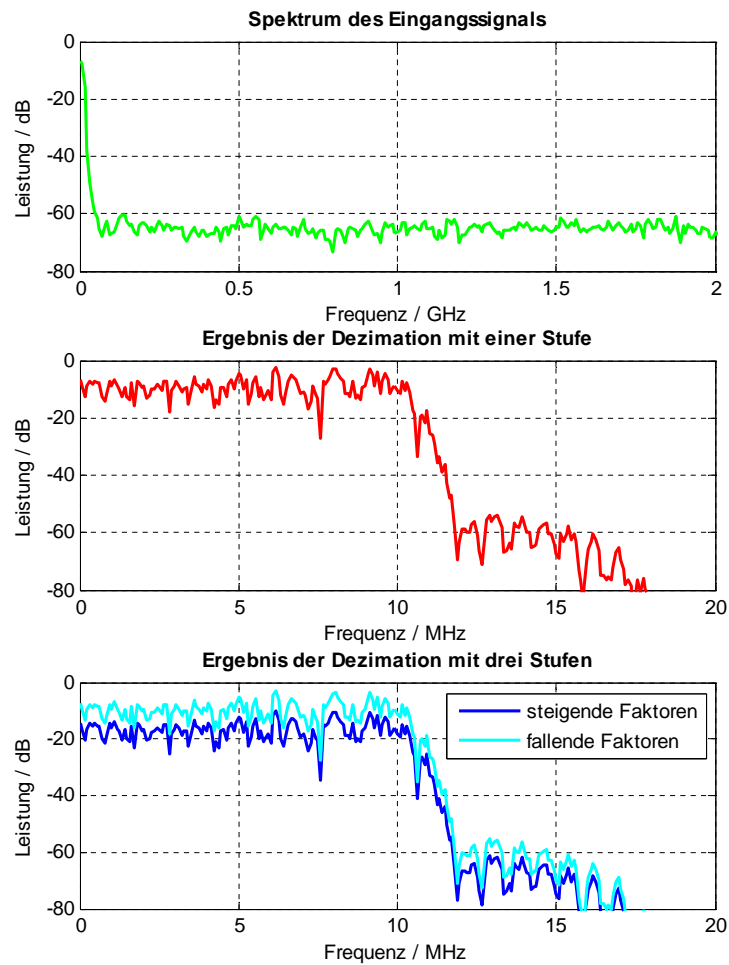


Abbildung 5.16: Simulation einer Dezimation zum Vergleich verschiedener FIR-Filter mit verschiedener Anzahl an Dezimationsstufen (Dezimation\_FIR\_Vergleich.mdl)

Sollen zur Dezimation FIR-Filter verwendet werden, so ist die Aufteilung in einzelne Stufen sinnvoll, um einen vertretbaren Hardwareaufwand erreichen zu können. Dabei gilt für kleinere Dezimationsfaktoren prinzipiell eine kleinere Filterordnung, da die notwendige Flankensteilheit reduziert wird.

### Dezimation mittels Polyphasenfilter

Wenn die Dezimation mit Hilfe von FIR-Filtern realisiert werden soll, so kann in der Hardware eine Vereinfachung bezüglich Rechenaufwand und Hardwarebedarf vorgenommen werden. Dazu werden die benötigten FIR-Filter in Polyphasenfilterstrukturen [Hoffmann2007] zerlegt.

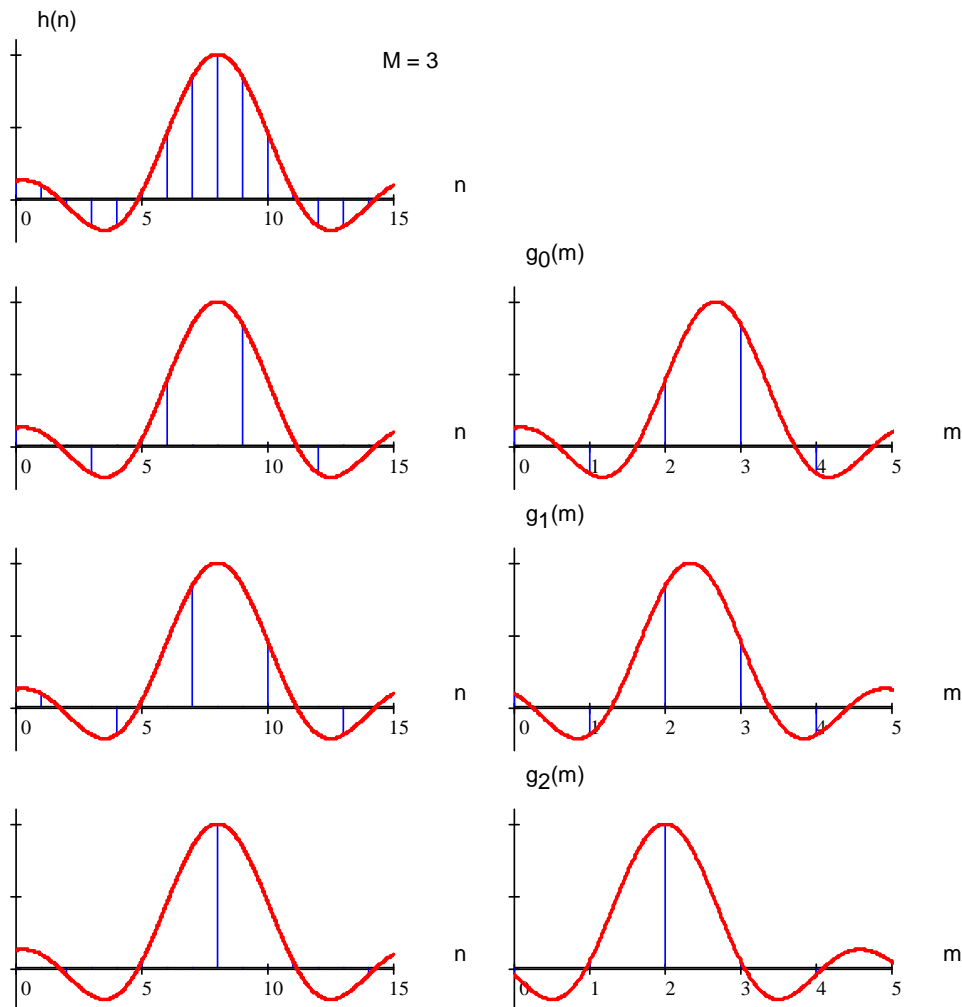


Abbildung 5.17: Zerlegung der Einheitsimpulsantwort in ihre Polyphasen für eine Dezimation um  $M = 3$ . Quelle: Hoffmann, Josef: MATLAB und SIMULINK in Signalverarbeitung und Kommunikationstechnik. - München: Addison Wesley Longman Verlag, 1999

Die Abbildung 5.17 zeigt eine beispielhafte Zerlegung in  $M = 3$  Teilfilter. Die Einheitsimpulsantwort des bereits entworfenen FIR-Filters wird mit drei verschiedenen Phasenversätzen um den Faktor  $M = 3$  dezimiert. Die entstehenden Teilfilter  $g_0(m)$ ,  $g_1(m)$  und  $g_2(m)$ , die so genannten Polyphasen, ergeben, bei entsprechend hinzugefüg-

ten Verzögerungsgliedern, in der Summe wieder das Originalfilter. Im Folgenden wird gezeigt, wie diese Teilfilter zu einem Dezimationsfilter zusammengesetzt werden.

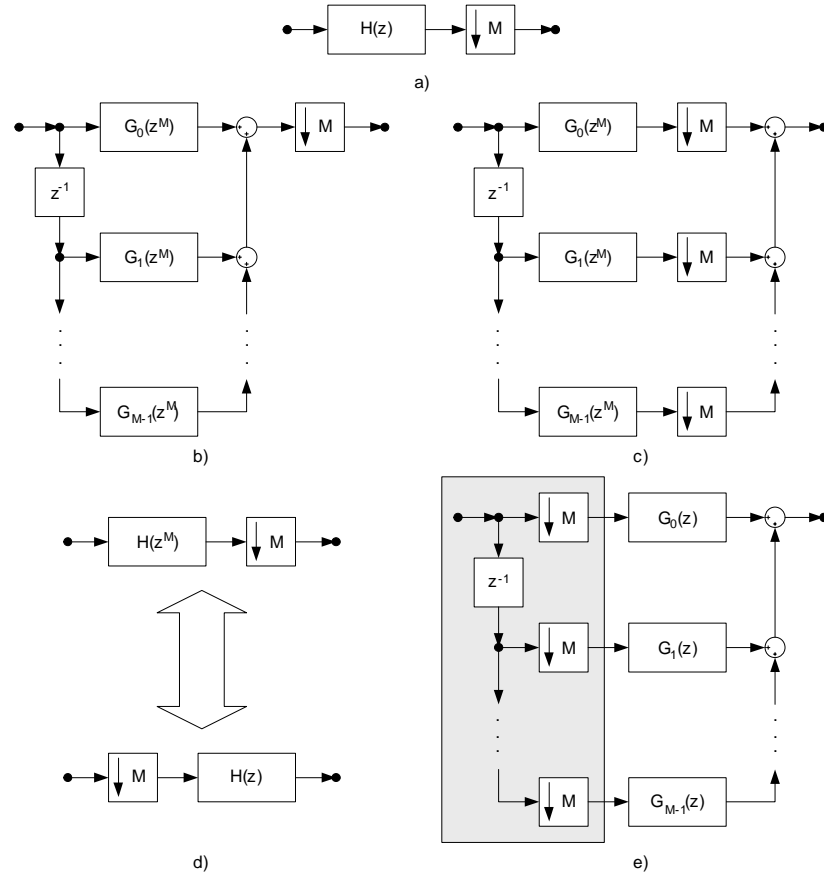


Abbildung 5.18: Entwicklung der Polyphasenstruktur aus einem FIR-Filter. Quelle: Hoffmann, Josef: MATLAB und SIMULINK in Signalverarbeitung und Kommunikationstechnik. - München: Addison Wesley Longman Verlag, 1999

In Abbildung 5.18 wird die Umformung eines Dezimators mit FIR-Filter zum Dezimator mit Polyphasenfilter gezeigt. Zunächst wird der herkömmliche Filter in Bild a) durch Unterabtastung seiner Einheitsimpulsantwort in seine Polyphasenstruktur in Bild b) überführt. Danach wird in Teil c) die Dezimation mit den Summen der einzelnen Polyphasenzweige vertauscht. Da es sich um lineare Operationen handelt, ist dies ohne einen Einfluss auf das Ergebnis möglich. In Teil d) wird die als Noble Identity [Hoffmann2007] bezeichnete Beziehung zum Vertauschen von Filterung und Dezimation gezeigt, mit deren Hilfe sich schließlich die in Teil e) abgebildete Struktur des Polyphasenfilters herleiten lässt.

In MATLAB/Simulink sind Blöcke zur Dezimation und Interpolation vorhanden, die Polyphasenfilter auf Basis der Filterkoeffizienten des zu zerlegenden FIR-Filters realisieren. Diese Blöcke kommen im in Abbildung 5.19 dargestellten Simulink-Modell

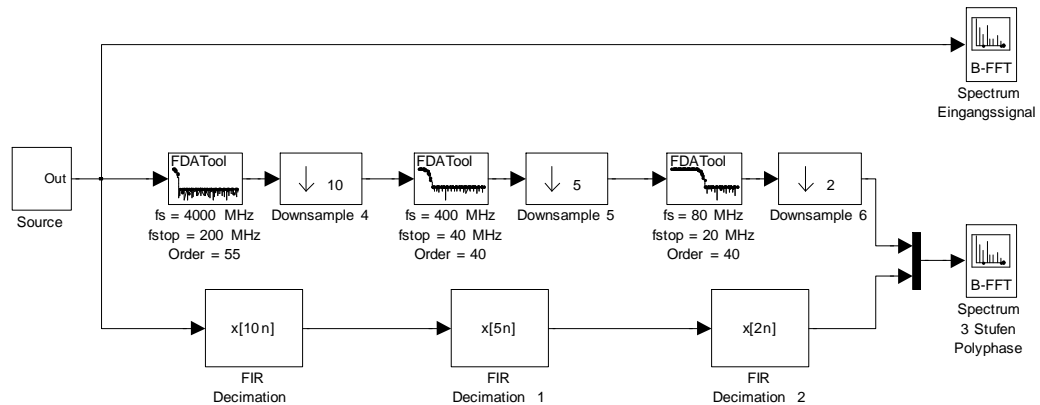


Abbildung 5.19: Simulink-Modell der Dezimation mit Hilfe von Polyphasenfiltern (Dezimation\_Polyphasenfilter.mdl)

Dezimation\_Polyphasenfilter.mdl zur Anwendung. Im oberen Pfad wurde die im vorigen Abschnitt verwendete Dezimation in 3 Stufen noch einmal zum Vergleich herangezogen. Im unteren Pfad wurden die Blöcke *FIR Decimation* verwendet. So ergibt sich zum Beispiel für den ersten FIR-Filter ein Polyphasenfilter mit 10 Polyphasen einer jeweiligen Länge von 6. Das Ergebnis der Simulation ist in Abbildung 5.20 dargestellt. Man erkennt, dass beide Frequenzgänge nach der Dezimation identisch sind.

In der Tabelle 5.3 sind die Anforderungen für die Hardwareimplementierung am Beispiel des ersten Filters angegeben, wie sie MATLAB im FVA-Tool ausgibt. Es lässt sich erkennen, dass die Hardwareanforderungen beider Filterstrukturen nur geringfügig voneinander abweichen. Jedoch fällt beim Polyphasenfilter die Anzahl der pro einlaufenden Sample durchzuführenden Operationen stark ab, da hier die Dezimation vor der Filterung durchgeführt wird [Hoffmann2007].

	<b>FIR-Filter</b>	<b>Polyphasen-Filter</b>
<b>Multiplizierer</b>	56	56
<b>Addierer</b>	55	55
<b>Verzögerer</b>	55	50
<b>Multiplikationen pro Input-Sample</b>	56	5.6
<b>Additionen pro Input-Sample</b>	55	5.5

Tabelle 5.3: Vergleich der Hardwareanforderung von FIR-Filter und Polyphasenfilter

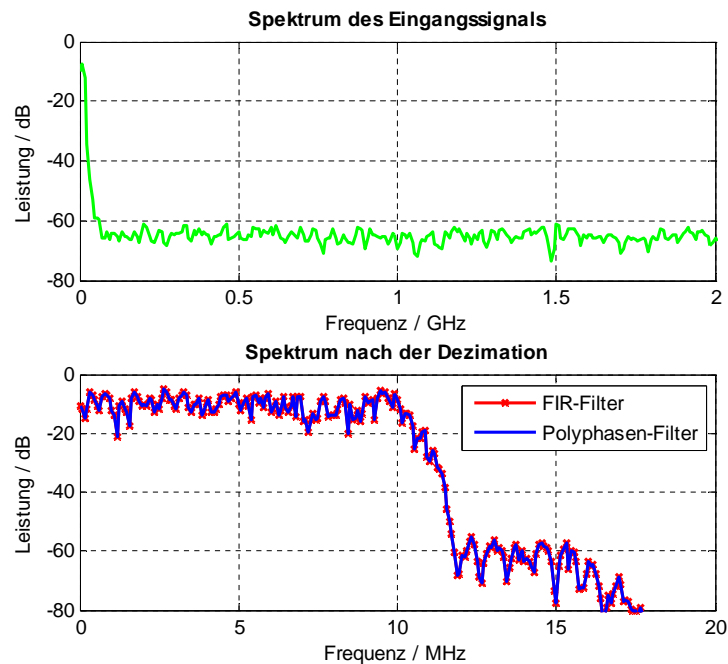


Abbildung 5.20: Simulation der Dezimation mit Verwendung von Polyphasenfiltern (Dezimation\_Polyphasenfilter.mdl)

Sollen Polyphasenfilter in einem FPGA realisiert werden, so können laut [Fliege1993] weitere hardwaresparende Vereinfachungen durchgeführt werden. In Abbildung 5.21 Teil a) wurde zunächst der in Abbildung 5.18 Teil e) grau hinterlegte Bereich durch einen mit  $f_A$  getakteten Eingangskommutator ersetzt. Alle  $M$  Takte erhält nun jeder Teilfilter einen neuen Sample zur Verarbeitung. Diese werden nach der Filterung aufaddiert. Am Ausgang liegen damit weiterhin die um  $M$  dezimierten Samples an.

Um zu einer speichersparenden Ausführung des Polyphasenfilters zu gelangen, müssen die in Direktform ausgeführten Teilfilter in die transponierte Direktform überführt werden. Dies ist in Abbildung 5.21 b) dargestellt. Beide Darstellungen sind äquivalent und führen zum gleichen Ergebnis. In Teil c) ist jedoch der Vorteil der transponierten Direktform im GesamtfILTER zu erkennen: da die Samples aus allen Teilfiltern am Ausgang der gesamten Filterstruktur aufaddiert werden, können die drei Verzögerungsketten zusammengefasst werden. Das Ergebnis zeigt Abbildung 5.21 d). Damit kann eine Reduktion der notwendigen Verzögerungsglieder (Speicher) um den Faktor  $M$  erzielt werden. Diese Möglichkeit zur Speichersparung bieten übrigens auch die Polyphasenfilterblöcke aus MATLAB/Simulink an. Dazu muss in den Blockoptionen *Direct Form Transposed* als Filterstruktur gewählt werden.



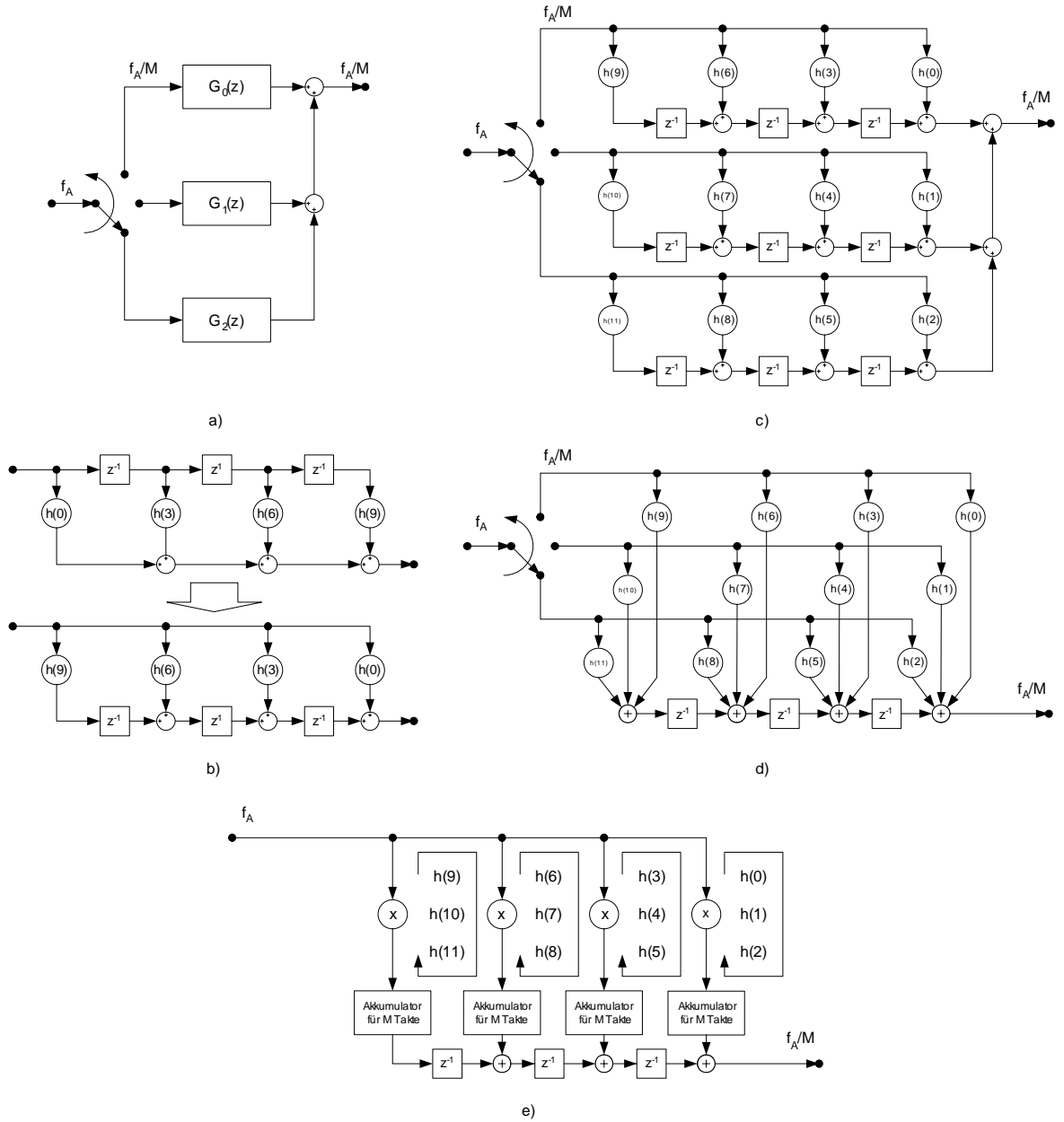


Abbildung 5.21: Entwicklung der hardware-sparenden Polyphasenstruktur für die Implementierung in FPGA's. Basierend auf Abbildungen aus: Fliege, Norbert: Multiraten-Signalverarbeitung. - Stuttgart: Teubner, 1993.

Eine Einsparung an Multiplizierern kann erreicht werden, indem man aus der statischen Filterstruktur mit Eingangskommutator eine dynamische Struktur mit festem Eingang bildet, so wie es in Abbildung 5.21 e) dargestellt ist [Fliege1993][Xilinx2007]. Da der Aufbau aller Teilfilter gleich ist, können statt der Verwendung unterschiedlicher Teilfilter für jedes Sample auch alle Samples auf ein Filter gegeben werden, dessen Filterkoeffizienten mit dem Takt des Eingangssignals  $f_A$  rotieren. Auf diese Weise kann die Anzahl der zu implementierenden Multiplikatoren um den Faktor  $M$  reduziert werden. Jedoch ist eine zusätzliche Ansteuerlogik für die Rotation der Filterkoeffizienten notwendig.

Ein umfangreiches Modell für MATLAB/Simulink ist zur Illustration im Anhang B abgebildet und simuliert.

### Dezimation mittels CIC-Filter

CIC-Filter sind eine wirtschaftliche Alternative zur Implementierung von Dezimationsfiltern. Sie bestehen nur aus einfachen Grundelementen der digitalen Signalverarbeitung und kommen ohne Multiplikationen aus. Damit sind sie besonders gut zum Einsatz bei den durch die Direktabtastung vorliegenden hohen Abtastraten und großen Dezimationsfaktoren direkt nach der Basisbandkonversion geeignet.

**Theorie** Die allgemeine Übertragungsfunktion eines CIC-Filters mit  $N$  Stufen wird in [Hoffmann2007] hergeleitet und lautet:

$$Y(z) = \left( \frac{1 - z^{-MR}}{1 - z^{-1}} \right)^N X(z). \quad (5.12)$$

Dieser Filter besteht dabei aus einer Kaskade von  $N$  Integratoren, einem Dezimator mit dem Faktor  $R$  und  $N$  Kammfiltern der Ordnung  $M$ . Die der Übertragungsfunktion entsprechende Struktur ist in Abbildung 5.22 dargestellt.

Nach der letzten Stufe hat ein CIC-Filter laut [Hoffmann2007] eine Verstärkung von

$$G = (MR)^N. \quad (5.13)$$

Auf diese Verstärkung werden alle nachfolgenden Amplitudengänge skaliert, damit ein besserer Vergleich untereinander möglich wird.

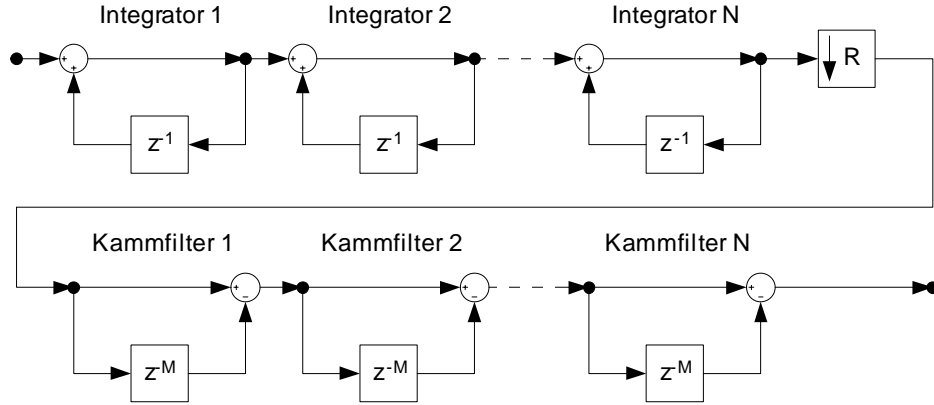


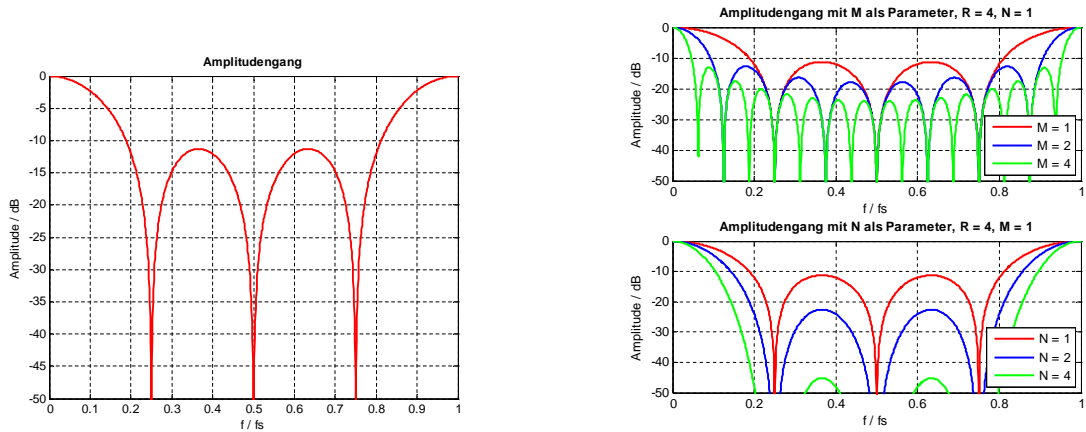
Abbildung 5.22: Blockschaltbild eines CIC-Filters nach der Übertragungsfunktion in Gleichung 5.12. Der Parameter  $N$  bestimmt die Anzahl der hintereinander geschalteten Integrierer und Kammfilter, der Parameter  $M$  die Anzahl der Kämme und der Parameter  $R$  den Grad der Dezimation.

Der Amplitudengang eines CIC-Filters für eine Abtastratenreduktion um  $R = 4$  mit den Parametern  $M = 1$  und  $N = 1$  ist in Abbildung 5.23(a) dargestellt<sup>3</sup>. Man erkennt zunächst, dass der Amplitudengang  $R \cdot M = 4$  Kämme aufweist. Die Nullstellen liegen dabei stets bei Vielfachen von  $f_s/R$ , also bei den Frequenzen, die nach der Abtastratenreduktion in den Bereich von  $f = 0$  gespiegelt werden [Hoffmann2007]. Wird die Abtastratenreduktion anschließend durchgeführt, kommt es somit im Bereich des Basisbandsignals zu keinen Überlagerungen.

Die Dämpfung des ersten Nebenzipfels im Frequenzgang liegt in Abbildung 5.23(a) nur bei etwa 13 dB. Mittels der Parameter  $M$  und  $N$  können hier Verbesserungen erzielt werden. In Abbildung 5.23(b) ist der Amplitudengang des für eine Dezimation um  $R = 4$  geeigneten CIC-Filters aus Abbildung 5.23(a) mit verschiedenen Werten für die Parameter  $M$  und  $N$  dargestellt. In der oberen Darstellung erkennt man, dass durch eine Erhöhung von  $M$  zusätzliche Nullstellen zwischen den bereits bei  $f_s/R$  existierenden in den Amplitudengang eingefügt werden. Dies wirkt sich hauptsächlich auf die Steilheit der Flanke vom Durchlass- in den Sperrbereich aus. Wird, wie im unteren Bild dargestellt, der Parameter  $N$  vergrößert, so steigt die Dämpfung der Nebenzipfel, der Einfluss auf die Flankensteilheit ist jedoch nicht ganz so groß.

In Abbildung 5.24(a) ist das Simulink-Modell `Dezimation_CIC.mdl` dargestellt. Im oberen Pfad wird die Dezimation zum Vergleich wieder mit dem bereits erläuterten FIR-Filter vorgenommen. Im mittleren Pfad wurde der in MATLAB/Simulink

<sup>3</sup>Der Amplitudengang wurde mit der in [Hoffmann2007] hergeleiteten Gleichung für den Frequenzgang berechnet.



(a) Amplitudengang eines CIC-Filters für die Dezimation um den Faktor  $R = 4$ . Die Parameter der Übertragungsfunktion wurden auf  $M = 1$  und  $N = 1$  gesetzt.

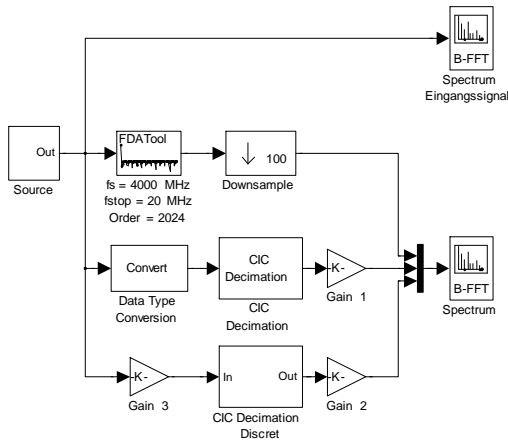
(b) Amplitudengang eines CIC-Filters in Abhängigkeit der Parameter  $M$  und  $N$ . Erhöht man den Parameter  $M$ , so werden zusätzliche Nullstellen eingefügt und hauptsächlich die Flankensteilheit beeinflusst. Steigt dagegen der Parameter  $N$ , so steigt hauptsächlich die Dämpfung der Nebenzipfel.

Abbildung 5.23: Amplitudengang eines CIC-Filters in Abhängigkeit von  $M$  und  $N$

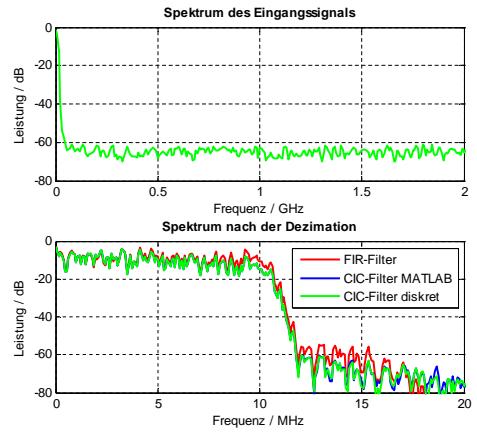
integrierte CIC-Filter verwendet. Er wurde auf eine Abtastrate von  $R = 100$  bei  $N = 4$  Stufen parametrisiert. Dies resultiert in einem Hardwarebedarf von 8 Addierern/Subtrahierern und 8 Verzögerern. Im unteren Pfad wurde zum Vergleich ein CIC-Filter mit gleichen Parametern diskret aufgebaut. Die Skalierung der Verstärkung erfolgt nach der Dezimation durch die Gewichtung mit  $1/(100^4)$  in den beiden Gain-Blöcken.

Abbildung 5.24(b) zeigt die Spektren nach der Dezimation. Diese entsprechen den Erwartungen. Jedoch fällt auf, dass in den Fällen der Anwendung des CIC-Filters die Dämpfung mit zunehmenden Frequenzen gegenüber dem der FIR-Filter-Anwendung leicht zunimmt. Die Ursache hierfür liegt im Frequenzgang des CIC-Filters. Verwendet man große Werte für  $N$ ,  $M$  und  $R$ , so werden die höheren Frequenzen im Durchlassbereich zunehmend stärker gedämpft. Ein hinter das CIC-Filter geschaltetes FIR-Filter kann diese Dämpfung kompensieren. Dieses Filter wird deshalb auch CFIR-Filter (Compensation Finite Impulse Response) genannt. Sie haben im Durchlassbereich einen Amplitudengang der inversen si-Funktion hoch  $N$  [Hoffmann2007].

In Abbildung 5.25(a) ist das Simulink-Modell `Dezimation_CIC_CFIR.mdl` abgebildet. Hier wurden der unkompenzierte und der kompenzierte Frequenzgang des CIC-Filters mit dem Frequenzgang unter Verwendung eines FIR-Filters verglichen. Für den Ent-



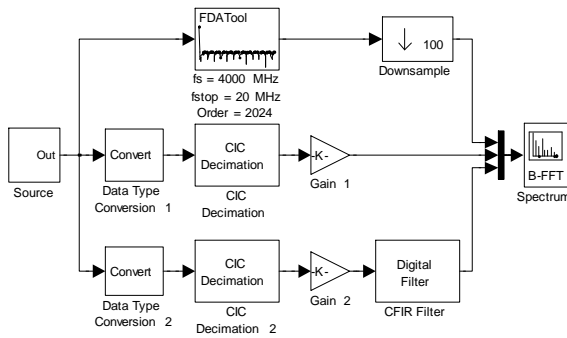
(a) Simulink-Modell einer Dezimation mit einem CIC-Filter



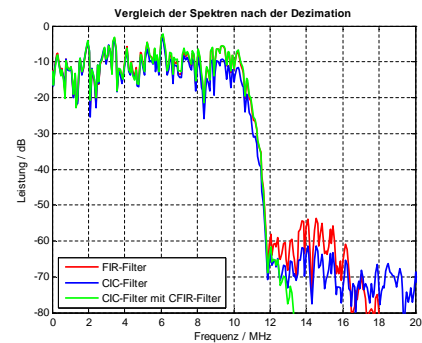
(b) Simulationsergebnisse einer Dezimation mit einem CIC-Filter

Abbildung 5.24: Simulink-Modell `Dezimation_CIC.mdl` und Simulationsergebnis

wurf des CFIR-Filter wurde die MATLAB-Funktion `firceqrip` verwendet. Nach der grundlegenden Spezifikation des Filters erfolgte die Anpassung an den genauen Frequenzgang des CIC-Filters experimentell. Die Ergebnisse können der Simulation in Abbildung 5.25(b) entnommen werden. Die Anhebung des Amplitudengangs im oberen Durchlassbereich bei Verwendung des CFIR-Filters ist deutlich zu erkennen.



(a) Simulink-Modell einer Dezimation mit einem CIC- und CFIR-Filter



(b) Simulationsergebnisse einer Dezimation mit einem CIC- und CFIR-Filter

Abbildung 5.25: Simulink-Modell `Dezimation_CIC_CFIR.mdl` und Simulationsergebnis

**Aufwandsabschätzung** Es wurde bereits darauf hingewiesen, dass ein CIC-Filter am Ausgang eine Verstärkung  $G$  nach Gleichung 5.13 aufweist. Diese Verstärkung verursacht innerhalb des CIC-Filters eine Erhöhung der Binärwortbreite. Werden am Eingang des Filters  $B_{in}$  Bit verwendet, so lässt sich die Anzahl der Bit am Ausgang  $B_{out}$

nach folgender Gleichung bestimmen [Hogenauer1981]:

$$B_{\text{out}} = B_{\text{in}} + \lceil N \cdot \log_2 (M \cdot R) \rceil \quad (5.14)$$

Dabei zeigt  $\lceil \cdot \rceil$  das Aufrunden auf die nächste größere ganze Zahl an. Man erkennt, dass bereits bei einfach aufgebauten CIC-Dezimations-Filtern eine große Binärwortbreite notwendig wird. Nimmt man 16 Bit am Eingang, eine Dezimation um den Faktor 25 und einen vierstufigen Aufbau an, so erreicht man nach Gleichung 5.14 eine notwendige Binärwortbreite am Ausgang von 35 Bit. Da bei der Dezimation die Integrierer sich am Anfang der Signalverarbeitungskette befinden und hier der größte Gewinn erzielt wird, sind diese Datenwortbreiten bereits ab der ersten Integrierer-Stufe und für alle weiteren Stufen notwendig [Hoffmann2007].

Dieser Aufwand kann reduziert werden, wenn am Ausgang des Filters eine bestimmte Binärwortbreite erwünscht ist. In diesem Fall braucht man nicht erst am Ausgang überflüssige Bit entfernen, sondern man kann kontinuierlich die Binärwortbreite, unter Beachtung des zusätzlich eingefügten Rauschens, reduzieren. Eine ausführliche Beschreibung findet man in [Hogenauer1981]. In der angegebenen Literaturstelle wird die Binärwortbreite soweit reduziert, dass das durch die Reduktion entstehende Quantisierungsrauschen stets kleiner als das durch die Binärwortbreitenreduktion in der letzten Stufe hinzugefügte Rauschen ist. Die Endergebnisse wurden im Anhang unter C aufgeführt. Wendet man diese Gleichungen auf das Beispiel von oben an und definiert für den Filterausgang eine Binärwortbreite von  $B_{\text{out}} = 16$  Bit, so erhält man für die einzelnen Stufen die in Tabelle 5.4 aufgeführten Binärwortbreiten.

Stufe	1	2	3	4	5	6	7	8
Binärwortbreite	34	29	26	22	21	20	19	18

Tabelle 5.4: Binärwortbreiten eines CIC-Filters mit reduziertem Aufwand ( $B_{\text{in}} = B_{\text{out}} = 16$ ,  $R = 25$ ,  $N = 4$ ,  $M = 1$ )

Zur Berechnung der notwendigen Binärwortbreiten für CIC-Dezimationsfilter wurde das MATLAB-Script `CIC_Binary_Length.m` angefertigt. Es berechnet mit Hilfe des Scriptes `CIC_Binary_Reduction.m` unter Angabe der Parameter  $B_{\text{in}}$ ,  $B_{\text{out}}$ ,  $R$ ,  $N$  und  $M$  die für jede Stufe notwendige Binärwortbreite.

### Zusammenfassung der Dezimationsmöglichkeiten

Die zur Dezimation notwendigen Dezimationsfilter sind in verschiedenen Umsetzungsvarianten realisierbar. Die nachfolgende Tabelle 5.5 fasst ihre Vor- und Nachteile noch einmal zusammen. Man erkennt, dass sich CIC-Filter aufgrund ihrer geringen Hardwareanforderungen und der hohen erreichbaren Dezimationsfaktoren sehr gut für den ersten Dezimationsschritt nach der Basisbandkonversion eignen. FIR-Filter oder Polyphasenfilter haben im Vergleich dazu bessere Eigenschaften bezüglich Flankensteilheit und Sperrdämpfung, können aber aufgrund ihrer großen Komplexität erst bei geringeren Abtastfrequenzen und für geringere Dezimationsfaktoren eingesetzt werden.

	<b>FIR-Filter</b>	<b>Polyphasen-Filter</b>	<b>CIC-Filter</b>
<b>Hardwareaufwand</b>	sehr hoch	mittel	gering
<b>Welligkeit im Durchlassbereich</b>	gering	gering	hoch
<b>Sperrdämpfung</b>	hoch	hoch	relativ gering
<b>Eignung für hohe Dezimationsverhältnisse</b>	nein	nein	ja

Tabelle 5.5: Vergleich der Eigenschaften verschiedener Dezimationsfilter

## 5.5 Realisierung des digitalen Direktempfängers für einen Mobilfunktester

Fasst man die vorhergehenden Betrachtungen zusammen, so ergeben sich für die Anwendung in einem Mobilfunktester mit Direktabtastung die folgenden zwei möglichen Realisierungsvarianten:

1. Wählt man zur Digitalisierung einen Analog-Digital-Wandler mit ausreichend hoher Abtastfrequenz, so kann ein digitaler Direktempfänger mit einer Basisbandkonversion nach der  $f_s/4$ -Methode aufgebaut werden. Die anschließende Dezimation um einen sehr großen Faktor sollte mit Hilfe von CIC-Filtern realisiert werden. Zur Kompensation des CIC-Frequenzgangs können zum Abschluss CFIR-Filter zum Einsatz kommen.

2. Stehen keine geeigneten Analog-Digital-Wandler mit ausreichender Abtastrate zur Verfügung, kann das Eingangssignal durch Bandpass Sampling abgetastet werden. Da das digitale Signal dadurch auf einer niedrigeren Frequenz vorliegt, kann ein CORDIC-Rotator die Basisbandkonversion übernehmen. Für die anschließende Dezimation kann wieder eine Kombination aus CIC- und CFIR-Filtern verwendet werden.

Ein Empfänger in einem Mobilfunktester muss in der Lage sein, verschiedene Mobilfunkstandards zu verarbeiten. Bedingt durch die unterschiedlichen Kanalbandbreiten und Trägerfrequenzen müssen somit je nach Mobilfunkstandard die Dezimationsfaktoren, die Filter und auch die Mischfrequenzen angepasst werden. Im Folgenden soll für den GSM-900-Standard nach den beiden oben genannten Realisierungsvarianten ein Vorschlag zur Umsetzung hergeleitet werden.

In Tabelle 5.6 sind die zur Realisierung des Empfängers notwendigen Spezifikationen des GSM-Standards aufgelistet [Sauter2008]. Ausgehend von diesen Parametern lässt sich der DDC im Empfänger entwerfen.

Parameter	Wert
Frequenzbereich Uplink	890 MHz - 915 MHz
Kanalanzahl	125
Kanalbandbreite	200 kHz
Modulationsverfahren	GMSK
Überabtastung am Modulatoreingang <sup>1</sup>	8
Symbolrate im Basisband	812500/3 kbaud $\approx$ 270,833 kbaud

<sup>1</sup> In der Praxis wird häufig eine Überabtastung am Demodulatoreingang um den Faktor 8 verwendet.

Tabelle 5.6: Relevante Spezifikationen für GSM-900

### 5.5.1 Digitaler Direktempfänger für den GSM-900-Standard nach der $f_s/4$ -Methode

Laut Tabelle 5.6 wird der Frequenzbereich des Uplink für GSM-900 zwischen 890 MHz und 915 MHz in 125 Kanäle eingeteilt. Diese Kanäle werden von 0 bis 124 nummeriert, die Kanalnummern als Absolute Radio Frequency Channel Number (ARFCN) bezeichnet. Aus der Kanalnummer lässt sich mit folgender Gleichung die Trägerfre-



quenz berechnen:

$$f_c = 890 \text{ MHz} + 0,1 \text{ MHz} + \text{ARFCN} \cdot 0,2 \text{ MHz}. \quad (5.15)$$

Da bei der Anwendung der  $f_s/4$ -Methode die Abtastfrequenz  $f_A$  ein Vierfaches der Trägerfrequenz  $f_c$  betragen muss, ergeben sich kanalabhängige Abtastfrequenzen nach Gleichung 5.16:

$$f_A = 4 \cdot f_c = 3560,4 \text{ MHz} + \text{ARFCN} \cdot 0,8 \text{ MHz}. \quad (5.16)$$

Aufgrund dieser kanalabhängigen Abtastfrequenzen tritt nach der Basisbandkonversion bei der Dezimation ein Problem auf: da am Ausgang des DDC für jeden Kanal die durch den GSM-Standard festgelegte Symbolrate von  $8 \cdot 270,83 \text{ kBaud}$  erreicht werden muss, sind je nach ausgewählten Kanal unterschiedliche Dezimationsfaktoren notwendig. Zur Herleitung des jeweils notwendigen Dezimationsfaktors setzt man die Abtastfrequenz  $f_{An}$  des benötigten Kanals mit der festen Frequenz am Demodulator ins Verhältnis. Danach wird dieses Verhältnis in seine Primzahlfaktoren zerlegt. Im Folgenden sei dies für die ersten drei Kanäle gezeigt:

$$\begin{aligned} M_0 &= \frac{f_{A0}}{f_{\text{Symbol}}} = \frac{3 \cdot 3560400000}{6500000} = \frac{106812}{65} = \frac{2 \cdot 2 \cdot 3 \cdot 3 \cdot 3 \cdot 23 \cdot 43}{5 \cdot 13} = \frac{12}{65} \cdot 8901 \\ M_1 &= \frac{f_{A1}}{f_{\text{Symbol}}} = \frac{3 \cdot 3561200000}{6500000} = \frac{106836}{65} = \frac{2 \cdot 2 \cdot 3 \cdot 29 \cdot 307}{5 \cdot 13} = \frac{12}{65} \cdot 8903 \\ M_2 &= \frac{f_{A2}}{f_{\text{Symbol}}} = \frac{3 \cdot 3562000000}{6500000} = \frac{106860}{65} = \frac{2 \cdot 2 \cdot 3 \cdot 5 \cdot 13 \cdot 137}{5 \cdot 13} = \frac{12}{65} \cdot 8905 \end{aligned}$$

Man erkennt, dass in den zerlegten Verhältnissen der Nenner immer 65 ist, während ein Teil vom Zähler konstant, der andere Teil variabel ist. Fasst man den konstanten Zähler mit dem Nenner zusammen, so erhält man einen konstanten gebrochenen Faktor  $12/65$  und einen variablen ganzen Faktor, der sich je nach Kanal nach der Gleichung

$$M_{\text{ARFCN}} = 8901 + 2 \cdot \text{ARFCN} \quad (5.17)$$

berechnet. Somit lässt sich die gesamte Dezimation in eine Dezimation um den konstanten gebrochenen Faktor  $12/65$  und den variablen ganzen Faktor  $8901 + 2 \cdot \text{ARFCN}$  zerlegen.

In Abbildung 5.26 ist dies in einem Blockschaltbild dargestellt. Die Dezimation um den großen ganzzahligen Faktor wird mittels eines CIC-Filters vorgenommen. Hinterher

liegt eine feste Abtastfrequenz von 400 kHz vor. Diese wird dann mittels FIR-Filtern in Polyphasenstruktur um den gebrochenen Faktor auf die Symbolgeschwindigkeit von  $8 \cdot 270,8 \text{ kBaud} = 2166,4 \text{ kBaud}$  dezimiert. Hier wird auch die Kompensation des CIC-Filter-Amplitudengangs durchgeführt.



Abbildung 5.26: Blockschaltbild der Dezimation für einen GSM-DDC nach der  $f_s/4$ -Methode. Die gesamte Dezimation wird in zwei Teildezimationen zerlegt. Zunächst wird mittels CIC-Filter um einen ganzzahligen variablen Faktor dezimiert. Danach wird durch FIR-Filter die gebrochene Dezimation um  $12/65$  realisiert.

In Abbildung 5.27 ist das Simulink-Modell (`DDC_Nyquistsampling_fs_4_Multiplex.mdl`) eines DDC nach der  $f_s/4$ -Methode für das GSM-900-Band dargestellt. Die Quelle liefert drei auf den GSM-Kanälen 74, 75 und 76 aufmodulierte Zufallssignale. Erzeugt werden die Signale mittels des *Bernoulli Binary Generators*. Als Modulationsverfahren kommt laut GSM-Standard das Gaussian Minimum Shift Keying (GMSK) zum Einsatz. Der zugehörige Simulink-Block ist im Communication Blockset von MATLAB/Simulink enthalten. Da der Modulator zur Einsparung an Rechenaufwand eine Basisband-Repräsentation des modulierten Bandpasssignals liefert, muss eine Umrechnung in den Bandpassbereich durchgeführt werden. Der mathematische Hintergrund kann der MATLAB-Hilfe unter dem Stichwort *Baseband Modulated Signals Defined* entnommen werden: ein modulierte Signal  $m(t)$  nach

$$m(t) = y_1(t) \cos(2\pi f_c t + \phi) - y_2(t) \sin(2\pi f_c t + \phi) \quad (5.18)$$

kann in die Form

$$m(t) = [(y_1(t) + jy_2(t))e^{j\phi}]e^{j2\pi f_c t} \quad (5.19)$$

überführt werden. Die Basisband-Repräsentation besteht nur aus dem Term in den eckigen Klammern. Um die Daten aus dem GMSK-Block in den Bandpassbereich umzurechnen, muss eine Multiplikation mit  $e^{j2\pi f_c t}$  vorgenommen werden, wobei  $f_c$  für den jeweiligen Kanal über die Gleichung 5.15 bestimmt werden kann. Das komplexe Bandpasssignal ist danach im Realteil enthalten.

Die drei einzelnen Signale werden anschließend in der Quelle aufaddiert und bilden somit einen Ausschnitt aus dem GSM-Spektrum. Neben diesem Gesamtsignal liefert



die Quelle zum Vergleich am Empfänger auch die unmodulierten Zufallssignale. Über einen Multiplexer kann der jeweilige zu betrachtende Kanal ausgewählt werden.

Nach der Quelle folgt zunächst ein Anti-Aliasing-Tiefpass. Seine Grenzfrequenz liegt bei 1100 MHz. Danach wird das Eingangssignal je nach ausgewähltem Kanal mit der nach Gleichung 5.16 zu ermittelnden Abtastfrequenz abgetastet.

Die nun folgende Basisbandkonversion wurde mit Hilfe des bereits vorgestellten Multiplexers (siehe Abschnitt 5.4.1) realisiert. Das entstehende Spiegelspektrum um die doppelte Trägerfrequenz wird mittels eines FIR-Filters entfernt. Da die Abtastfrequenz für jeden Kanal das Vierfache der Trägerfrequenz ist, ergibt sich für ein auf  $f_A/2$  normiertes FIR-Filter eine notwendige Stoppfrequenz von 0.5. Dieser Filter kann damit für alle Kanäle eingesetzt werden.

Die Dezimation wurde, wie bereits in Abbildung 5.26 dargestellt, in zwei Teildezimationen zerlegt. Die Entwicklung des Dezimierers kann dem Simulink-Modell `DDC_Nyquistsampling_fs_4_Multiplex_Dezimierer.mdl` in Abbildung 5.28 entnommen werden.

Da die Abtastfrequenzen je nach Kanal zwischen 3560,4 MS/s und 3659,6 MS/s liegen, wurde für den Entwurf des Dezimierers ein Rauschsignal mit einer etwa in der Mitte liegenden Abtastfrequenz von 3620,4 MS/s gewählt. Da nach der Dezimation um den ganzzahligen variablen Anteil für jeden Kanal eine feste Abtastfrequenz vorliegt, wirkt sich dies nur auf den CIC-Kompensationsfilter aus. Damit, wie später gezeigt wird, die Auswirkungen bei unterschiedlichen Kanälen so gering wie möglich ausfällt, wird der CFIR-Filter für die mittlere Abtastfrequenz abgestimmt.

Im ersten Pfad wird der Dezimierer zu Referenzzwecken lediglich aus FIR-Filtern realisiert. Die Reduktion der Abtastfrequenz um den Faktor 9051 wurde in drei Stufen aufgeteilt. Die Dezimation um den gebrochenen Faktor wird durch eine Interpolation um den Faktor 65 und eine Dezimation um den Faktor 12 realisiert. Die anschließende zusätzliche Dezimation um den Faktor 8 findet im DDC nicht statt, da dies der GMSK-Demodulator aus MATLAB/Simulink übernimmt.

Da der FIR-Filter zur Interpolation um den Faktor 65 mit einer Filterordnung von 865 sehr aufwendig ist, wurde im zweiten Pfad diese Interpolation in zwei Stufen aufgeteilt. Addiert man die Ordnung beider Filter ergibt sich nur noch eine Filterordnung von 162. Die Reihenfolge der stufenweisen Interpolation wurde dabei nicht willkürlich

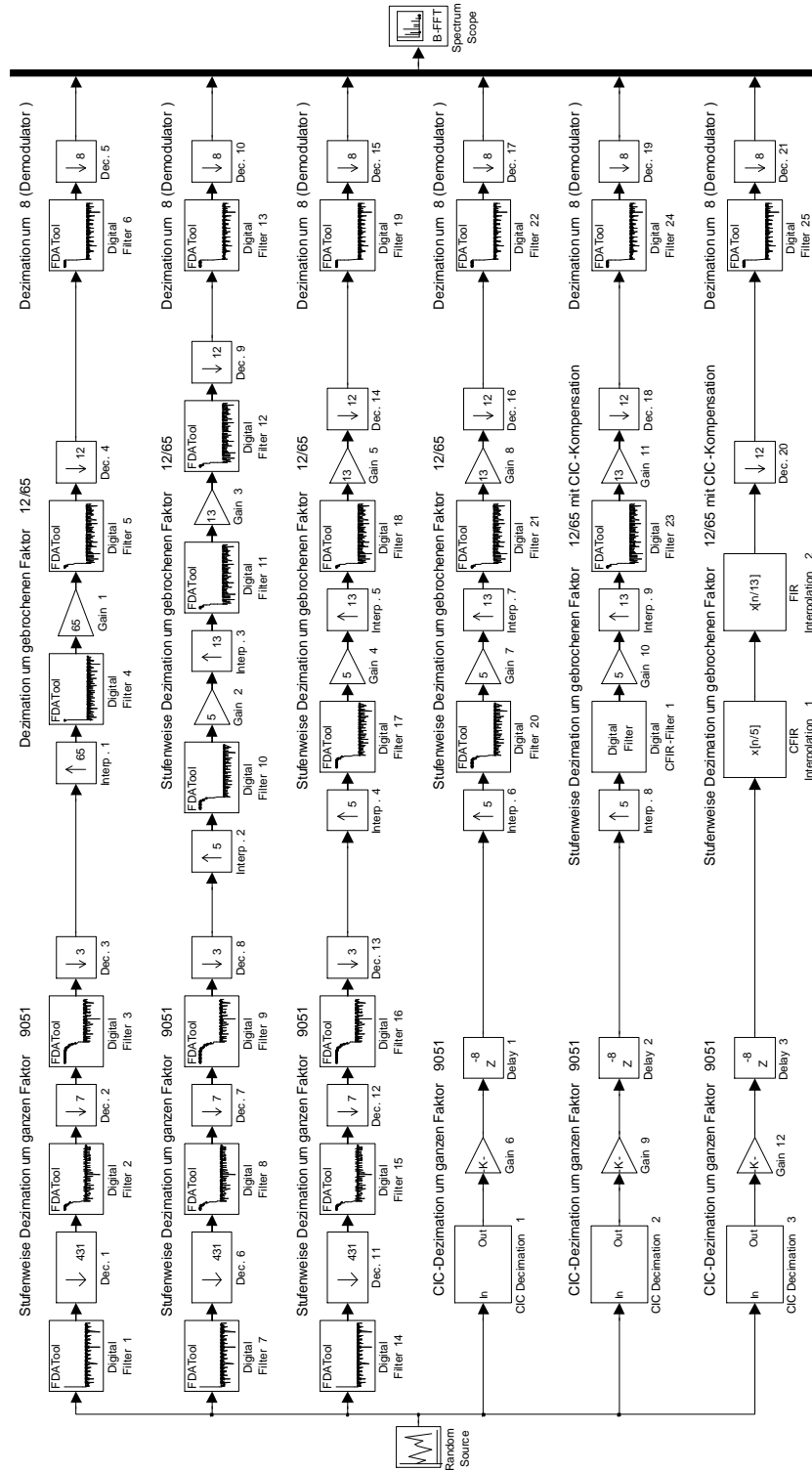


Abbildung 5.28: Entwicklung des gesamten Dezimierers für den GSM-DDC nach der  $f_s/4$ -Methode mit Nyquist-Sampling (DDC\_Nyquistsampling\_fs\_4\_Multiplex\_Dezimierer.mdl).

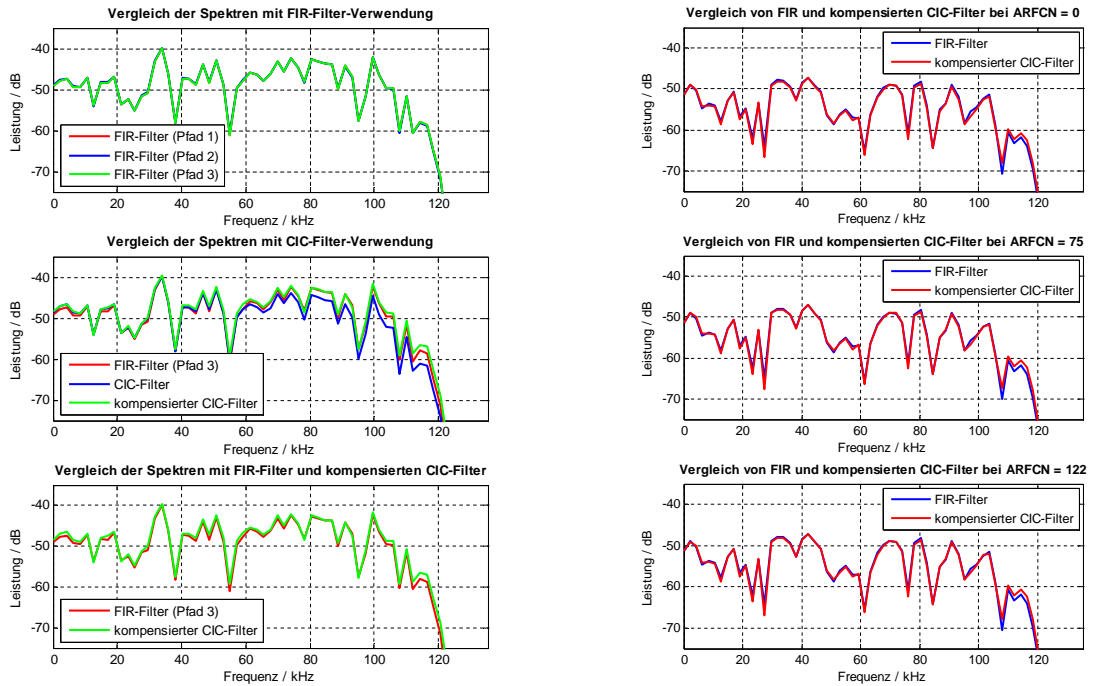
gewählt, sondern bringt zwei Vorteile mit sich. Zum einen ist durch steigende Faktoren bei der Interpolation der gesamte Filteraufwand kleiner als bei fallenden Faktoren. Zum anderen treffen hier mit der Interpolation um den Faktor 13 und der Dezimation um den Faktor 12 zwei annähernd gleichgroße Faktoren aufeinander. Betrachtet man sich die Filterblöcke *Digital Filter 11* und *Digital Filter 12*, so fällt auf, dass sowohl Abtastfrequenz, Durchlassfrequenz und Sperrfrequenz gleich sind. Damit ist einer der Filter überflüssig und kann entfernt werden. Dies wird im dritten Pfad gezeigt.

Im vierten Pfad wurde die Dezimation um den Faktor 9051 nun durch einen CIC-Filter ersetzt. Da dieser im oberen Durchlassbereich zusätzliche Dämpfung einfügt, muss eine Kompensation durchgeführt werden. Diese wurde im fünften Pfad in den ersten Interpolationsfilter eingefügt. Die genauen Parameter für diesen Filter wurden wieder experimentell ermittelt (siehe Abschnitt 5.4.2). Im letzten Pfad wurden schließlich die Filter durch die Dezimations- und Interpolationsfilter aus MATLAB/Simulink ersetzt.

Die Simulationsergebnisse sind in Abbildung 5.29(a) dargestellt. Das erste Spektrum vergleicht die Dezimierer in FIR-Filter-Ausführung miteinander. Man erkennt, dass sich die Spektren nicht voneinander unterscheiden. Im zweiten Spektrum werden die Dezimierer mit CIC-Filter-Verwendung miteinander verglichen. Während der unkompensierte Dezimierer im oberen Durchlassbereich eine Dämpfung von etwa 5 dB bewirkt, gleicht der kompensierte Dezimierer dies relativ gut aus. Im letzten Spektrum wurden die Amplitudengänge der Dezimierer im 3. und 6. Signalpfad dargestellt.

Der im Dezimierer verwendete CFIR-Filter wurde für eine mittlere Abtastfrequenz von 3620,4 MS/s optimiert (ARFCN = 75). Aus diesem Grund werden im Simulink-Modell `DDC_Nyquistsampling_fs_4_Multiplex_Dezimierer_Vgl.mdl` die Frequenzgänge des Dezimierers am unteren und oberen Ende des Abtastfrequenzbereichs (ARFCN = 0 und ARFCN = 122) verglichen, um die entstehenden Abweichungen zu untersuchen. Die Simulationsergebnisse können der Abbildung 5.29(b) entnommen werden. Man erkennt, dass die Abweichungen der kompensierten Frequenzgänge voneinander bei den unterschiedlichen Abtastfrequenzen relativ gering sind.

Sollte in der Praxis festgestellt werden, dass die aus den unterschiedlichen Abtastfrequenzen resultierenden Abweichungen in der CIC-Kompensation zu groß sind, könnten schaltbare Filter zur CFIR-Kompensation verwendet werden. Der gesamte Abtastfrequenzbereich könnte in mehrere Teilbereiche mit jeweils einem zugehörigen umschaltbaren Kompensationsfilter aufgeteilt werden.



(a) Simulation der Entwicklung des Dezimierers für einen GSM-DDC nach der  $f_s/4$ -Methode

(b) Simulation der kompensierten CIC-Dezimierer mit unterschiedlichen Abtastfrequenzen

Abbildung 5.29: Simulation DDC\_Nyquistsampling\_fs\_4\_Multiplex\_Dezimierer.mdl

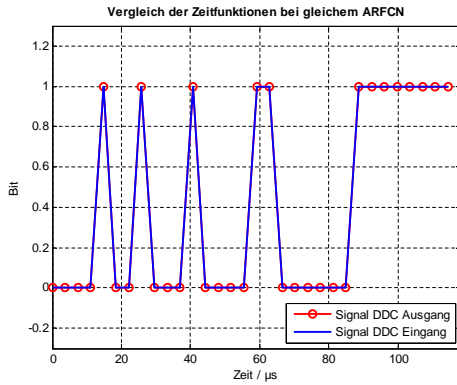
Nach der Dezimation im DDC aus Abbildung 5.27 beträgt die Abtastfrequenz das achtfache der GSM-Symbolfrequenz. Das Signal wird nun zur Demodulation dem *GMSK Demodulator*-Block aus dem Communication Blockset von MATLAB/Simulink übergeben. Im Ergebnis liefert der Block das demodulierte Empfangssignal. Dieses wird nun mit dem aus der Quelle herausgeführten Signal verglichen. Dazu muss das Signal aus der Quelle noch um die Laufzeit des Empfangssignals durch den DDC verzögert werden. Im Modell beträgt diese Verzögerung 23 Samples. Ermittelt wird diese Verzögerung mittels des Blocks *Find Delay*. Danach werden Eingangs- und Ausgangssignal des DDC in einem *Vector Scope* dargestellt. Zusätzlich wird mittels des Blocks *Error Rate Calculation* die Fehlerrate ermittelt und im Modell angezeigt<sup>4</sup>.

Um die Simulation durchzuführen, ist vorher die Variable ARFCN, mit deren Hilfe die Abtastfrequenz eingestellt wird, auf einen der möglichen Kanäle aus der Quelle zu initialisieren (74, 75 oder 76). Danach kann während der Simulation der beobachtete Kanal über den Eingabeparameter *View* des Quellblocks eingestellt werden. Überein-

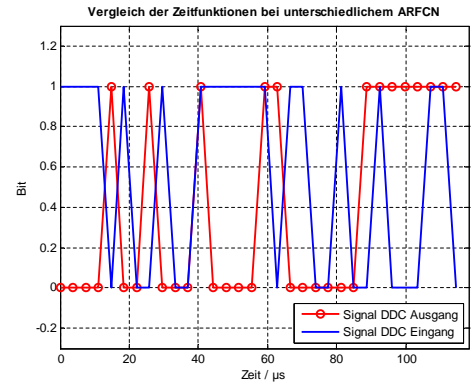
<sup>4</sup>Die beiden Blöcke *Find Delay* und *Error Rate Calculation* sind im *Communications Blockset* aus MATLAB/Simulink enthalten.

stimmungen zwischen Vergleichs- und Ausgangssignal treten nur bei übereinstimmenden Werten auf.

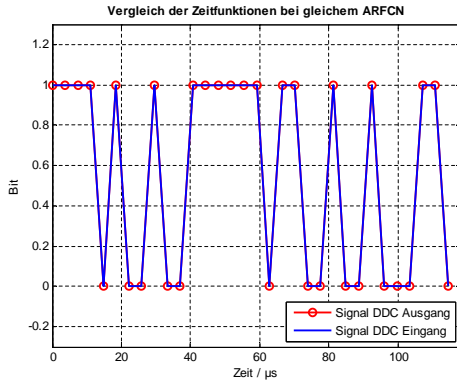
Vier beispielhafte Simulationsergebnisse sind in Abbildung 5.30(a) bis 5.30(d) dargestellt. Während in Abbildung 5.30(a) auf dem Kanal  $\text{ARFCN} = 75$  empfangen und auch der selbe Kanal zum Vergleich herangezogen wird, ist in Abbildung 5.30(b) bei gleichem Empfangskanal der Kanal 74 zur Beobachtung gewählt. Anschließend wurde in Abbildung 5.30(c) der DDC auf den Kanal 74 umgestellt. Man sieht, dass Sende- und Empfangskanal übereinstimmen. In Abbildung 5.30(d) wurde schließlich der Beobachtungskanal auf 76 umgestellt.



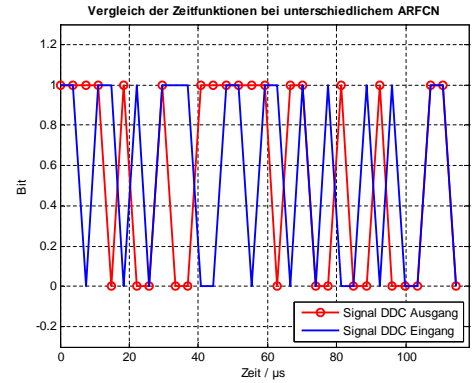
(a) Simulation des auf  $\text{ARFCN} = 75$  arbeitenden DDC bei Beobachtung des Kanals 75



(b) Simulation des auf  $\text{ARFCN} = 75$  arbeitenden DDC bei Beobachtung des Kanals 74



(c) Simulation des auf  $\text{ARFCN} = 74$  arbeitenden DDC bei Beobachtung des Kanals 74



(d) Simulation des auf  $\text{ARFCN} = 74$  arbeitenden DDC bei Beobachtung des Kanals 76

Abbildung 5.30: Simulation `DDC_Nyquistsampling_fs_4_Multiplex.mdl`

Das aufgebaute Modell wurde im Anschluss aus der Fließkommandarstellung in die Festkommandarstellung überführt. Im Ergebnis entstand das in Abbildung 5.31 für das Beispiel des Kanals 75 dargestellte MATLAB/Simulink-Modell `DDC_Nyquistsampling_fs_4_Multiplex_Quantisiert.mdl`. Es kommt ein fiktiver Analog-Digital-Wandler



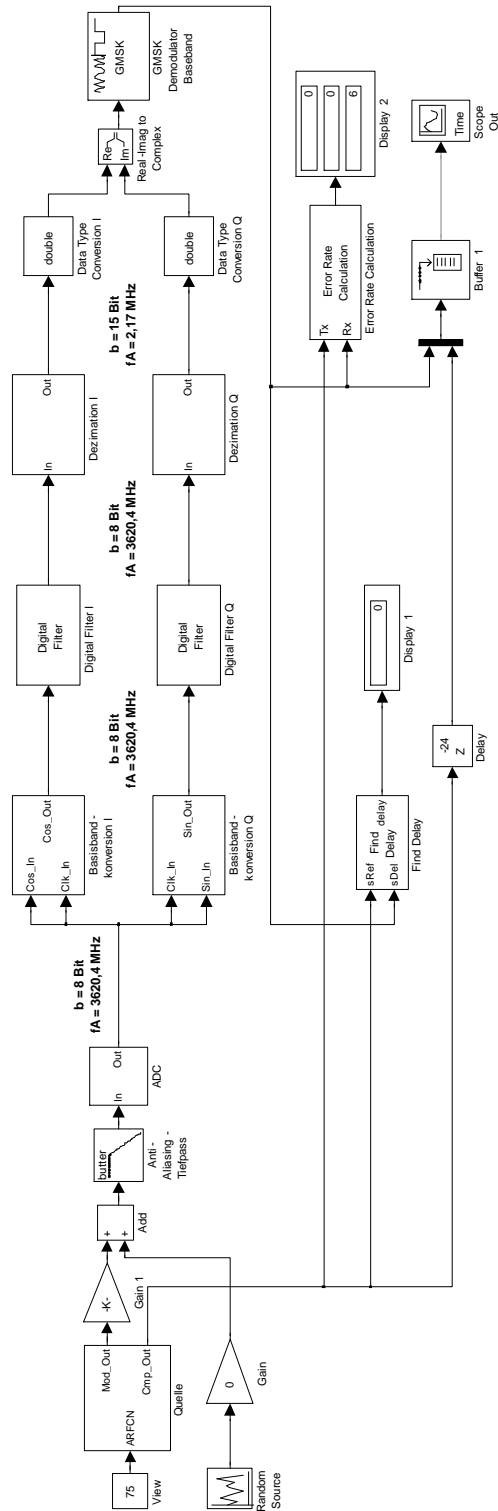


Abbildung 5.31: Simulink-Modell des quantisierten digitalen Direktempfängers mit Nyquist Sampling nach der  $f_s/4$ -Methode (DDC\_Nyquistsampling\_fs\_4\_Multiplex\_Quantisiert.mdl).

mit einer Auflösung von 8 Bit und einen  $\text{FSR} = 2.2$  zur Anwendung. Sein Aufbau wird in Abbildung 5.32 gezeigt. Nach der Abtastung mit einer Abtastfrequenz  $f_A$ , die dem Vierfachen der Trägerfrequenz  $f_c$  entspricht, werden die Amplituden im Block *Quantizer* mit einer Auflösung von 8 Bit quantisiert. Man erhält eine Wortbreite von 8 Bit am Ausgang des Analog-Digital-Wandlers.

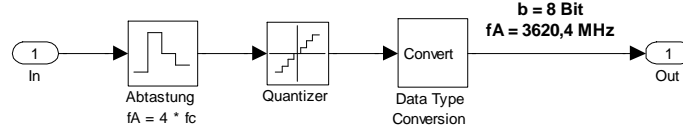


Abbildung 5.32: Simulink-Modell des Blocks *ADC* im quantisierten digitalen Direktempfänger mit Nyquist Sampling nach der  $f_s/4$ -Methode (DDC\_Nyquistsampling\_fs\_4\_Multiplex\_Quantisiert.mdl).

Im Anschluss an die Analog-Digital-Wandlung wird die Basisbandkonversion über die bereits im Abschnitt 5.4.1 erläuterten Multiplexer vorgenommen und die Spiegelspektren mit Hilfe von einfachen Digitalfiltern entfernt. Immer noch liegt eine Binärwortbreite von 8 Bit bei einer Abtastfrequenz von 3620,4 MS/s vor.

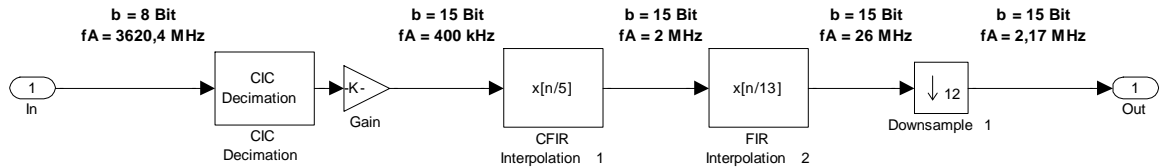


Abbildung 5.33: Simulink-Modell des Blocks *Dezimation I* im quantisierten digitalen Direktempfänger mit Nyquist Sampling nach der  $f_s/4$ -Methode (DDC\_Nyquistsampling\_fs\_4\_Multiplex\_Quantisiert.mdl).

Anschließend wird die in Abbildung 5.33 dargestellte Dezimation durchgeführt. Die Realisierung des CIC-Dezimationsfilters wird dabei auf Basis des in Abschnitt 5.4.1 vorgestellten Verfahrens durchgeführt. Bei einer Dezimation um einen Faktor von 9051 erzielt man laut Gleichung 2.16 einen Prozessgewinn von etwa 40 dB. Damit werden am Ausgang des CIC-Filters zusätzliche 7 Bit, also eine Binärwortbreite von insgesamt 15 Bit, notwendig. In Tabelle 5.7 sind die in den einzelnen Stufen des Filters notwendigen Binärwortbreiten dargestellt. Die Abtastfrequenz liegt nach dieser Dezimation bei 400 kS/s.

Nach der Dezimation mit dem CIC-Filter wird die Abtastfrequenz um den gebrochenen Faktor 65/12 auf eine Abtastfrequenz von 2,17 MHz umgesetzt.

Stufe	1	2	3	4	5	6	7	8
Binärwortbreite	62	50	37	26	20	19	18	17

Tabelle 5.7: Binärwortbreiten des im Simulink-Modell (DDC\_Nyquistsampling\_fs\_4\_Multiplex\_Quantisiert.mdl) eingesetzten CIC-Filters ( $B_{\text{in}} = 8$ ,  $B_{\text{out}} = 15$ ,  $R = 9051$ ,  $N = 4$ ,  $M = 1$ )

Bedingt durch die Dezimation im DDC um einen Gesamtfaktor von 1668 ergibt sich ein gesamter Prozessgewinn von 32,2 dB. Zusammen mit der Dynamik des Analog-Digital-Wandlers von  $6,02 \cdot l = 6,02 \cdot 8 = 48,2$  dB ergibt sich für den gesamten Empfänger ein Dynamikbereich von  $48,2 \text{ dB} + 32,2 \text{ dB} = 80,4 \text{ dB}$ . Um zu überprüfen, ob das aufgebaute Modell diesen theoretischen Wert erreicht, wird das System mit einem voll-angesteuerten Sinussignal beaufschlagt und das Spektrum am Ausgang aufgenommen.

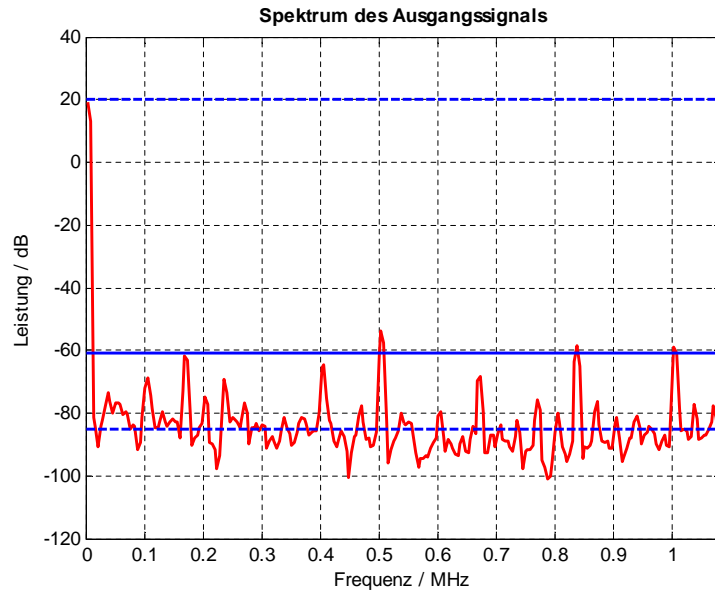


Abbildung 5.34: Ergebnis der Simulation des SNR am quantisierten digitalen Direktempfänger mit Nyquist Sampling nach der  $f_s/4$ -Methode (DDC\_Nyquistsampling\_fs\_4\_Multiplex\_Quantisiert.mdl).

In Abbildung 5.34 ist das Ergebnis dieser Simulation dargestellt. Betrachtet man das Rauschen im Spektrum ohne die Harmonischen, so erhält man einen Mittelwert des Rauschens von etwa 85 dB. Liest man ausgehend davon das SNR ab, so ergibt sich zunächst ein Wert für das SNR von etwa 105 dB. Da sich das Rauschen bei der Fast Fourier Transform (FFT) jedoch auf  $N$  Punkte aufteilt, muss laut [Hoffmann1999] ein Korrekturfaktor von  $10 \cdot \log N/2 = 10 \cdot \log 256 = 24 \text{ dB}$  berücksichtigt werden. Man erhält damit einen Wert für das korrigierte SNR von etwa  $105 \text{ dB} - 24 \text{ dB} = 81 \text{ dB}$ . Dieser Wert liegt nah an dem theoretisch erreichbaren Wert von 80,4 dB.

## 5.5.2 Digitaler Direktempfänger für den GSM-900-Standard mit Bandpass-Unterabtastung

Mit dem Analog-Digital-Wandler ADS54RF63 [Texas2009] führt Texas Instruments einen Datenwandler, der sich durch eine analoge Bandbreite von 2,3 GHz<sup>5</sup> bei einer Abtastfrequenz von bis zu 550 MS/s auszeichnet. Dieser Wandler eignet sich damit für eine Direktabtastung nach dem Prinzip des Bandpass-Samplings für das GSM-900-Band. In diesem Abschnitt soll der Aufbau eines digitalen Direktempfängers für GSM-900 mit diesem Wandler unter Verwendung eines CORDIC-Rotators zur Basisbandkonversion vorgestellt werden. Das entsprechende Modell für MATLAB/Simulink (DDC\_Bandpasssampling.mdl) ist in Abbildung 5.35 dargestellt.

Die im Modell verwendete Quelle wurde bereits im Abschnitt 5.5.1 beschrieben. Sie liefert wieder das Vergleichssignal zur Verifikation des empfangenen Signals und drei Zufallssignale auf den Kanälen 74, 75 und 76.

Da in diesem Modell das Empfangssignal durch Bandpass Sampling digitalisiert werden soll, ist als Anti-Aliasing-Filter ein Bandpass notwendig. Um eine möglichst lineare Gruppenlaufzeit erzielen zu können, wurde hierfür ein Besselfilter verwendet. Die Eckfrequenzen liegen bei 885 MHz und 920 MHz.

Der nach dem Anti-Aliasing-Filter eingesetzte Analog-Digital-Wandler arbeitet nach dem Prinzip der Bandpass-Unterabtastung. Geht man von dem Empfangsband von 890 MHz bis 915 MHz aus, so ergeben sich laut Gleichung 2.3 die in Tabelle 5.8 angegebenen Bereiche für die Abtastfrequenz. Die Frequenzbereiche in Tabelle 5.8 wurden dabei mit Hilfe des MATLAB-Scripts `UnSaFrqCalc.m` ermittelt.

Da der ADS54RF63 bei einer maximale Abtastfrequenz von 550 MS/s arbeiten kann, wird eine Unterabtastung um den Faktor  $n = 4$  angestrebt. Dadurch entsteht am Ausgang des DDC das Spektrum in Kehrlage (siehe Abschnitt 2.1.1). Dies lässt sich vor der Demodulation korrigieren. Nach Tabelle 5.8 sollte die Abtastfrequenz also im Bereich von 457,5 MS/s, begrenzt durch den unteren Frequenzbereich bei einer Unterabtastung um  $n = 4$ , und 550 MS/s, der maximalen Abtastfrequenz des Wandlers, liegen.

Es ist sinnvoll, die Abtastfrequenz in diesem Bereich so zu wählen, dass eine möglichst einfache Dezimation um einen ganzen Faktor erreicht wird. Aus der achtfachen Symbolrate am Eingang des Demodulators ( $8 \cdot 812500/3$  kBaud  $\approx 2,167$  MBaud) lässt sich

---

<sup>5</sup>3 dB-Grenzfrequenz

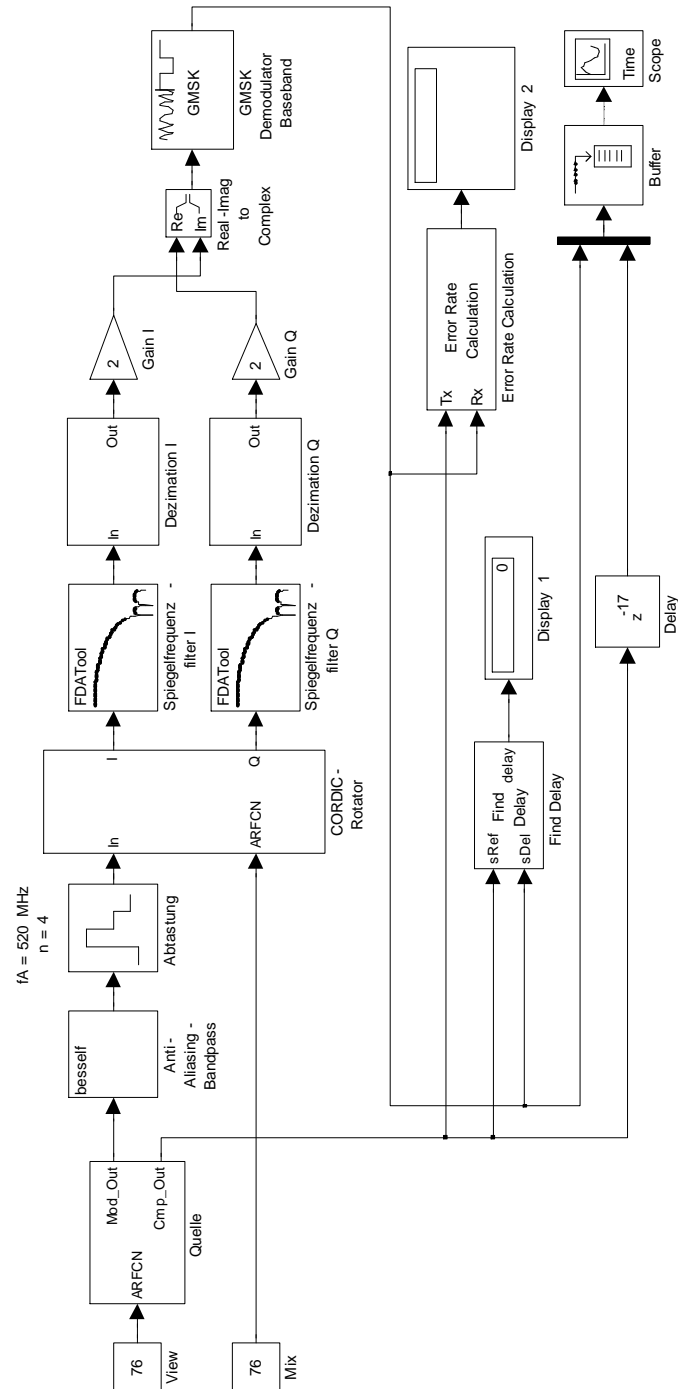


Abbildung 5.35: Simulink-Modell eines GSM-DDC mit Bandpass Sampling und CORDIC-Rotator (DDC\_Bandpassssampling.mdl). Die Basisbandkonversion wird über einen CORDIC-Rotator durchgeführt. Die Dezimation um den festen ganzzahligen Faktor erfolgt in zwei Stufen mittels CIC-Filter um den Faktor 120 und anschließender FIR-Dezimation um den Faktor 2.

5.5.2 Digitaler Direktempfänger für den GSM-900-Standard mit  
Bandpass-Unterabtastung

<b>n</b>	<b>Untere Grenze der Abtastfrequenz</b>	<b>Mittlere Abtastfrequenz</b>	<b>Obere Grenze der Abtastfrequenz</b>
1	1830 MHz	$\infty$	$\infty$
2	915 MHz	1347,5 MHz	1780 MHz
3	610 MHz	750 MHz	890 MHz
4	457,5 MHz	525,4 MHz	593,3 MHz
5	366 MHz	405,5 MHz	445 MHz
6	305 MHz	330,5 MHz	356 MHz
$\vdots$	$\vdots$	$\vdots$	$\vdots$

Tabelle 5.8: Abtastfrequenzbereiche für die Bandpass-Unterabtastung des GSM-900-Empfangsfrequenzbands

ermitteln, dass ganzzahlige Dezimationsfaktoren zwischen 212 und 253 liegen müssen, um den oben angegebenen Bereich einzuhalten. Bei Verwendung des Faktors 240 wäre eine Abtastfrequenz von 520 MS/s notwendig. Aus diesem Grund soll diese Frequenz zur Unterabtastung verwendet werden.

Zur Basisbandkonversion nach der Analog-Digital-Wandlung wird ein CORDIC-Rotator verwendet. Da die Abtastrate bei Verwendung der Bandpass-Unterabtastung wesentlich kleiner ist als im vorigen Beispiel, sollte ein entsprechender CORDIC-Rotator in der Zukunft in einem FPGA umgesetzt werden können. Wie bereits darauf hin gewiesen, wurden heute schon CORDIC-Algorithmen für Sample-Raten von bis zu 339 MS/s realisiert [Xilinx2009]. Liegen FPGAs mit der notwendigen Leistungsfähigkeit nicht vor, so kann durch Verwendung eines größeren Wertes für  $n$  bei der Unterabtastung eine niedrigere Sample-Rate am Ausgang des Analog-Digital-Wandlers erreicht werden.

Der CORDIC-Rotator im Modell arbeitet mit 7 Iterationen und muss je nach empfangenen Kanal mit einer anderen Mischfrequenz angesteuert werden. Die Mischfrequenz ergibt sich dabei aus der Abtastfrequenz und den Faktor der Unterabtastung  $n$  nach Gleichung 2.6. Mit  $n = 4$  und  $f_A = 520$  MHz ergeben sich die Mischfrequenzen nach

$$f' = 2 \cdot f_A - f = 2 \cdot 520 \text{ MHz} - (890 + 0,1 + 0,2 \cdot \text{ARFCN}) \text{ MHz}. \quad (5.20)$$

Eingestellt werden kann der aktuelle Empfangskanal im Modell durch die Angabe der Kanalnummer mit Hilfe der Konstanten Mix.

Nach der Basisbandkonversion werden mit Hilfe zweier Spiegelfrequenzfilter die Spiegelspektren entfernt. Der Filter hat eine Ordnung von 5 und wurde für eine Sperrfrequenz von 200 MHz entworfen.

### 5.5.2 Digitaler Direktempfänger für den GSM-900-Standard mit Bandpass-Unterabtastung

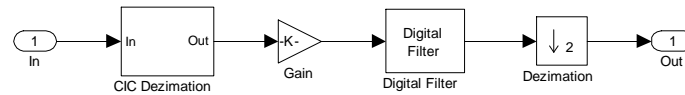


Abbildung 5.36: Dezimierer aus dem Simulink-Modell des GSM-DDC mit Bandpass Sampling

Anschließend erfolgt die Dezimation um den Faktor  $M = 240$  (siehe Abbildung 5.36). In einem ersten Schritt wird mit einem CIC-Filter die Abtastrate um 120 verringert, danach erfolgt eine weitere Dezimation um den Faktor 2 mittels FIR-Filterung. Der FIR-Filter wird dabei auch zur Kompensation des CIC-Filter-Amplitudengangs eingesetzt.

Da bei der Abtastung Bandpass Sampling mit einem geraden Wert für  $n$  gewählt wurde, liegt das abgetastete Spektrum nun in Kehrlage. Aus diesem Grund werden nach der Dezimation die In-Phase- und Quadratur-Komponenten vertauscht. Danach wird der Block *GMSK Demodulator Baseband* zur Demodulation verwendet.

Die Auswertung erfolgt wieder durch eine Darstellung des DDC-Ausgangssignals und des um die Laufzeit des DDC verzögerten Vergleichssignals aus der Quelle. Die Oszilloskopausgabe wurde über 320 Samples bei verschiedenen Werten für die Konstanten *View* und *Mix* in Abbildung 5.37 dargestellt. Im ersten Graph ist zunächst der Start der Simulation nach der Verzögerungszeit des DDC zu sehen. Da sowohl der Vergleichskanal wie auch der Empfangskanal auf 75 eingestellt sind, stimmen beide Signale überein. Im dritten Diagramm, nach etwa 320  $\mu\text{s}$ , wurde der Vergleichskanal auf den Wert 74 umgestellt. In der Folge stimmen die Signale nicht mehr überein, bis im fünften Diagramm bei etwa 540  $\mu\text{s}$  der CORDIC-Rotator auf den Kanal 74 nachgestellt wird. Man sieht, dass Empfangssignal und Vergleichssignal nun wieder gleich sind, bis nach 790  $\mu\text{s}$  im siebenten Diagramm der Kanal 76 zur Beobachtung gewählt wird. Dadurch weichen beide Signale voneinander ab, bis schließlich in der vorletzten Darstellung der Empfänger auf den Kanal 76 angepasst wird. Damit wurde gezeigt, dass das entwickelte Modell funktioniert.

Auf Basis der in Abschnitt 5.4 erläuterten Aufwandsabschätzungen für die Realisierung eines CORDIC-Rotators und den CIC-Filter wurde das vorgestellte Modell eines digitalen Direktempfängers mit Bandpass Sampling in eine Festkommadarstellung überführt. Das Ergebnis ist das in Abbildung 5.38 dargestellte Simulink-Modell `DDC_Bandpasssampling_Quantisiert.mdl`.

## 5.5.2 Digitaler Direktempfänger für den GSM-900-Standard mit Bandpass-Unterabtastung

---

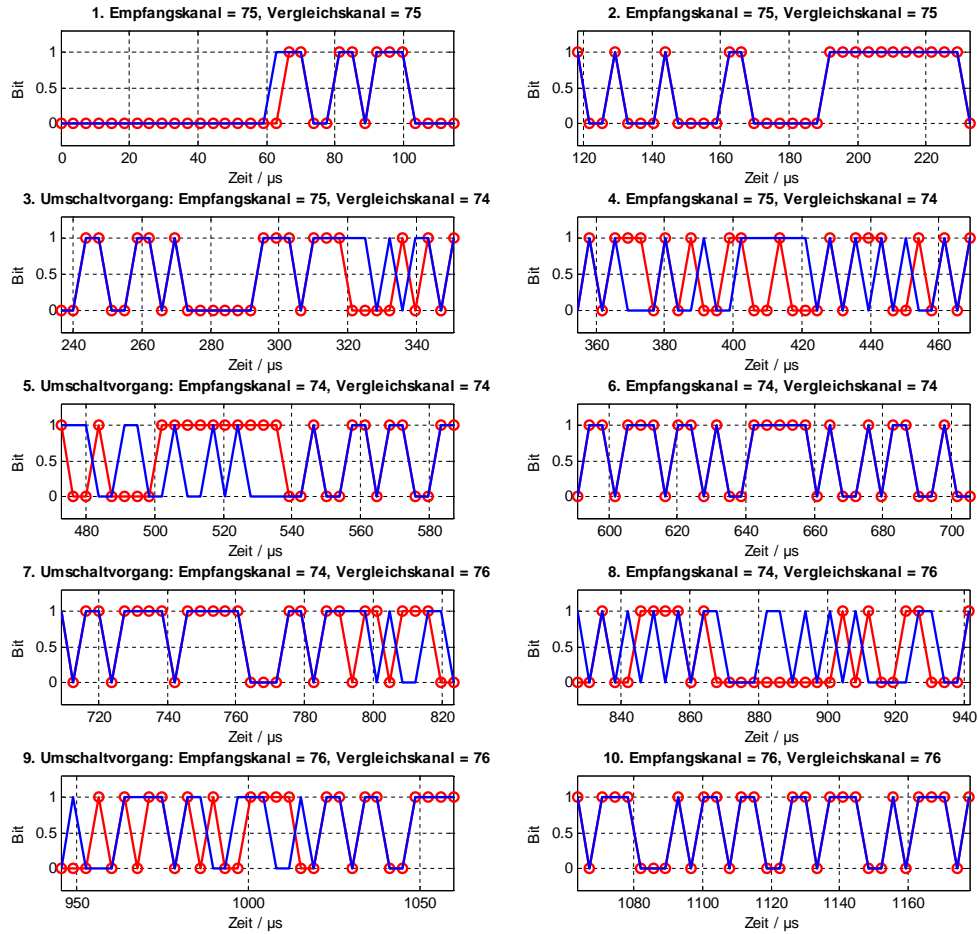


Abbildung 5.37: Simulation des DDC und Vergleich der Eingangs- und Ausgangssignale bei Empfang unterschiedlicher Kanäle und bei Beobachtung verschiedener Empfangskanäle (DDC\_Bandpasssampling.mdl).

Zusätzlich zum in Abbildung 5.35 dargestellten idealen Modell wurde eine Quantisierung der Amplituden im Analog-Digital-Wandler mit Hilfe des Simulink-Blocks *Quantizer* vorgenommen. Dabei wurden zur Orientierung wieder die Parameter des ADS54RF63 verwendet: die Auflösung beträgt 12 Bit, der FSR liegt bei 2.2 V. In Abbildung 5.39 ist das Subsystem des Blocks *ADS54RF63* dargestellt.

Nach der Quantisierung wird das Signal mittels CORDIC-Rotator ins Basisband verschoben. Da durch die anschließende Dezimation um den Faktor 240 eine Verbesserung der Dynamik von etwa 4 Bit entsteht und der CORDIC-Rotator durch die ihm eigenen Ungenauigkeiten keine zusätzliche Verschlechterung des SNR erzeugen soll, wird für



## 5.5.2 Digitaler Direktempfänger für den GSM-900-Standard mit Bandpass-Unterabtastung

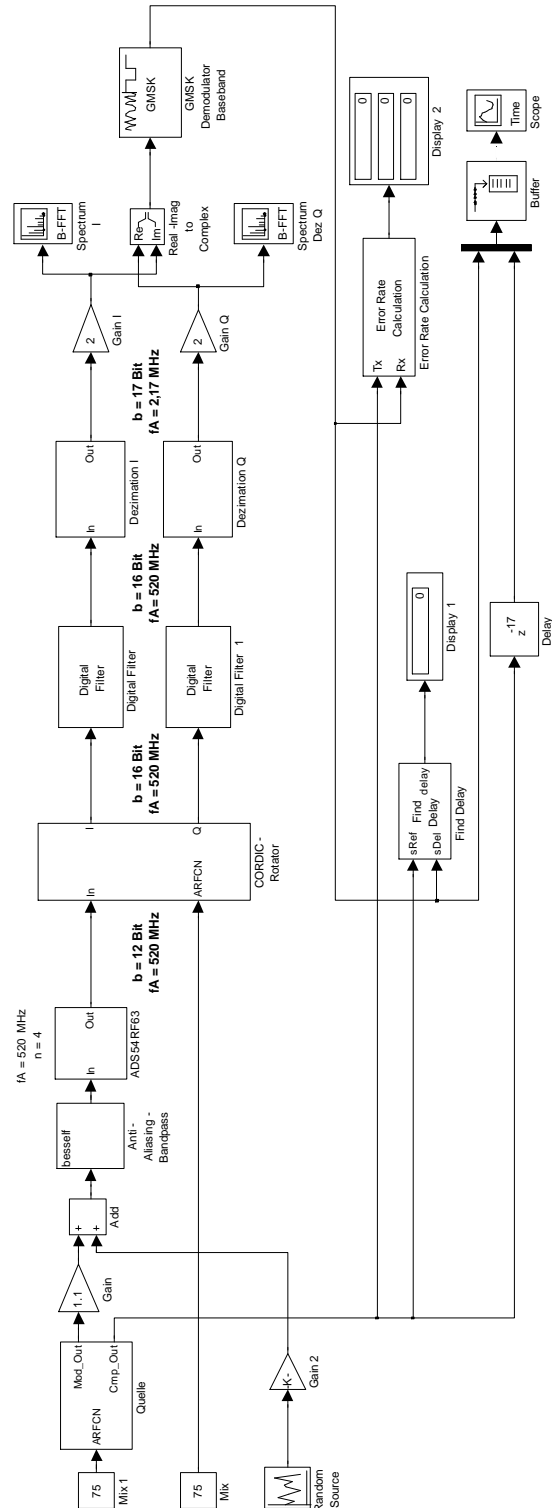


Abbildung 5.38: Simulink-Modell des quantisierten digitalen Direktempfängers mit Bandpass Sampling und CORDIC-Rotator (DDC\_Bandpasssampling\_Quantisiert.mdl).

### 5.5.2 Digitaler Direktempfänger für den GSM-900-Standard mit Bandpass-Unterabtastung

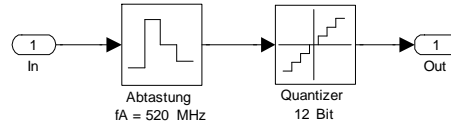


Abbildung 5.39: Subsystem *ADS54RF63* aus dem quantisierten Modell des digitalen Direktempfängers (*DDC\_Bandpasssampling\_Quantisiert.mdl*).

den CORDIC eine effektive Binärwortbreite von  $d_{\text{eff}} = 16$  Bit angestrebt. Der Tabelle 5.1 im Abschnitt 5.4.1 oder der Tabelle im Anhang unter A.2 kann entnommen werden, dass für eine effektive Binärwortbreite von 16,1 Bit eine Binärwortbreite  $b = 21$  Bit und eine Iterationsanzahl  $n = 19$  notwendig sind.

In Abbildung 5.40 ist das Subsystem *CORDIC-Rotator* dargestellt. Die 12 Bit aus dem Analog-Digital-Wandler am Eingang des CORDIC werden innerhalb des Algorithmus auf eine Binärwortbreite von 21 Bit erhöht und liegen so am Ausgang an. Da die effektive Binärwortbreite des CORDIC-Algorithmus jedoch nur bei 16,1 Bit liegt, kann die Binärwortbreite auf 16 Bit reduziert werden, ohne das Quantisierungsrauschen durch die Reduktion zu erhöhen. Die Abtastrate liegt während der gesamten Verarbeitung in diesem Block bei 520 MS/s.

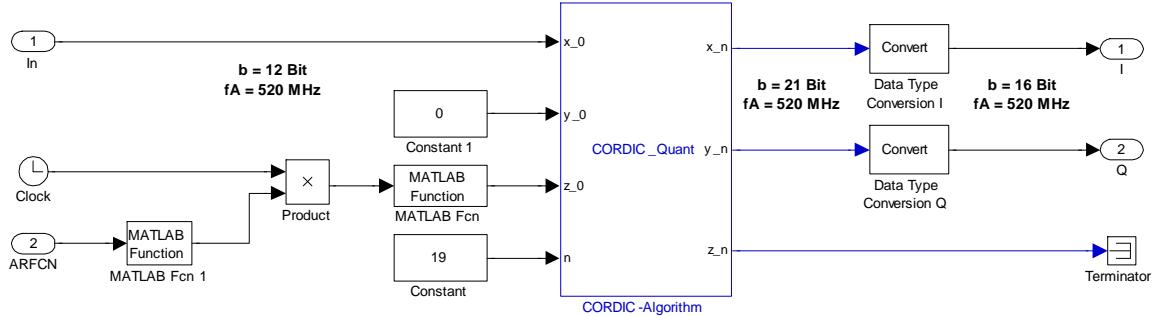


Abbildung 5.40: Subsystem *CORDIC-Rotator* aus dem quantisierten Modell des digitalen Direktempfängers (*DDC\_Bandpasssampling\_Quantisiert.mdl*).

In den Dezimationsblöcken, abgebildet am Beispiel des Blocks *Dezimation I* in Abbildung 5.41, wurden die Binärwortbreiten der CIC-Dezimationsblöcke mit Hilfe des in Abschnitt 5.4.2 beschriebenen Verfahrens definiert. Experimentell wurde ermittelt, dass bei einer Festlegung von 17 Bit am Ausgang das Rauschen durch die CIC-Filterung nicht zusätzlich verschlechtert wird. Damit ergeben sich bei einer Wortbreite von 16 Bit am Eingang die in Tabelle 5.9 aufgeführten Binärwortbreiten für die einzelnen Stufen.

### 5.5.2 Digitaler Direktempfänger für den GSM-900-Standard mit Bandpass-Unterabtastung

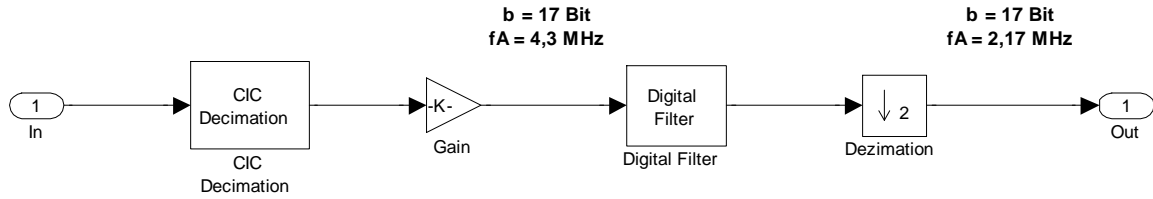


Abbildung 5.41: Subsystem *Dezimation I* aus dem quantisierten Modell des digitalen Direktempfängers (DDC\_Bandpasssampling\_Quantisiert.mdl).

Innerhalb der Dezimationsblöcke wird die Abtastrate reduziert. Nach der Dezimation im CIC-Filter wurde die Abtastrate um den Faktor 120 verkleinert und liegt damit bei  $f_A = 4,3$  MHz. Eine zusätzliche Verringerung der Abtastrate um den Faktor 2 liefert schließlich am Ausgang der Dezimationsblöcke eine Abtastrate von  $f_A = 2,17$  MHz.

Stufe	1	2	3	4	5	6	7	8
Binärwortbreite	43	36	30	25	22	21	20	19

Tabelle 5.9: Binärwortbreiten des im Modell (DDC\_Bandpasssampling\_Quantisiert.mdl) eingesetzten CIC-Filters ( $B_{\text{in}} = 16$ ,  $B_{\text{out}} = 17$ ,  $R = 120$ ,  $N = 4$ ,  $M = 1$ )

Durch die Dezimation innerhalb des DDC um den Faktor 240 sollte laut Theorie der gesamte Empfänger einen Dynamikbereich erreichen, der einer Auflösung von 16 Bit, also etwa 96 dB, entspricht. Um zu untersuchen, ob dies mit dem entwickelten Modell erfüllt ist, wird der Empfängereingang mit einem vollausgesteuerten Sinussignal beaufschlagt. Man erhält das in Abbildung 5.42 dargestellte Spektrum am Ausgang des Empfängers.

Liest man hier das SNR ab, so ergibt sich zunächst ein Wert von etwa 120 dB. Auch hier muss wieder der in [Hoffmann1999] angegebene Korrekturfaktor von  $10 \cdot \log N/2 = 10 \cdot \log 256 = 24$  dB berücksichtigt werden. Man erhält damit einen Wert für das korrigierte SNR von etwa  $120 \text{ dB} - 24 \text{ dB} = 96 \text{ dB}$ . Die Auswertung durch ein MATLAB-Script mit Mittelwertbildung über das Rauschen ergibt einen genauen Wert von 95,3 dB. Beide Werte liegen nah an dem theoretischen Wert von 96 dB.

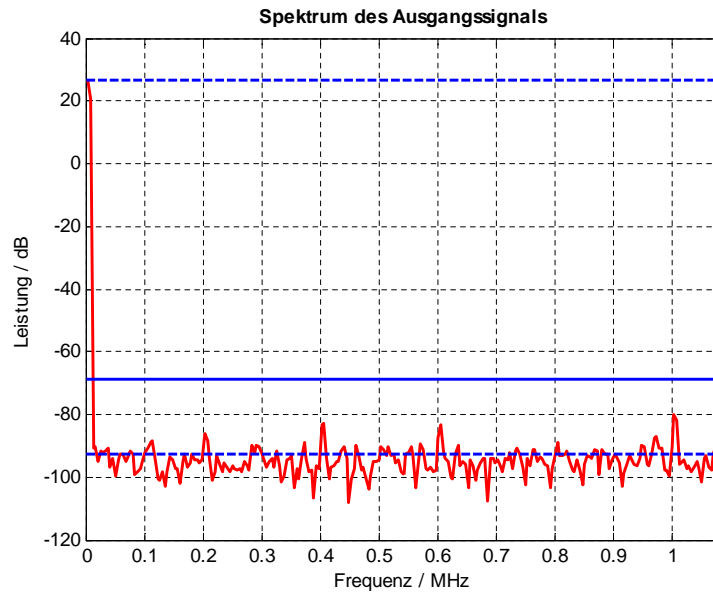


Abbildung 5.42: Simulationsergebnis des SNR am quantisierten Modell des digitalen Direktempfänger mit Bandpass Sampling (DDC\_Bandpasssampling\_Quantisiert.mdl).

### 5.5.3 Zusammenfassung der entwickelten Modelle

In diesem Abschnitt sollen die beiden entwickelten DDC-Modelle zusammenfassend verglichen werden. Dazu sind in Tabelle 5.10 die hauptsächlichen Unterschiede gegenüber gestellt. Während man bei der Anwendung der  $f_s/4$ -Methode zur Anti-Alias-Filterung nur einen Tiefpass benötigt, ist beim Bandpass Sampling ein Bandpass notwendig. Um die Vorteile der einfachen Basisbandkonversion ohne Mischung nutzen zu können, muss bei der  $f_s/4$ -Methode für jeden Empfangskanal eine andere Abtastfrequenz gewählt werden, während man beim Bandpass Sampling mit einer konstanten Abtastrate, dafür jedoch mit einer kanalabhängigen Ansteuerung des CORDIC-Rotators arbeiten muss. Um eine konstante Symbolrate am Eingang des Demodulators zu erreichen, ist bei der  $f_s/4$ -Methode eine Dezimation um einen großen, kanalabhängigen Faktor notwendig, während beim Bandpass Sampling der Dezimationsfaktor relativ klein und konstant ist.

	<b>DDC mit <math>f_s/4</math>-Methode</b>	<b>DDC mit Bandpass Sampling</b>
<b>Anti-Aliasing-Filter</b>	Tiefpass	Bandpass
<b>Abtastfrequenz</b>	variabel für jeden Empfangskanal	konstant für alle Empfangskanäle
<b>Dezimationsfaktor</b>	variabel für jeden Empfangskanal, relativ groß	konstant für alle Empfangskanäle, relativ klein
<b>Basisbandkonversion</b>	mit für alle Kanäle gleichen Multiplexer	mit kanalabhängiger CORDIC-Rotator-Ansteuerung

Tabelle 5.10: Vergleich der DDC-Entwürfe

## 5.6 Probleme und Begrenzungen

Der Erfolg bei der Realisierung eines digitalen Direktempfängers ist von den Eigenschaften des verwendeten Analog-Digital-Wandlers abhängig. Er wirkt sich maßgeblich auf die Genauigkeit und die Linearität des Gesamtsystems aus. Vor allem die Linearität der aktuellen Analog-Digital-Wandler fällt mit steigenden Frequenzen stark ab. So hat der ADS54RF63 laut Herstellerangaben [Texas2009] bei Eingangssignalen mit Frequenzen nahe am oberen Ende seiner analogen Bandbreite nur noch ein SFDR von 45 dBc.

Auch die Auflösung der aktuellen Analog-Digital-Wandler ist noch relativ gering. Zwar können hier durch eine Reduktion der Abtastrate im DDC Verbesserungen erzielt werden, jedoch sind auch hier Grenzen gesetzt. Der Abbildung 2.8 kann entnommen werden, dass bei hohen Abtastfrequenzen die notwendigen Schritte zur weiteren Erhöhung des Prozessgewinns immer größer werden.

Bedingt durch die sehr hohen Abtastraten am Ausgang des Analog-Digital-Wandlers werden hohe Anforderungen an die Leistungsfähigkeit der digitalen Signalverarbeitung gestellt. Mit entsprechend einfach aufgebauten Algorithmen zur Basisbandkonversion und Abtastratenreduktion kann dem zwar entgegen gewirkt werden, jedoch müssen immer noch sehr große Datenmengen bewältigt werden. So liefert ein Wandler mit einer Auflösung von 12 Bit bei einer Abtastrate von 550 MS/s eine gewaltige Datenmenge von  $12/8 \cdot 550\text{MHz} = 825\text{ MByte/s}$ . Dadurch werden in der verarbeitenden Hardware hohe Abtastraten benötigt, wodurch zwangsläufig auch die entstehende Verlustleistung vergrößert wird.

# Kapitel 6

## Ergebnisse

Durch den Einsatz leistungsfähiger Analog-Digital-Wandler kann die Grenze zur digitalen Signalverarbeitung in der Mobilfunkmesstechnik weiter in Richtung des DUT verschoben werden. So ist eine Vereinfachung der analogen Signalverarbeitung zu Lasten höherer Anforderungen an den Analog-Digital-Wandler und die Leistungsfähigkeit der nachfolgenden digitalen Signalverarbeitung möglich.

Im Rahmen dieser Arbeit wurden Möglichkeiten der effizienten Realisierung eines digitalen Direktempfängers zur Anwendung in der Mobilfunktechnik aufgezeigt. Ausgehend von den zwei Möglichkeiten zur Abtastung eines Bandpasssignals wurden zwei unterschiedliche Empfängerdesigns entwickelt und ihre Vor- und Nachteile dargestellt.

Der erste Entwurf basiert auf einer Abtastung nach dem Prinzip des Nyquist Samplings nach der  $f_s/4$ -Methode und verwendet zur Basisbandkonversion zwei Multiplexer. Der zweite Entwurf tastet das analoge Signal nach dem Prinzip des Bandpass Samplings ab und nutzt dann zur Konversion in das Basisband einen CORDIC-Rotator. Hier wurde gezeigt, welcher Aufwand bei der Realisierung eines CORDIC-Algorithmus in der Hardware notwendig ist und welche Ergebnisse damit zu erzielen sind.

Bei beiden abgeleiteten Empfängermodellen ist die Abtastratenreduktion ähnlich ausgeführt. Zunächst wurde mittels eines CIC-Dezimationsfilters die Abtastrate um einen relativ großen Faktor verkleinert, danach wurde mit Hilfe von FIR-Filtern in Polyphasenstruktur eine Kompensation des CIC-Filter-Frequenzgangs vorgenommen und die Dezimation um einen weiteren kleinen Faktor durchgeführt. Hier wurde zusätzlich darauf eingegangen, wie eine Reduktion des Realisierungsaufwands der CIC-Dezimationsfilter vorgenommen werden kann.

# Anhang A

## CORDIC Aufwandsabschätzung

### A.1 Gleichungen zur Bestimmung der effektiven Binärwortbreite $d_{\text{eff}}$

Die nachfolgenden Gleichungen dienen der Bestimmung der effektiven Binärwortbreite  $d_{\text{eff}}$  bei Verwendung von Festkommazahlen und Skalierung der Ergebnisse nach der Berechnung [Hu1992]. Mit ihrer Hilfe können Werte für die Iterationsanzahl  $n$  und die Binärwortbreite  $b$  abgeschätzt werden.

Die effektive Binärwortbreite eines CORDIC-Algorithmus mit Festkommazahlen und nachträglicher Skalierung berechnet sich zu

$$d_{\text{eff}} = -1 - \log_2 \left[ 2^{-n+1} \cdot \frac{\sqrt{2}}{2} + 2^{-b-0.5} \cdot \left( \frac{G_1(n)}{K_1(n)} + 1 \right) \right]. \quad (\text{A.1})$$

Dabei ist  $n$  die Anzahl der Iterationen und  $b$  die Binärwortbreite.  $K_1(n)$  ist der Scaling-Faktor und lässt sich über

$$K_1(n) = \prod_{i=0}^{n-1} k_1(i) \quad \text{mit} \quad k_1(i) = \sqrt{1 + 2^{-2 \cdot i}} \quad (\text{A.2})$$

bestimmen. Der Parameter  $G_1(n)$  berechnet sich zu

$$G_1(n) = 1 + \sum_{j=1}^{n-1} B_1(j) \quad \text{mit} \quad B_1(j) = \prod_{i=j}^{n-1} k_1(i). \quad (\text{A.3})$$

## A.2 Effektive Binärwortbreite $d_{\text{eff}}$ in Abhängigkeit der Iterationsanzahl $n$ und Binärwortbreite $b$

n vs. b	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40
8	4.5	5.2	5.7	6.0	6.3	6.4	6.4	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	6.5	
9	4.6	5.4	6.1	6.6	7.0	7.2	7.4	7.4	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	7.5	
10	4.6	5.5	6.3	7.0	7.6	8.0	8.2	8.3	8.4	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	8.5	
11	4.5	5.4	6.4	7.2	7.9	8.5	8.9	9.2	9.3	9.4	9.5	9.5	9.5	9.5	9.5	9.5	9.5	9.5	9.5	9.5	9.5	9.5	9.5	9.5	9.5	9.5	9.5	9.5	9.5	9.5	9.5	9.5	
12	4.4	5.4	6.3	7.3	8.1	8.9	9.5	9.9	10.2	10.3	10.4	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	10.5	
13	4.3	5.3	6.3	7.2	8.2	9.0	9.8	10.4	10.9	11.1	11.3	11.4	11.5	11.5	11.5	11.5	11.5	11.5	11.5	11.5	11.5	11.5	11.5	11.5	11.5	11.5	11.5	11.5	11.5	11.5	11.5	11.5	
14	4.2	5.2	6.2	7.2	8.2	9.1	10.0	10.7	11.4	11.8	12.1	12.3	12.4	12.4	12.5	12.5	12.5	12.5	12.5	12.5	12.5	12.5	12.5	12.5	12.5	12.5	12.5	12.5	12.5	12.5	12.5	12.5	
15	4.1	5.1	6.1	7.1	8.1	9.1	10.0	10.9	11.7	12.3	12.8	13.1	13.3	13.4	13.4	13.5	13.5	13.5	13.5	13.5	13.5	13.5	13.5	13.5	13.5	13.5	13.5	13.5	13.5	13.5	13.5	13.5	
16	4.1	5.1	6.1	7.1	8.0	9.0	10.0	10.9	11.8	12.6	13.3	13.8	14.1	14.3	14.4	14.4	14.5	14.5	14.5	14.5	14.5	14.5	14.5	14.5	14.5	14.5	14.5	14.5	14.5	14.5	14.5	14.5	
17	4.0	5.0	6.0	7.0	8.0	9.0	10.0	10.9	11.9	12.7	13.5	14.2	14.7	15.1	15.3	15.4	15.4	15.5	15.5	15.5	15.5	15.5	15.5	15.5	15.5	15.5	15.5	15.5	15.5	15.5	15.5	15.5	
18	3.9	4.9	5.9	6.9	7.9	8.9	9.9	10.9	11.8	12.8	13.7	14.5	15.2	15.7	16.0	16.3	16.4	16.4	16.5	16.5	16.5	16.5	16.5	16.5	16.5	16.5	16.5	16.5	16.5	16.5	16.5	16.5	
19	3.8	4.8	5.8	6.8	7.8	8.8	9.8	10.8	11.8	12.8	13.7	14.6	15.4	16.1	16.7	17.0	17.2	17.4	17.4	17.5	17.5	17.5	17.5	17.5	17.5	17.5	17.5	17.5	17.5	17.5	17.5	17.5	
20	3.8	4.8	5.8	6.8	7.8	8.8	9.8	10.8	11.8	12.7	13.7	14.7	15.6	16.4	17.1	17.6	18.0	18.2	18.4	18.4	18.5	18.5	18.5	18.5	18.5	18.5	18.5	18.5	18.5	18.5	18.5	18.5	
21	3.7	4.7	5.7	6.7	7.7	8.7	9.7	10.7	11.7	12.7	13.7	14.7	15.6	16.5	17.3	18.0	18.6	19.0	19.2	19.4	19.4	19.5	19.5	19.5	19.5	19.5	19.5	19.5	19.5	19.5	19.5	19.5	
22	3.6	4.6	5.6	6.6	7.6	8.6	9.6	10.6	11.6	12.6	13.6	14.6	15.6	16.5	17.5	18.3	19.0	19.6	20.0	20.2	20.3	20.4	20.5	20.5	20.5	20.5	20.5	20.5	20.5	20.5	20.5	20.5	
23	3.6	4.6	5.6	6.6	7.6	8.6	9.6	10.6	11.6	12.6	13.6	14.6	15.6	16.5	17.5	18.4	19.2	20.0	20.5	20.9	21.2	21.3	21.4	21.5	21.5	21.5	21.5	21.5	21.5	21.5	21.5	21.5	
24	3.5	4.5	5.5	6.5	7.5	8.5	9.5	10.5	11.5	12.5	13.5	14.5	15.5	16.5	17.5	18.4	19.4	20.2	20.9	21.5	21.9	22.2	22.3	22.4	22.5	22.5	22.5	22.5	22.5	22.5	22.5	22.5	
25	3.5	4.5	5.5	6.5	7.5	8.5	9.5	10.5	11.5	12.5	13.5	14.5	15.5	16.5	17.4	18.4	19.4	20.3	21.2	21.9	22.5	22.9	23.2	23.3	23.4	23.5	23.5	23.5	23.5	23.5	23.5	23.5	
26	3.4	4.4	5.4	6.4	7.4	8.4	9.4	10.4	11.4	12.4	13.4	14.4	15.4	16.4	17.4	18.4	19.4	20.3	21.3	22.1	22.9	23.5	23.9	24.2	24.3	24.4	24.5	24.5	24.5	24.5	24.5	24.5	
27	3.4	4.4	5.4	6.4	7.4	8.4	9.4	10.4	11.4	12.4	13.4	14.4	15.4	16.4	17.4	18.4	19.3	20.3	21.3	22.2	23.1	23.8	24.4	24.9	25.2	25.3	25.4	25.5	25.5	25.5	25.5	25.5	
28	3.3	4.3	5.3	6.3	7.3	8.3	9.3	10.3	11.3	12.3	13.3	14.3	15.3	16.3	17.3	18.3	19.3	20.3	21.3	22.2	23.2	24.0	24.8	25.4	25.9	26.1	26.3	26.4	26.5	26.5	26.5	26.5	
29	3.3	4.3	5.3	6.3	7.3	8.3	9.3	10.3	11.3	12.3	13.3	14.3	15.3	16.3	17.3	18.3	19.3	20.3	21.3	22.2	23.2	24.1	25.0	25.8	26.4	26.8	27.1	27.3	27.4	27.4	27.5	27.5	
30	3.2	4.2	5.2	6.2	7.2	8.2	9.2	10.2	11.2	12.2	13.2	14.2	15.2	16.2	17.2	18.2	19.2	20.2	21.2	22.2	23.2	24.2	25.1	26.0	26.7	27.4	27.8	28.1	28.3	28.4	28.5	28.5	
31	3.2	4.2	5.2	6.2	7.2	8.2	9.2	10.2	11.2	12.2	13.2	14.2	15.2	16.2	17.2	18.2	19.2	20.2	21.2	22.2	23.2	24.1	25.1	26.0	26.9	27.7	28.3	28.8	29.1	29.3	29.4	29.5	
32	3.1	4.1	5.1	6.1	7.1	8.1	9.1	10.1	11.1	12.1	13.1	14.1	15.1	16.1	17.1	18.1	19.1	20.1	21.1	22.1	23.1	24.1	25.1	26.1	27.0	27.9	28.7	29.3	29.8	30.1	30.3	30.4	
33	3.1	4.1	5.1	6.1	7.1	8.1	9.1	10.1	11.1	12.1	13.1	14.1	15.1	16.1	17.1	18.1	19.1	20.1	21.1	22.1	23.1	24.1	25.1	26.1	27.0	28.0	28.8	29.6	30.3	30.8	31.1	31.3	
34	3.1	4.1	5.1	6.1	7.1	8.1	9.1	10.1	11.1	12.1	13.1	14.1	15.1	16.1	17.1	18.1	19.1	20.1	21.1	22.1	23.1	24.1	25.1	26.1	27.0	28.0	28.9	29.8	30.6	31.3	31.8	32.1	
35	3.0	4.0	5.0	6.0	7.0	8.0	9.0	10.0	11.0	12.0	13.0	14.0	15.0	16.0	17.0	18.0	19.0	20.0	21.0	22.0	23.0	24.0	25.0	26.0	27.0	28.0	29.0	29.9	30.8	31.6	32.2	32.7	
36	3.0	4.0	5.0	6.0	7.0	8.0	9.0	10.0	11.0	12.0	13.0	14.0	15.0	16.0	17.0	18.0	19.0	20.0	21.0	22.0	23.0	24.0	25.0	26.0	27.0	28.0	28.9	29.9	30.9	31.7	32.5	33.2	
37	2.9	3.9	4.9	5.9	6.9	7.9	8.9	9.9	10.9	11.9	12.9	13.9	14.9	15.9	16.9	17.9	18.9	19.9	20.9	21.9	22.9	23.9	24.9	25.9	26.9	27.9	28.9	29.9	30.9	31.8	32.7	33.5	
38	2.9	3.9	4.9	5.9	6.9	7.9	8.9	9.9	10.9	11.9	12.9	13.9	14.9	15.9	16.9	17.9	18.9	19.9	20.9	21.9	22.9	23.9	24.9	25.9	26.9	27.9	28.9	29.9	30.9	31.8	32.8	33.7	
39	2.9	3.9	4.9	5.9	6.9	7.9	8.9	9.9	10.9	11.9	12.9	13.9	14.9	15.9	16.9	17.9	18.9	19.9	20.9	21.9	22.9	23.9	24.9	25.9	26.9	27.9	28.9	29.9	30.9	31.8	32.8	33.8	
40	2.8	3.8	4.8	5.8	6.8	7.8	8.8	9.8	10.8	11.8	12.8	13.8	14.8	15.8	16.8	17.8	18.8	19.8	20.8	21.8	22.8	23.8	24.8	25.8	26.8	27.8	28.8	29.8	30.8	31.8	32.8	33.8	



## Anhang B

# Modell eines Polyphasenfilters in der Hardware

In Abbildung B.1 ist zunächst das Simulink-Modell `Dezimation_Polyphasenfilter_Hardware_Vergleich.mdl` dargestellt. Es dient der Verifikation der im Abschnitt 5.4.2 erläuterten Struktur eines für die Hardware vereinfachten Polyphasenfilters. Das tiefpassgefilterte Rauschsignal wird in beiden Strängen um den Faktor 2 dezimiert. Im oberen Signalzweig mittels einer standardmäßigen FIR-Filter-Struktur, im unteren Zweig mit Hilfe eines Polyphasenfilters mit geschalteten Koeffizienten.

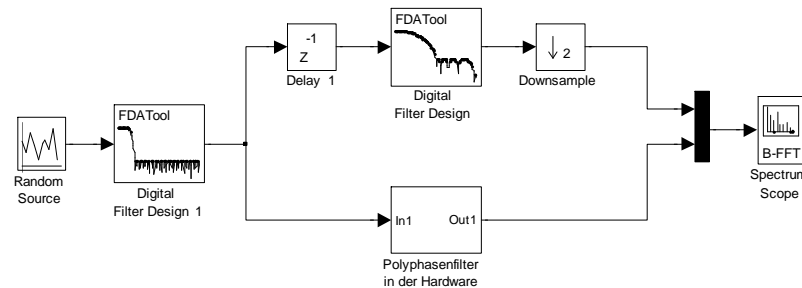


Abbildung B.1: Simulink-Modell zur Verifikation des vereinfachten Polyphasenfilters (`Dezimation_Polyphasenfilter_Hardware_Vergleich.mdl`)

Zur Entwicklung des Filters im unteren Zweig wurde der Originalfilter zunächst in seine Polyphasenstruktur aus zwei Teilfiltern zerlegt. Danach wurden die in Abbildung 5.21 dargestellten Umformungen durchgeführt. Das Ergebnis ist der in Abbildung B.2 dargestellte Polyphasenfilter mit getakteten Koeffizienten.

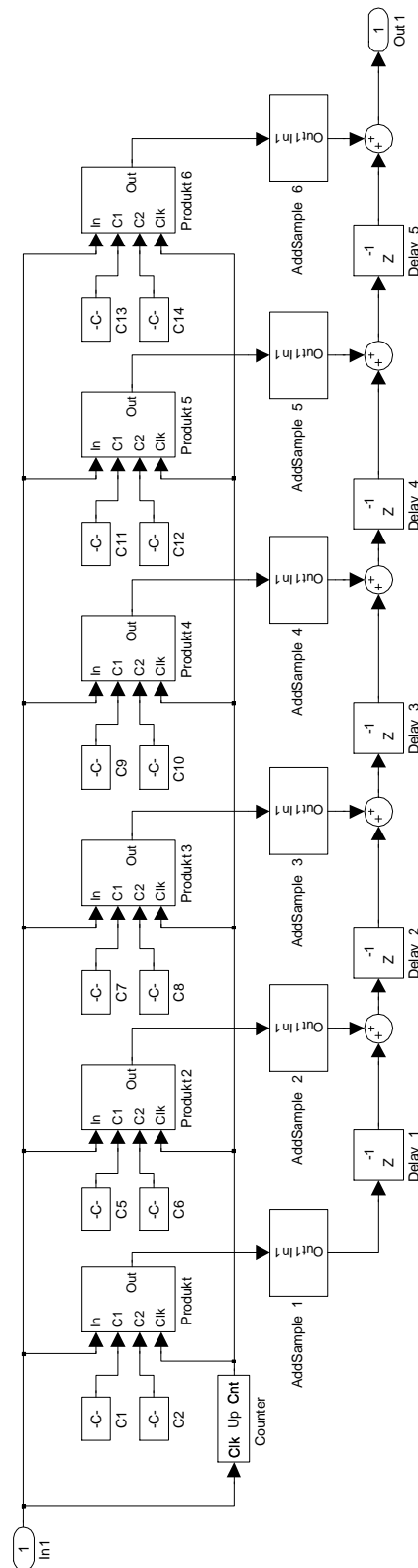
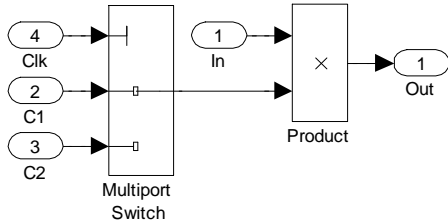
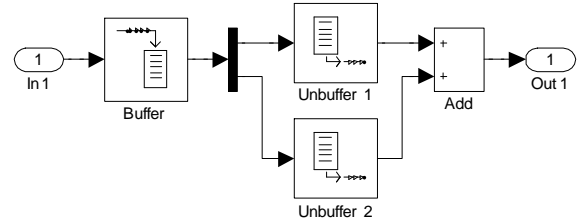


Abbildung B.2: Subsystem des für die Hardwarerealisierung vereinfachten Polyphasenfilters aus dem Modell (Dezimation\_Polyphasenfilter\_Hardware\_Vergleich.mdl)

Die Auswahl der Koeffizienten für die Multiplikation wird durch einen getakteten Schalter innerhalb der Blöcke *Produkt* durchgeführt. Für die Addition von je zwei Samples werden in den Blöcken *AddSample* je zwei Samples gebuffert und anschließend miteinander addiert. Die beiden Blöcke *Produkt* und *AddSample* sind in den Abbildungen B.3(a) und B.3(b) dargestellt.



(a) Aufbau des Blocks *Produkt*



(b) Aufbau des Blocks *AddSample*

Abbildung B.3: Blöcke aus dem Modell zur Polyphasenfilterverifikation

In der Abbildung B.4 ist das Ergebnis der Simulation beider Filter dargestellt. Man erkennt, dass beide Spektren genau aufeinander liegen und damit beide Realisierungen der Dezimation equivalent sind.

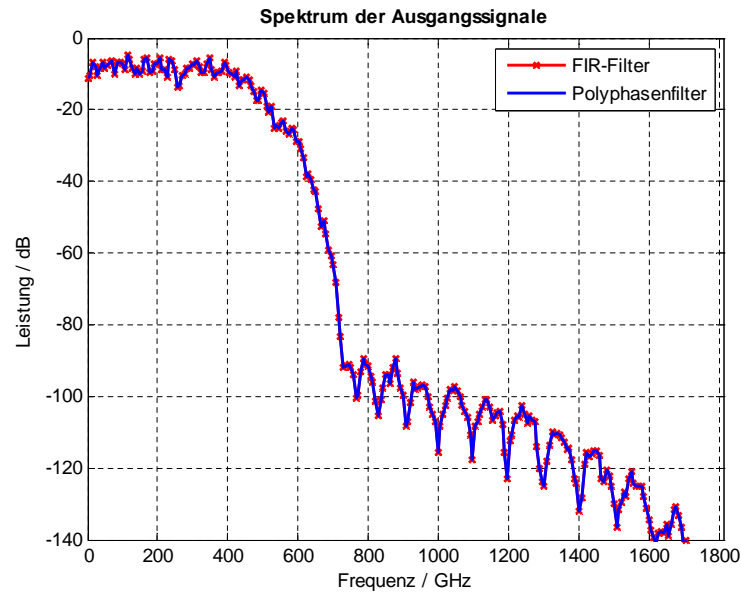


Abbildung B.4: Simulationsergebnis des MATLAB/Simulink-Modells (Dezimation\_Polyphasenfilter\_Hardware\_Vergleich.mdl)

# Anhang C

## CIC-Dezimator Aufwandsabschätzung

Wenn am Ausgang des CIC-Filters eine bestimmte Binärwortbreite  $B_{\text{out}}$  erreicht werden soll, so kann durch ein kontinuierliches Entfernen von Bits in den Stufen des CIC-Filters eine Aufwandsminimierung erreicht werden. In [Hogenauer1981] werden Berechnungsvorschriften abgeleitet, die hier aufgeführt werden.

Zur Bestimmung der für die höchsten Genauigkeit notwendigen Binärwortlänge jeder Stufe gilt die Gleichung

$$B_{\text{max}} = \lceil N \cdot \log_2(R \cdot M) + B_{\text{in}} \rceil. \quad (\text{C.1})$$

Dabei steht  $\lceil \cdot \rceil$  für das Aufrunden auf die nächstgrößte ganze Zahl,  $R$  ist der Dezimationsfaktor,  $M$  die Ordnung der Kammfilter und  $N$  die Anzahl der Filterstufen.

Um am Filterausgang, also der  $2 \cdot N + 1$ -ten Stufe, eine Binärwortbreite  $B_{\text{out}}$  zu erreichen, müssen  $B_{2N+1}$  Bits am Ausgang entfernt werden. Diese berechnen sich zu

$$B_{2N+1} = B_{\text{max}} - B_{\text{out}}. \quad (\text{C.2})$$

Durch diese Entfernung wird aufgrund der Rundung ein unvermeidbares zusätzliches Rauschen eingebracht. Will man kontinuierlich in jeder Stufe die Binärwortbreite reduzieren, so darf das dadurch entstehende Rauschen nicht größer werden, als das Rauschen durch eine Verkleinerung der Binärwortbreite am Filterausgang. Mit Hilfe der

Gleichung

$$B_j = \left\lfloor -\log_2 F_j + \log_2 \sigma_{T_{2N+1}} + \frac{1}{2} \cdot \log_2 \frac{6}{N} \right\rfloor \quad (\text{C.3})$$

lässt sich die Anzahl der nach diesem Kriterium in der  $j$ -ten Stufe entfernbaren Bits berechnen. Man beachte die mit  $\lfloor \cdot \rfloor$  angezeigte Abrundung auf die nächst kleinere ganze Zahl.  $N$  steht wiederum für die Anzahl der Filterstufen. Den Parameter  $\sigma_{T_{2N+1}}$  kann man über

$$\sigma_{T_{2N+1}} = \sqrt{\frac{1}{12} \cdot 2^{2 \cdot B_{2N+1}}} \quad (\text{C.4})$$

ermitteln, während sich  $F_j$  für die  $j$ -te Stufe nach

$$F_j^2 = \begin{cases} \sum_k h_j^2(k) & \text{wenn } j = 1, 2, \dots, 2 \cdot N \\ 1 & \text{wenn } j = 2 \cdot N + 1 \end{cases} \quad (\text{C.5})$$

mit

$$h_j(k) = \begin{cases} \sum_{l=0}^{\lfloor \frac{k}{R \cdot M} \rfloor} (-1)^l \cdot \binom{N}{l} \cdot \binom{N - j + k - R \cdot M \cdot l}{k - R \cdot M \cdot l} & \text{wenn } j = 1, 2, \dots, N \\ (-1)^k \cdot \binom{2 \cdot N + 1 - j}{k} & \text{wenn } j = N + 1, \dots, 2 \cdot N \end{cases} \quad (\text{C.6})$$

berechnet. Dabei läuft  $k$  im ersten Fall von 0 bis  $(R \cdot M - 1) \cdot N + j - 1$  und im zweiten Fall von 0 bis  $2 \cdot N + 1 - j$ . Zusätzlich sei noch anzumerken, dass es sich bei den eingeklammerten Werten nicht um Vektoren, sondern um den Binominalkoeffizienten<sup>1</sup> handelt.

Um die Wortbreite einer Stufe zu erhalten, müssen die so ermittelten Werte für  $B_j$  von der maximalen Wortbreite  $B_{\max}$  abgezogen werden.

---

<sup>1</sup>Der Binominalkoeffizient ist definiert zu  $\binom{n}{k} = \frac{n!}{k! \cdot (n-k)!}$ , mit  $!$  als Symbol für die Fakultät.

# Literaturverzeichnis

- [Andraka1998]     **Andraka, Ray:** *A survey of CORDIC algorithms for FPGA based computers.* In: FPGA '98. Proceedings of the 1998 ACM/SIGDA sixth international symposium on Field programmable gate arrays. - Monterey: ACM. - Feb. 22-24, 1998. - S. 191-200
- [ATMEL2005]     **Atmel Corporation:** *AVR121: Enhancing ADC resolution by oversampling.* - Application Note, 2005
- [Burns2003]     **Burns, Paul:** *Software defined radio for 3G.* - Boston: Artech House, 2003
- [Eckl1990]     **Eckl, Rainer; Pütgens, Leonhard; Walter, Jürgen:** *A/D- und D/A-Wandler: Grundlagen, Prinzipschaltungen und Applikationen.* - 2., verb. Aufl. - München: Franzis, 1990
- [Fliege1993]     **Fliege, Norbert:** *Multiraten-Signalverarbeitung.* - Stuttgart: Teubner, 1993
- [Fujitsu2009]     **Fujitsu Microelectronics:** *56 GS/s 8-Bit ADC.* - Factsheet - Drucknummer: FME-C45-0209, 2009
- [Hoffmann1999]     **Hoffmann, Josef:** *MATLAB und SIMULINK in Signalverarbeitung und Kommunikationstechnik.* - München: Addison Wesley Longman Verlag, 1999
- [Hoffmann2007]     **Hoffmann, Josef; Quint, Franz:** *Signalverarbeitung mit MATLAB und Simulink.* - München: R. Oldenbourg Verlag, 2007
- [Hogenauer1981]     **Hogenauer, Eugene B.:** *An Economical Class of Digital Filters for Decimation and Interpolation.* In: IEEE Transactions On Acoustics, Speech, and Signal Processing. - New York: IEEE Si-

- gnal Processing Society. - Volume 29, Number 2, April 1981. - S. 155-162
- [Hu1992] **Hu, Yu Hen:** *The Quantization Effects of the CORDIC Algorithm.* In: IEEE Transactions On Signal Processing. - New York: IEEE Signal Processing Society. - Volume 40, Number 4, April 1992. - S. 834-844
- [Kammeyer1998] **Kammeyer, Karl-Dirk; Kroschel, Kristian:** *Digitale Signalverarbeitung.* - 4., vollst. überarb. und erw. Aufl. - Stuttgart: Teubner, 1998
- [National2009a] **National Semiconductor:** *ADC083000.* - Datasheet - Drucknummer: 201932 - Juli 2009
- [National2009b] **National Semiconductor:** *ADC10D1000.* - Datasheet - Drucknummer: 300663 - März 2009
- [Miyeon2004] **Miyeon, Kim; Seungjun, Lee:** *Design of Dual-Mode Digital Down Converter for WCDMA and cdma2000.* In: ETRI Journal. - Gajeongno: ETRI. - Volume 26, Number 6, December 2004. - S. 555-559
- [Oppenheim1999] **Oppenheim, Alan V.; Schafer, Ronald W.:** *Zeitdiskrete Signalverarbeitung.* - 3. durchges. Aufl. - München: R. Oldenbourg Verlag, 1999
- [Sauter2008] **Sauter, M.:** *Grundkurs Mobile Kommunikationssysteme.* - 3., erweiterte Auflage - Wiesbaden: Vieweg Verlag, 2008
- [Texas2009] **Texas Instruments:** *ADS5463/ADS54RF63.* - Datasheet - Drucknummer: SLAS515E - November 2006 - Revised Juli 2009
- [Texas2008] **Texas Instruments:** *ADS5474.* - Datasheet - Drucknummer: SLAS525A - Juli 2007 - Revised August 2008
- [Vaughan1991] **Vaughan, Rodney G.; Scott, Neil L.; White, Rod D.:** *The Theory of Bandpass Sampling.* In: IEEE Transactions On Signal Processing. - New York: IEEE Signal Processing Society. - Volume

39, Number 9, September 1991. - S. 1973-1984

- [Wepman1995]     **Wepman, Jeffery A.:** *Analog-to-Digital Converters and Their Applications in Radio Receivers*. In: IEEE Communications Magazine. - New York: IEEE Communications Society. - May 1995. - S. 39-45
- [Xilinx2007]     **Caffee, Sean:** *Continuously Variable Fractional Rate Decimator*. - XILINX Application Note - XAPP936 (v1.1) - 5. März, 2007
- [Xilinx2009]     **Xilinx Inc.:** *LogiCore CORDIC v4.0*. - Product Specification - DS249, 24. April, 2009
- [Zander1990]     **Zander, Horst:** *Datenwandler*. - 2., überarb. Aufl. - Würzburg: Vogel Verlag, 1990



## **Selbstständigkeitserklärung:**

Ich erkläre, dass ich die vorliegende Arbeit selbstständig und nur unter Verwendung der angegebenen Literatur und Hilfsmittel angefertigt habe.

München, 30. September 2009